

# 行政院國家科學委員會專題研究計畫 期中進度報告

## GHz 系統中差模對傳輸線的訊號完整度分析(1/3)

計畫類別：個別型計畫

計畫編號：NSC91-2213-E-002-109-

執行期間：91 年 08 月 01 日至 92 年 07 月 31 日

執行單位：國立臺灣大學電信工程學研究所

計畫主持人：吳瑞北

計畫參與人員：薛光華、劉建宏、劉禮尚、孫瑞伯

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 92 年 5 月 27 日

# GHz 系統中差模對傳輸線的訊號完整度分析

Signal Integrity for Differential Signaling in Gigahertz Systems

計畫編號: NSC 91-2213-E-002-109

執行期限: 91 年 8 月 1 日至 92 年 7 月 31 日

主 持 人: 吳瑞北 台灣大學電機系教授

## 一、中文摘要

關鍵詞: 差模對傳輸線、彈地雜訊、去內籍、共模雜訊、訊號完整度

本研究計畫第一年的重點可分為兩部分，第一部份在於研究差模對傳輸線特性阻抗及其對於跨越窄開槽所引發之彈地雜訊，第二部分則是差模傳輸線的轉角效應。在第一部份中，我們將改變差模傳輸線的各幾何設計的參數來探討其對於特性阻抗的影響；接著將對於訊號層的傳輸線(含差模對)建立等效模型，撰寫考慮窄開槽之彈地雜訊的二維時域有限差分法分析程式，並從而了解到由差模傳輸線所引發的彈地雜訊相對於由單根導體所引發的將大大降低。在第二部分中，我們針對強耦合的差模傳輸線發展一套一般商業套裝電磁模擬軟體無法執行的去內嵌的技術，並經由四端 ABCD 矩陣擷取其集總電路模型，再結合耦合傳輸線模型來分析探討高速數位信號通過差模轉角的訊號完整度。

## 英文摘要

*Keywords: Differential signaling, de-embedding, Common noise, Signal integrity*

In the first year, the project emphasize at two parts: one is to investigate the characteristic impedance of differential signaling and the ground bounce induced by crossing the narrow slotline and the other is to find the effect of the bent differential transmission lines. In part one, we change the several dimensions of differential signaling to find the influence on characteristic impedance. Also, based on two dimensional FDTD method, we tailor a simulation program inclusive of a model for differential transmission lines and the ground bounce effects induced by crossing the narrow slotline. Simulation results show that using the differential signaling can greatly reduce the ground bounce. In part two, we present a de-embedding procedure for strongly coupled differential line, which is not available from the present commercial EM field solvers. Although this procedure is general for multiple coupled transmission lines ports, it is applied to extract the 4 port ABCD matrix of the differential bends. After the 4-port ABCD matrix is obtained, the lumped element equivalent circuit model is extracted by generalizing the 2-port ABCD model extraction method. Combining the coupled transmission line sections with the circuit model for bends, the signal integrity effects of differential bends on pulse propagation in high-speed digital circuits can be investigated and demonstrated.

## 二、計畫緣由與目的

依據美國半導體科技展望(NTRS, National Technology Roadmap for Semiconductors)預測，很快地積體電路晶片將走向 10GHz 時代，構裝基板也必須作相對的配合。由於頻率範圍很高，其間含有許多電磁交互作用，構裝連線系統的設計成為一個很高的挑戰。

在高速數位電路系統中，訊號上昇時間愈來愈短，訊號遇到各種不連續如轉折、分叉、或連接器等，會產生相當可觀的反射雜訊；訊號線與訊號線間由於電磁耦合，會產生串音雜訊；另外更嚴重的是系統的位元數愈來愈高，許多電路同時快速切換的結果，在晶片的輸出接腳連通柱(via)由於切換電流會產生可觀的電壓雜訊( $\Delta I$  noises)，也會導致電源及參考零電位不穩定所造成的彈地雜訊(ground bounce)現象。此一 $\Delta I$  雜訊將呈指數方式成長，其影響會愈來愈嚴重，勢必成為高速大型系統構裝時最主要的電氣特性考量。

## 三、差模對傳輸線跨越窄槽線

### 1. 耦合微帶線阻抗設計

吾人將利用自行研發的程式 CAP，計算出有考慮信號厚度之耦合微帶線阻抗圖，如圖一所示。由圖一可以得到下列幾個定性的結果：

- 奇模阻抗通常比單根導線時阻抗來的低。
- 偶模阻抗通常比單根導線時阻抗來的高。
- 微帶線中，當線寬增加時其奇偶模的阻抗均降低。
- 當兩導線間距減少時，奇模阻抗變小、偶模阻抗增加。
- 高阻抗的串音(crosstalk)較低阻抗來的嚴重(即當間距越小時，其奇偶模阻抗差越大)。

此圖將可以協助我們用來設計差模傳輸線幾何結構與阻抗。

### 2. 傳輸線模型

對於差模耦合微帶線跨越槽線之結構示意圖可以如圖二所示，若只考慮微帶線與槽線間的耦合效應，在[1]提出微帶線及槽線皆以傳輸線來等效，仿此，吾人可在兩者交越處(cross junction)建立一個等效電路，如圖三所示。為模擬此問題，將其分為區域一：微帶線與金屬上層槽線耦合，及區域二：金屬下層槽線與電源/接地層耦合，因為槽線被一分為二，區域一其槽線等效電感與電容值，需考慮有接地面的情形。金屬層之間則將以 2D FDTD 方法模擬。

### 3. 彈地雜訊之模擬結果

為了與單根微帶線做比較，因此針對圖二的幾何結構設計了三種不同耦合量的差模微帶線結構，如表一所示。圖二中之相關尺寸為 10 公分的正方形板，介質常數 9.7，槽線槽寬 50 ~m，長度 4 公分，輸入一個高斯脈波，另一邊

接匹配負載。由模擬結果可知當差模微帶線之耦合係數越大時，其所引發的接地雜訊將降低，幾乎呈線性關係。而單根微帶線跨越槽線所引發的接地雜訊約為輸入信號振幅的 5%[2]，而由表一中可看出知當使用差模耦合微帶線時，跨越槽線所引發的接地雜訊將大大地降低。

#### 四、差模傳輸線轉角效應分析

##### 1. 強耦合之去內嵌技術

基於 ABCD 矩陣對於描述串接電路的方便性，對於如圖四包含轉角的差模耦合微帶線結構可分為三部分：即是兩段耦合傳輸線(長均為  $\ell$ )與一段差模耦合轉角，並以 ABCD 矩陣表示如下(式 1)：

$$\begin{bmatrix} \bar{V}_D \\ \bar{I}_D \end{bmatrix} = \begin{bmatrix} \bar{A}_\ell & -\bar{B}_\ell \\ -\bar{C}_\ell & \bar{D}_\ell \end{bmatrix}^{-1} \cdot \begin{bmatrix} \bar{A}_D & \bar{B}_D \\ \bar{C}_D & \bar{D}_D \end{bmatrix} \cdot \begin{bmatrix} \bar{A}_\ell & \bar{B}_\ell \\ \bar{C}_\ell & \bar{D}_\ell \end{bmatrix} \cdot \begin{bmatrix} \bar{V}_A \\ \bar{I}_A \end{bmatrix} = \begin{bmatrix} \bar{A}_0 & \bar{B}_0 \\ \bar{C}_0 & \bar{D}_0 \end{bmatrix} \cdot \begin{bmatrix} \bar{V}_A \\ \bar{I}_A \end{bmatrix}$$

另外考慮一段長度為  $2\ell$  的耦合傳輸線，其以 ABCD 矩陣表示如下(式 2)：

$$\begin{bmatrix} \bar{V}_D \\ \bar{I}_D \end{bmatrix} = \begin{bmatrix} \bar{A}_\ell & -\bar{B}_\ell \\ -\bar{C}_\ell & \bar{D}_\ell \end{bmatrix}^{-1} \cdot \begin{bmatrix} \bar{A}_\ell & \bar{B}_\ell \\ \bar{C}_\ell & \bar{D}_\ell \end{bmatrix} \cdot \begin{bmatrix} \bar{V}_A \\ \bar{I}_A \end{bmatrix} = \begin{bmatrix} \bar{A}_0 & \bar{B}_0 \\ \bar{C}_0 & \bar{D}_0 \end{bmatrix} \cdot \begin{bmatrix} \bar{V}_A \\ \bar{I}_A \end{bmatrix}$$

而對於傳輸線為純粹 TEM mode，且左右兩半邊為對稱結構時，其 ABCD 矩陣則有下列的特性(式 3)：

$$\begin{bmatrix} A_\ell & B_\ell \\ C_\ell & D_\ell \end{bmatrix} = \begin{bmatrix} \cos s\ell & -jZ_0 \sin s\ell \\ -jY_0 \sin s\ell & \cos s\ell \end{bmatrix} = \begin{bmatrix} A_\ell & -B_\ell \\ -C_\ell & D_\ell \end{bmatrix}^{-1}$$

因此可由上述式子求出差模耦合轉角的 ABCD <sub>$\ell$</sub>  矩陣來。

##### 2. 差模耦合轉角之等效電路

於 Sonnet 中電路佈局一個耦合傳輸線轉角結構，並經由軟體取得其 S 參數值(式 4)：

$$\begin{bmatrix} b_1 \\ b_2 \\ b_3 \\ b_4 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} & S_{13} & S_{14} \\ S_{21} & S_{22} & S_{23} & S_{24} \\ S_{31} & S_{32} & S_{33} & S_{34} \\ S_{41} & S_{42} & S_{43} & S_{44} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \end{bmatrix} = \begin{bmatrix} r_{11} & r_{12} & 1+r_{13} & r_{14} \\ r_{21} & r_{22} & r_{23} & 1+r_{24} \\ 1+r_{31} & r_{32} & r_{33} & r_{34} \\ r_{41} & 1+r_{42} & r_{43} & r_{44} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \\ a_3 \\ a_4 \end{bmatrix}$$

以經由下列(式 5)的結果，得其集總(lumped circuit)的等效電路模型

$$r_{11} - r_{13} = \frac{(R_{13} + j\check{S}L_{13,s})}{Z_0}$$

$$r_{12} - r_{14} = \frac{(R_{12} + j\check{S}L_{12,m})}{Z_0}$$

$$-\frac{(r_{11} + r_{13} + r_{12} + r_{14})}{2} = (G_1 + j\check{S}C_{11,s}) \times Z_0 = (G_{33} + j\check{S}C_{33,s}) \times Z_0$$

$$\frac{(r_{12} + r_{14})}{2} = (G_{12} + j\tilde{S}C_{12,m}) \times Z_0 = (G_{34} + j\tilde{S}C_{34,m}) \times Z_0$$

### 3. 差模耦合轉角實例分析與模擬

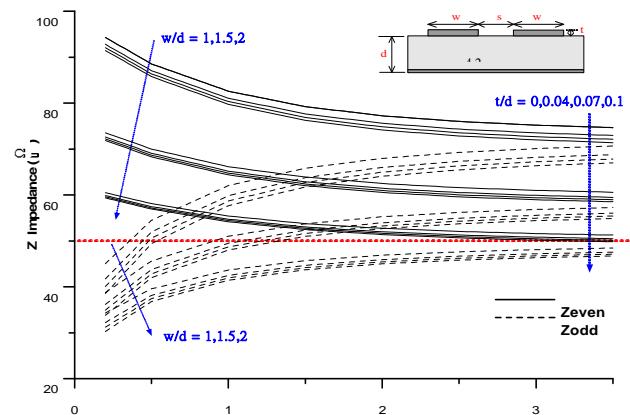
考慮一個基板之介電係數為 4.3、高為 1.5mm、線寬為 1.75mm、金屬厚度為 0.1mm 且兩線的中心距離為 2.5mm 之直角轉彎的差模耦合微帶線結構。選擇頻率在 2GHz 之下，其等效電路參數為  $L_{13} = 0.187\text{nH}$ ,  $L_{24} = 2.10\text{nH}$ ,  $K_L = 0.1286$ ,  $C_{11} = C_{33} = 0.062\text{pF}$ ,  $C_{22} = C_{44} = 0.282\text{pF}$ ,  $C_{12} = C_{34} = 0.023\text{pF}$ ,  $R_{13} = 8 \times 10^{-5}$  and  $R_{24} = 3.9 \times 10^{-4}$ 。

接下來我們以 Spice 來模擬其訊號通過的效應。以一個振幅為 1V、上升時間分為 100ps 與 50ps 的梯狀波輸入，而在訊號的接收端觀測共模雜訊，如圖四(a)；在輸入端觀測反射差模雜訊，如圖四(b)。由圖四可知，當訊號的上升時間越短時，則所產生的共模雜訊與反射差模雜訊之電壓也都比較大，其比例約與上升時間成反比。另外圓弧型的差模耦合微帶線轉彎，其結構與等效電路元件參數如圖五所示，而其在接收端的共模雜訊與輸入端的反射差模雜訊則如圖六(a)(b) 所示。由圖六可知，圓弧形轉角之共模雜訊與反射差模雜訊較小，即圓弧形轉角有較好的訊號完整性。

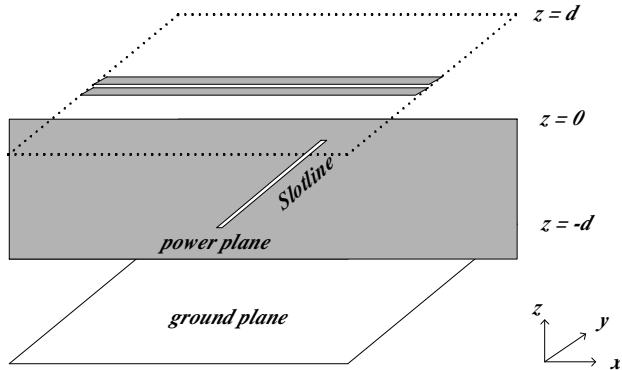
## 五、參考文獻

- [1]. H. J. Liaw and H. Merkelo, "Signal integrity issues at split ground and power planes," *Proc. 46<sup>th</sup> IEEE Electronic Com. and Technol. Conf.*, 1996 , pp. 752 –755.
- [2]. C.T.Wu, G.H. Shiue, S.M. Lin, and R.B. Wu, "Composite effects of reflections and ground bounce for signal line through a split power plane," *IEEE Trans. Adv. Packaging*, Vol. 25, pp. 297-301, May 2002.
- [3]. P. H.Harms and R. Mittra "Equivalent circuits for multiconductor microstrip bend discontinuities," *IEEE Trans. Microwave Theory Tech Vol.41, No.1, Jan 1993*.

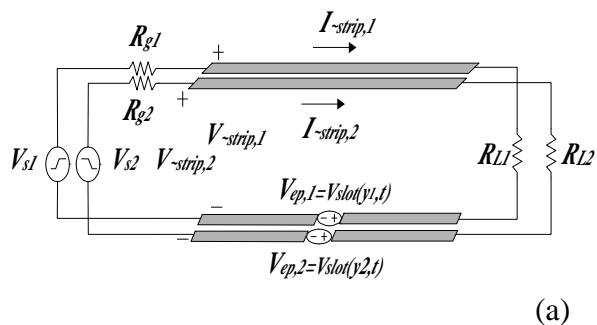
## 六、附圖



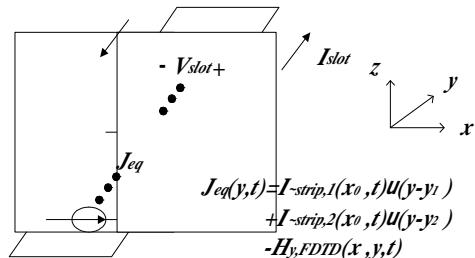
圖一、有考慮信號信厚度之耦合微帶線阻抗圖



圖二、差模耦合微帶線跨越槽線之結構示意圖



(a)

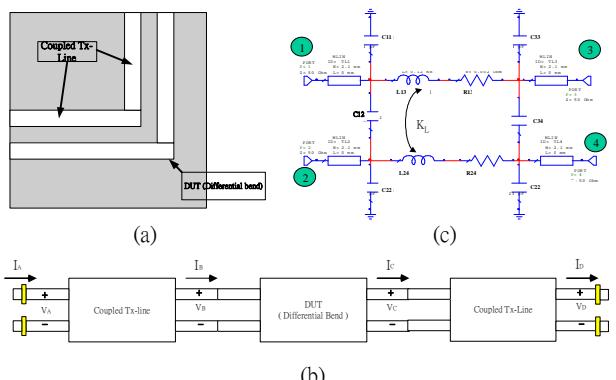


(b)

圖三、微帶線及槽線之等效傳輸線模型

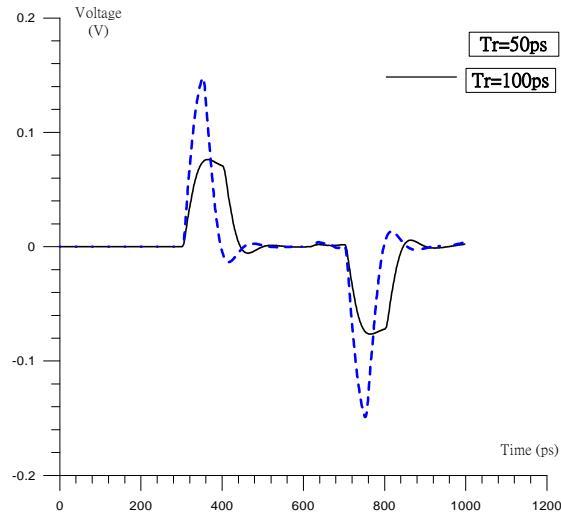
	ground bounce				
	w(mm)	s(mm)	coupling factor, k	Vpp	%
case1	0.25	0.25	0.305	0.0178	0.89%
case2	0.38	0.50	0.180	0.0342	1.71%
case3	0.50	1.00	0.082	0.0495	2.48%

表一、三種不同耦合量差模耦合微帶線與接地雜訊比較表

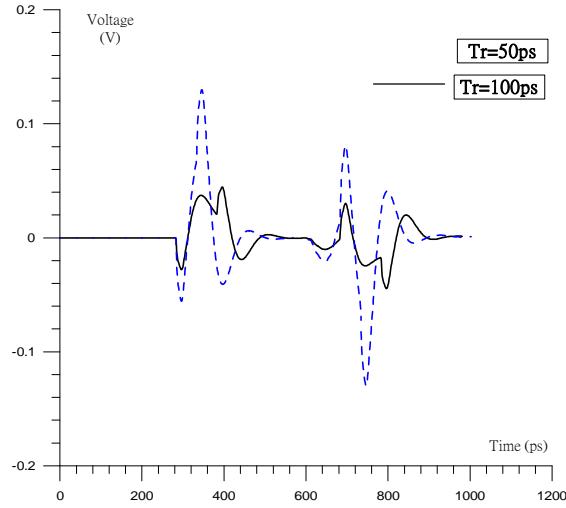


圖四、差模耦合傳輸線轉角結構

與等效電路圖

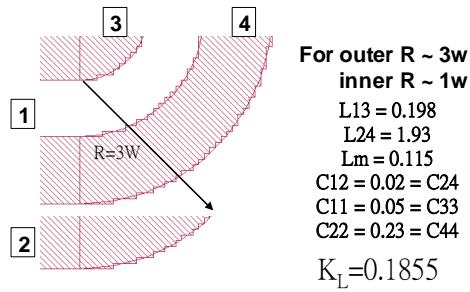


(a)

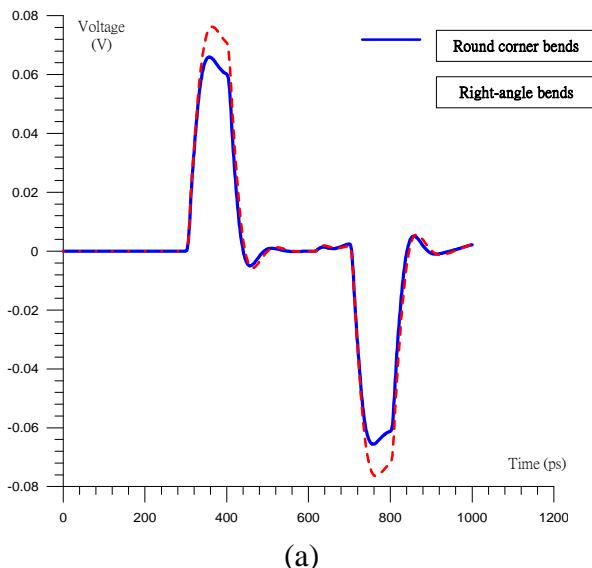


(b)

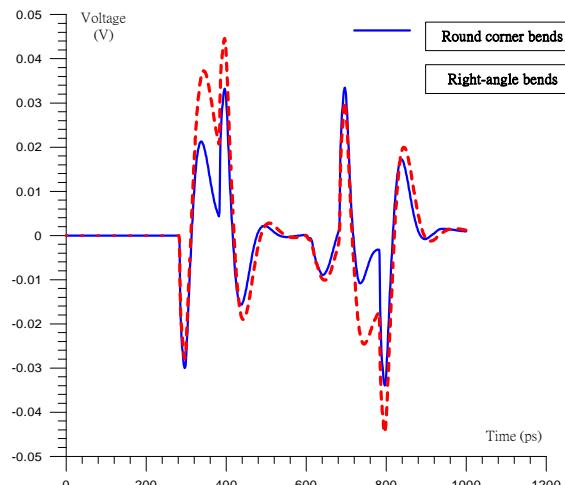
圖五、直角型轉彎(a)在接收端的共模雜訊。(b)在發送端的反射差模雜訊



圖六、圓弧型的差模耦合微帶線轉彎



(a)



(b)

圖七、直角型與圓弧型轉彎(a)在接收端的共模雜訊。(b)在發送端的反射差模雜訊

