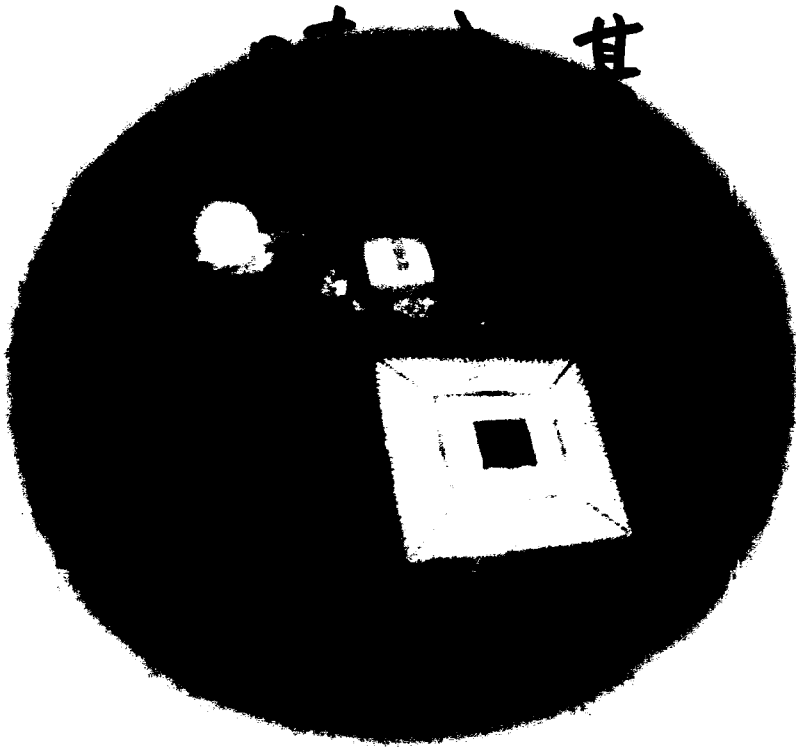


NSC89-2217-E002-002

八十九年度

國科會微電子學門
執行成果報告



執行單位：台灣大學電機工程學系

執行期間：890101~891231

目 錄

一、學門規劃情形

- 微電子學門規劃及推動重點簡報
- 學門規劃座談會議記錄
- 八十九年度學門成果發表研討情形及結論
- SOC 策略規劃會議

二、學門重點推動情形

- 3C 整合科技
- 下世代新型微電子元件

三、學門國內外參訪活動及心得

四、學門網站及人才資料庫

學門規劃情形

- 微電子學門規劃及推動重點簡報
- 學門規劃座談會議記錄
- 八十九年度學門成果發表研討情形及結論
- SOC 策略規劃會議

微電子學門研究發展

陳良基

微電子學門召集人

國立台灣大學電機工程學系

學門規劃及推動重點

☒ 學門規劃目的：

- ☆為本處推動研究之重要依據
- ⌚研提專題研究計畫之重要參考
- ⌚可能之尖端計畫
- ⌚集結國內有限研究資源並作有效運用
- ⌚促成分工合作研發模式，發揮綜合效益
- ⌚提昇『整體學門』之國際學術地位
- ⌚培育國家未來五至十年所需之工程優秀人才

微電子學門未來可能大力推動重點

- Bioelectronics or biochip
- 3C 整合
- System Level Integration
- High speed communication chip (GaAs)
- 前瞻/創新性計畫(如 Single Electron Transistor、Quantum computer 或 New Devices)

微電子學門近年來核定情形

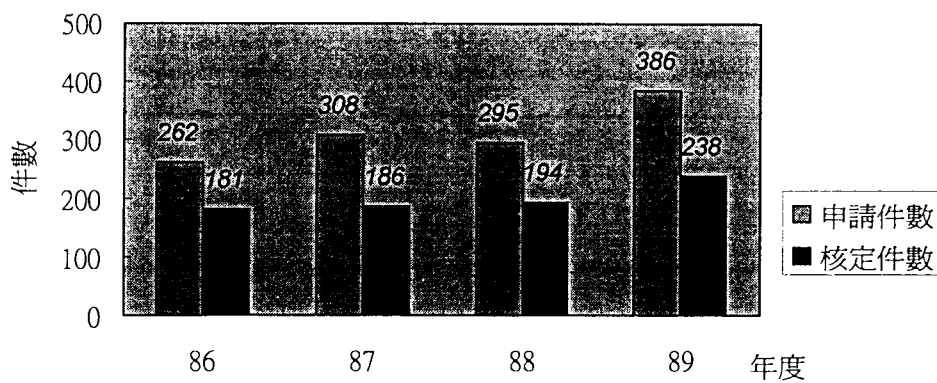
	申請件數	核定件數	通過比例 (%)	申請經費 (仟元)	核定經費 (仟元)	每案平均經費 (仟元)
86年度	262	181	69.1	353,890	109,527	605.1
87年度	308	186	60.4	405,992	119,219	641.0
88年度	295	194	65.8	279,908	146,685	756.1
89年度	386	238	61.7	918,259	169,467	712.0
合計	1,251	799	63.9	1,958,049	544,898	682.0

日期:88.12.17

83-89年度核定情形

年度	申請件數	核定件數	通過比例	申請經費 (萬元)	核定經費 (萬元)	每案平均經費 (萬元)
83		114			6,634	
84		182			8,181	
85		207			13,421	
86	262	181	69.10%	35,389	10,952	60.5
87	308	186	60.40%	40,599	11,921	64.1
88	295	194	65.80%	27,991	14,668	75.6
89	386	238	61.70%	91,826	16,946	71.2

申請件數、核定件數



近五年專題計畫 通過件數及經費統計表

領域	85年度		86年度		87年度		88年度		89年度		合計	
	件數	經費	件數	經費	件數	經費	件數	經費	件數	經費	件數	經費
微電子工程									1	674,100	1	674,100
矽半導體材料與元件	75	53,765,300	75	48,130,900	60	44,033,000	83	68,760,150	96	74,337,720	389	289,027,070
三五族化合物半導體	1	4,097,000	1	4,454,100	22	16,994,400					24	25,545,500
VLSI/CAD	74	48,091,600	78	41,655,950	86	48,663,860	88	63,492,000	107	71,009,800	433	272,913,210
積裝技術	26	11,844,400	3	846,000	5	1,745,700	3	1,690,600			37	15,126,700
非晶型矽					7	4,411,600					7	4,411,600
化合物半導體	31	16,412,100	24	14,440,500			19	12,587,900	34	23,444,900	108	66,885,400
微機電					3	1,447,900					3	1,447,900
陶瓷材料					2	1,303,800	1	154,700			3	1,458,500
雜項電子材料及技術					1	619,000					1	619,000
合計	207	134,210,400	181	109,527,450	186	119,219,260	194	146,685,350	238	169,466,520	1,006	679,108,980

89A 專題研究 計畫申請、推薦情形

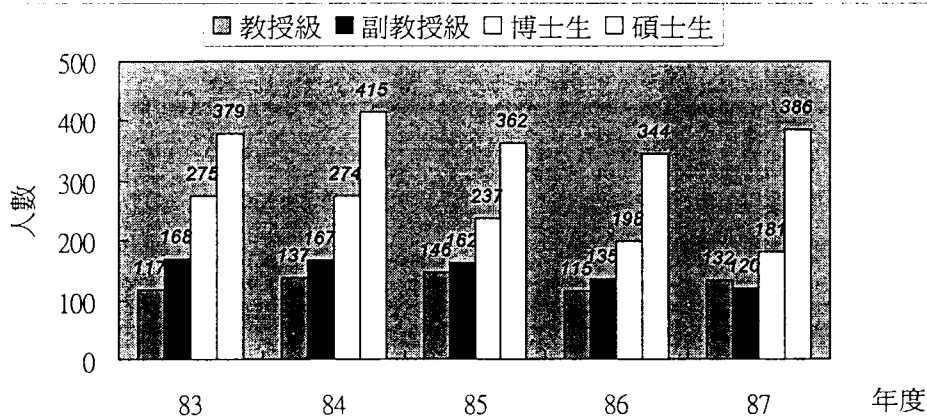
子領域名稱	89A申請件數*					89推薦件數*			第二案通過件數			
	個別型	整合型(群數)	合計	預核件	申請+預核	60%	70%	75%	前30%	前35%	前40%	
矽半導體材料與元件	114	24	5	138	17	155	76	92	99	30	37	45
VLSI/CAD	97	17	3	114	43	157	51	67	75	4	12	20
化合物半導體	38	5	1	43	2	45	25	30	32	12	14	16
合計	249	46	9	295	62	357	152	188	206			

*係不包括原預核之計畫案。

研究人力

年度	研 究 人 力				總人力
	教授級	副教授級	博士生	碩士生	
83	117	168	275	379	939
84	137	167	274	415	993
85	146	162	237	362	907
86	115	135	198	344	792
87	132	120	181	386	819
88					
89					

研究人力(續)



討 論

- ☒ 鼓勵多年期計畫：避免年年寫研究計畫
- ☒ 經費合理預估：各學門按其領域性質預估其較合理之單一計畫經費（人力，設備，耗材）
- ☒ 整合研究計畫：依計畫性質，鼓勵研究人員朝提出較集中及大型之計畫，以避免計畫數量過多及研究過於分散
- ☒ 相異的研究方向：鼓勵學校或系所按其發展重點提出較整合型計畫（區域整合觀念）
- ☒ 考量不同評審標準：針對較偏應用之研究計畫設計與基礎研究不同的評審標準

討 論（續）

- ☒ 考量不同的計畫類別：
 - 鼓勵研究人力參與產科相關研究計畫
 - 鼓勵參與應用導向研究計畫
 - 依計畫性質，鼓勵私立大專院校、技職體系、專科學校、新進人員參與整合型或應用型研究計畫
- ☒ 鼓勵前瞻/創新型計畫
- ☒ 未來可能跨政府部會之研究計畫：如業界科專或共同設立研究中心（卓越學術研究中心）
- ☒ 鼓勵產學合作計畫：加強與業界實質合作
- ☒ 不同學門是否要合併或增加：各有優缺點，請提供意見，設一學門之充要條件

參考資料

- 蘇炎坤，國科會工程處處長，「工程領域科技研究發展」
- 中華民國科學技術年鑑
- 國家科學委員會年報

國科會微電子學門第一次專題研究規劃座談會議記錄

一、主題：國科會微電子學門專題研究規劃座談

二、時間：八十九年五月二十日（六）11：30～13：30

三、地點：成功大學電機系地下一樓會議室

四、主席：陳良基教授

五、出席：林文台教授、許渭州教授、郭泰豪教授、陳志方教授、周哲民教授、王永和教授、賴源泰教授、王駿發教授、劉濱達教授、張鴻德教授、江德光教授、陳順智教授、王立洋教授、李順裕教授、黎靖教授、陳育鑽教授、吳坤憲教授、黃俊岳教授、盧陽明教授、鄭奉臨教授

六、會議結論：

- 1、國科會微電子學門今年度計畫雖然通過率約六成，但經費較為下降，希望明年度能回升。
- 2、國科會近年來較傾向多年期及整合型計畫，並強調成果發表，鼓勵前瞻/創新的計畫，學門同仁不妨集思廣益，針對數項微電子學門之重點研究方向，彙整成前瞻計畫，以期技術突破並指引業界方向。
- 3、各位學門同仁的研究重點除了每年國科會研擬出之推動重點，亦鼓勵大家勇於嘗試新的領域，擴大研究範圍。
- 4、研究設備的缺乏：國科會貴重儀器中心的設備目前較為偏重中下 process 及測試方面，不知國科會有無可能補助上游流程，不然往往對外求援，系統亦不一定合適，私立學校在資源方面則更為貧乏，實為困難。
- 5、建議於南部成立如 CIC 之學術研究機構，加強南部之研究資源。
- 6、技職體系於近年來愈加蓬勃，然常常受限於資源不足，希望國科會能協助並輔導其計畫執行。
- 7、人才的培育：微電子產業雖是一片欣欣向榮，然未來恐有人力短缺之危機；目前的人力來源包括了國內原有及國外的回流人才，人才的培育速度只怕緩不濟急，除了速度急需加強外，未來希望能在某些重點領域繼續保持領先，方為上策。

國科會微電子學門第二次專題研究規劃座談會議記錄

一、主題：國科會微電子學門專題研究規劃座談

二、時間：八十九年七月二十日（四）11：00～13：30

三、地點：台灣大學電機系 124 會議室

四、主席：陳良基教授

五、出席：李嗣涇教授、劉致為教授、管傑雄教授、胡振國教授
王維新教授、林清富教授、楊英杰教授

六、會議結論：

- 1、研擬微電子學門中元件製程技術之前瞻專題研究，以跨學門及本學門兩項考慮。跨學門部分擬定方向為「奈米元件微系統及應用」研究，將嘗試與光電學門共同研發，並委請管傑雄教授撰寫簡報資料，以便於複審委員會議中討論。本學門部分則擬定方向為「3D 元件技術」，委請劉致為教授協助撰寫簡報資料。第一項研究期望能探索下一世代之元件製程技術，第二項研究期望能持續 CMOS 技術做進一步元件技術開發。
- 2、為加速規劃之推動使能有具體成果，建議能在南、北成立一重點設備單位（中部則由 NDC 設備支援），以便研究師生有適合之研究環境，提高效益。
- 3、建議規劃之初，亦能組團至 IEDM 等重要研討會取經，以做為重點推動之參考。

國科會微電子學門第三次專題研究規劃座談會議記錄

一、主題：國科會微電子學門專題研究規劃座談

二、時間：八十九年八月三日（四）11：00～13：00

三、地點：台灣大學電機新館 142 會議室

四、主席：陳良基教授

五、出席：蘇朝琴教授、劉致為教授、鄭明哲教授、蔡宗漢教授、黃弘一教授
劉深淵教授、吳安宇教授、鄭岫盈教授、張睿達教授、周煌程教授
梁新聰教授、蔡加春教授、黃恆盛教授、呂學坤教授、賴朝松教授
賴永康教授、李文達教授、洪志旺教授、楊清淵教授、陳俊德教授
鄭群星教授、黃世旭教授、馮武雄教授、曹恆偉教授、游 竹教授
林柏村教授、陳少傑教授、李清庭教授、林智玲教授

六、會議結論：

- 1、新進同仁經費申請：為鼓勵新進同仁從事研究，來不及於當年度提出計畫者，現可隨時提出，惟結束期需為明年 7 月 31 日；另外技職體系新進同仁欲從事研究者，可提出補助申請。
- 2、在元件製程方面，目前欠缺整合的 model 可研發，即使是台積電或聯電在 SOC 的整合製程上亦無法達到最佳化的程度，值得學術界研究。
- 3、可將 CAD Tool 列入重點規劃中，除就現有的 tool 發展外，也要研發更進步的軟體，並建議國科會每年舉辦成果發表（如：軟體展），除帶動研究風氣，亦可展現具體成果。
- 4、建議 CIC 在製程設備的支援上能更進步，以利研究層次之提昇。
- 5、建議每年計畫評比能公布在國科會網站上，透過密碼控管，使計畫申請人能查詢自己計畫的評比排名，以為次年計畫申請的參考，避免遺珠之憾。
- 6、各位學門同仁若有任何新想法或欲舉辦任何有助學門發展之研討會，請隨時向國科會或召集人反映，以利補助經費編列。
- 7、對於計畫審查結果有疑問欲申覆者，可先請承辦人傳真委員評語，瞭解原因為何，避免次一年度舊事重演。

國科會微電子學門第四次專題研究規劃座談會議記錄

一、主題：國科會微電子學門專題研究規劃座談

二、時間：八十九年八月四日（五）11：00～13：00

三、地點：清華大學資訊電機館 410 會議室

四、主席：陳良基教授

五、出席：林君明教授、甘炯耀教授、陳竹一教授
吳誠文教授、張慶元教授

六、會議結論：

- 1、產優於學的憂慮：目前產業界的技術以領先學界許多，希望學術界能多提出研究計畫，擬出重點方向，集中資源，以收最大成效。
- 2、學界人才流失：目前專業人才大量湧入產業界，造成學界教師不足，連帶降低人才培育的速度及研究成果的質與量，歸咎原因，除產業界較高的報酬外，設備的進步及研究之強大後援實為學界望塵莫及。
- 3、研究設備經費不足：預算審查時請儘量不要刪減設備費用，因其特殊性及費用變動性低，往往設備費一刪減，除了捨棄該設備外，別無他法，造成在研究上極大之障礙，直接影響教學品質及人才培育。
- 4、智產權的保護：我國目前的產學合作模式不甚平等，學界受制於經費來源，只好將專利拱手讓給簽約廠商，對於學界研究成果之累積有很大的阻礙。
- 5、國防役學生的出路：目前國防役的學生進入產業界後，使用到的技術常常只有從事研究時的一小部分，雖然短期可幫助產業發展，但就長遠來看，有揠苗助長之危機：不如將此種國防役之學生優先移至學術機構，繼續發展研究，亦為培育人才之管道。
- 6、以往記憶體元件與製程方面的研究並不多，建議可針對此方向，列入重點規劃來推動，提升研究品質。

國科會微電子學門第五次專題研究規劃座談會議記錄

一、主題：國科會微電子學門專題研究規劃座談

二、時間：八十九年八月四日（五）14：00～16：00

三、地點：交通大學工程四館 528 會議室

四、主席：陳良基教授

五、出席：沈文仁教授、任建葳教授、周景揚教授、李鎮宜教授、龍文安教授
葉清發教授、吳重雨教授、黃宇中教授、陳紹基教授、荊鳳德教授
吳錦川教授、羅正忠教授、柯明道教授

六、會議結論：

- 1、開放研究範圍、集合各領域之意見：建議開放非電機電子科系之教師的研究方向（如：製程與材料），鼓勵跨校甚至跨學門的研究計畫，亦可針對一些不錯但目前非主流的研究項目組織成群體計畫。
- 2、鼓勵學術界在研究方面自由發揮，以長期著眼，而不是一味地以產業界或應用面為導向。例如在製程方面，業界現有的製程溫度皆偏高，為了維持製程中之穩定，在廢水處理等方面的成本居高不下。學術界應做的即是從傳統中跳脫出來，要看未來而非現在，避免劃地自限。
- 3、設備急需充實：交大貴儀中心的設備已多年沒有充實，雖然交大十分樂意開放給各界研究人士，然設備老舊，尤其是半導體製程設備，硬體跟不上時代，研究層次如何提昇？
- 4、化被動為主動、爭取國科會支援：期許大家提出前瞻計畫，訂定明確預期成果，爭取國科會明快的支援，藉以提昇研究設備，進而蓬勃研究發展。

八十九年度國科會微電子學門成果發表研討會

議程表

會議名稱：八十九年度國科會微電子學門專題計畫研究成果研討會

會議日期：89年12月2日至12月3日

會議地點：桃園縣龍潭鄉渴望學習中心

會議議程：

89年12月2日

- 13：30~14：00 報到及check in
- 14：00~14：30 學門負責人及工程處長致詞
- 14：30~15：00 NDL及CIC業務及未來規劃報告
- 15：00~15：20 休息時間
- 15：20~15：50 學術報告(分組)
1. VLSI，CAD - 交通大學電子系吳重雨教授報告研究心得
 2. Si - 交通大學電子系莊紹勳教授報告研究心得
 3. Compounds - 台灣大學電機系楊立吾客座教授報告研究心得
- 15：50~16：20 學術報告(分組)
1. VLSI，CAD - 成功大學工學院王駿發院長報告研究心得
 2. Si - 清華大學電機系黃瑞星報告研究心得
 3. Compounds - 邀請中央大學電機系綦振瀛教授報告研究心得
- 16：20~17：30 座談討論(分組)
1. VLSI，CAD - 邀請清華大學電機系吳誠文主任主持討論「研究趨勢及產學合作」。
 2. Si - 邀請漢磊科技公司李啟隆經理及台灣積體電路公司蔡明宏經理與會共同討論「矽元件未來發展趨勢」。
 3. Compounds - 邀請產業界朋友討論「GaAs射頻IC的發展」。
- 17：30~19：30 晚餐(中式)
- 19：30~21：30 專題研究計畫成果發表會

89年12月3日

- 9：00~10：00 專題演講：邀請矽統科技公司劉曉明總經理演講。
- 10：00~11：00 專題演講：邀請欣詮科技公司盧志遠董事長演講。
- 11：00~12：00 綜合座談
- 12：00~13：30 午餐(自助餐)
- 13：30 圓滿結束

註：眷屬旅遊活動：安排12/2下午石門水庫賞楓及遊湖，12/3上午東眼山森林浴。

國家科學委員會 微電子學門研究推動概況

召集人：陳良基

說明內容

- 計畫申請概況
- 會談結論
- 重點規劃
- 國科會之各項服務
- 網站簡介

九十年度微電子學門計畫申請/通過狀況

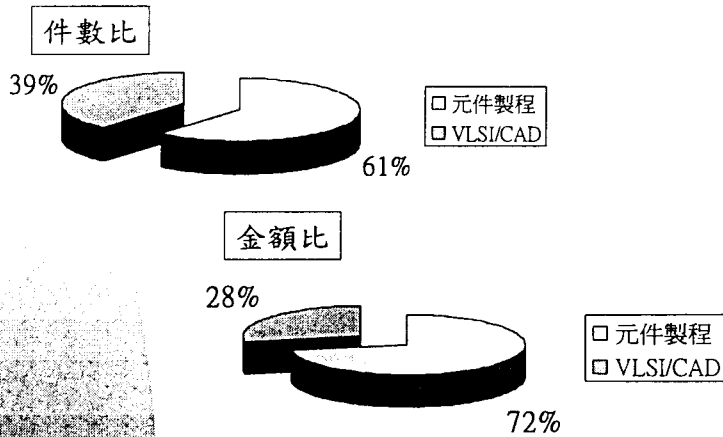
項目	元件製程		VLSI/CAD	
	案數	申請金額	案數	申請金額
申請	178	172,869,636	113	67,294,593
通過	103	76,319,800	53	33,969,616
通過率	57.9%	44.1%	46.9%	50.5%
平均每案通過金額	740,969		640,936	

Liang-Gee Chen

Date : 89/12/02

3

計畫申請件數/金額比

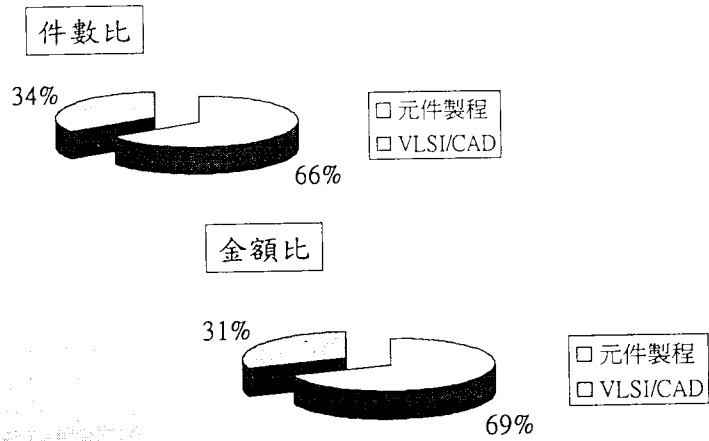


Liang-Gee Chen

Date : 89/12/02

4

計畫通過件數/金額比

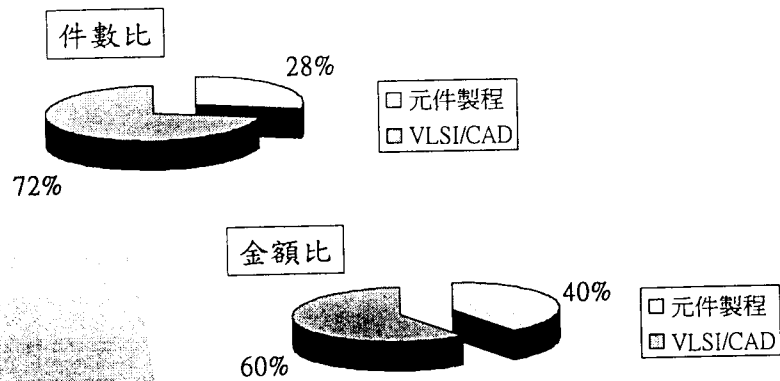


Liang-Gee Chen

Date : 89/12/02

5

計畫預核件數/金額比



Liang-Gee Chen

Date : 89/12/02

6

近五年計畫核定情形

年度	申請件數	核定件數	通過比例	申請經費 (萬元)	核定經費 (萬元)	每案平均經費 (萬元)
86	262	181	69.10%	35,389	10,952	60.5
87	308	186	60.40%	40,599	11,921	64.1
88	295	194	65.80%	27,991	14,668	75.6
89	386	238	61.70%	91,826	16,946	71.2
90	291	216	74.20%	30,004	17,017	78.7

近三年產學計畫核定情形

年度	核定件數	子類別	核定經費	每案平均經費
				(萬元)
87	3	半導體裝置設備	21,488,200	716.2
88	1	半導體裝置設備	2,359,560	235.9
89	1	半導體裝置設備	9,052,400	905.2

近五年研究人力分析

年度	研 究 人 力				
	教授級	副教授級	博士生	碩士生	總人力
86	115	135	198	344	792
87	132	120	181	386	819
88	133	131	232	425	921
89	156	127	243	477	1003
90	161	117	233	472	983

本年度相關會談結論

- 增加產、學、研界間的交流
- 主動規劃重點方向
- 重點設備支援
- 審查結果評比查詢
- 軟硬體成果展或比賽
- 建立SoC的知識管理系統
- 解決SoC測試技術瓶頸
- 鼓勵中、長期產品技術開發
- 充份運用國際資源
- EDA能力有待加強(在0.25或0.18以下EDA之SoC技術不成熟)

『下世代新型微電子元件』前瞻計畫

規劃重點：

- 奈米製作(nano-fabrication)--奈米島,奈米粒子製作,如 ultrathin SOI、novel oxidation、E-beam patterning、photo patterning、nanoparticle、self-organized quantum dot、imprint、resistless patterning...
- 奈米元件(nano-device)--
 - i)傳統之MOSFET,如sub 0.1 μ m MOSFET及interconnect
 - ii)非傳統元件,如Si、III-V的single electron device,和新型下一代元件
- 元件測量--如scanning tunneling microscope tip,contact pad,低溫、高磁及高頻量測...
- 理論與模擬--元件模擬、元件物理、製程模擬、材料模擬、量子理論...

『3C整合科技』前瞻計畫

規劃重點：

1. Human/User Interface and Interaction
2. Media Processing Technology on SOC Project
3. Digital Consumer Network and Transmission
4. Web Enabling Technology
5. Real Time Operating System
6. SOC Design for 3C System (MPU, DSP, Mem, I/O, Bus, Analog)
7. SOC Design Methodology, Verification, Authoring and Protection for 3C Applications (Integration)

國科會之各項服務

1. 研究獎勵案
2. 出國進修計畫
3. 出國參加國際會議
4. 延攬人才研究
5. 短期講學
6. 大陸人士來臺研究講學
7. 延攬博士後研究
8. 國內舉辦國際會議
9. 舉辦成果發表會
10. 申請專利及技術移轉
11. 國際合作研究計畫及交流
12. 博士生及博士後出國研究
13. 大專學生參加暑期研究計畫

網站簡介

- <http://video.ee.ntu.edu.tw/~nsc>

國科會微電子學門成果研討會綜合座談會議記錄

一、主題：國科會微電子學門成果研討會綜合座談會議記錄

二、時間：八十九年十二月三日（日）11：00～12：00

三、地點：宏基渴望學習中心國際會議廳

四、主席：陳良基教授

五、會議結論：

- 1、以往計畫的申請人力以資深教授為主，新進教授請勇敢提出計畫申請，並請同仁們努力發展新的研究領域，務求突破，目前國科會極力推行 crazy idea 計畫，請大家集思廣益、踴躍提出。
- 2、建議國科會在資源配置上，對於私立學校及新進教授能盡量支援，目前私立學校可運用的資源很少，而大部分的新進教授又以在私立學校任教居多，如此新進教授更無法受到照顧。
- 3、產業界及學術界目前的互動狀況欠佳，形成研究方向之差異，目前學門將各執行計畫名單列於學門網站上，希望能提供一些不錯的計畫給業界參考，進而促成產學合作、支持國內人才之培育，否則在經費緊縮的狀況下，人力一旦產生斷層，實非大家所樂見。
- 4、目前國內研究人力缺乏，除經費不足外，人才大量流到業界去，也是重要的原因之一，希望老師們能增加與學生的互動，避免研究人力因一時之利放棄研究，造成雙方往後更大的遺憾。
- 5、由於技職體系的教育以實務為主，針對國科會以研究為主之導向，往往於計畫申請時有著滿大的落差，建議能否激勵各大學與技職體系合作提出整合型計畫，如此一來，技職體系的學校能夠針對適合的主題作研究，對國家亦有幫助。
- 6、目前國科會推行之 3C 計畫，強調整合型的計畫，請同仁踴躍提出。
- 7、計畫核定後，凡發現經費被刪減而造成執行困難或經費項目有不符需要者，可以申請經費變更之方式補救。

八十九年度國科會微電子學門成果發表評審意見 (VLSI/CAD)

海報編號	計畫編號	計畫名稱	計畫主持人	建議事項或方向
A-1	NSC89-2215-E 006 -016	整合語音壓縮與辨識之視障者語音行事曆單晶片系統(II)-子計畫三:單晶片系統之語音編碼模組及語音壓縮辨識之組合語言程式設計	王駿發	1. 有實用與理論價值 2. 1.6Kbps語音壓縮, Algorithm是否可直接使用到語音辨識
A-2	NSC89-2215-E 006 -018	整合語音壓縮與辨識之視障者語音行事曆單晶片系統(II)-總計畫	王駿發	1. 6Kbps語音壓縮, Algorithm是否可直接使用到語音辨識
A-3	NSC89-2215-E 002 -025	多媒體無線接收機系統單晶片設計技術之研究(1/3)-子計畫二:數位式多媒體無線接收機之中頻與基頻類比前級超大型積體電路架構設計與製	汪重光	有應用價值
A-5	NSC89-2215-E 224 -002	金氧半導體-電容電壓控制振盪器之研究	李蒼松	重點及成果應予標示
A-7	NSC89-2215-E 007 -024	以一個IC卡系統為主的單晶片系統設計以及相關CAD技術之研究(1/3)-總計畫	吳中浩	成果Presentation方式要改進
A-10	NSC89-2215-E 008 -027	數位視訊傳輸系統之超大型積體電路架構設計與製作(2/3)-子計畫二:殘邊帶數位視訊傳輸之超大型積體電路設計與製作	蘇朝琴	視訊傳輸可將VBI (Vertical Blank Interval) 技術整合一起
A-11	NSC89-2215-E 008 -029	數位視訊傳輸系統之超大型積體電路架構設計與製作(2/3)-總計畫	蘇朝琴	視訊傳輸可將VBI (Vertical Blank Interval) 技術整合一起
A-12	NSC89-2215-E 008 -026	數位視訊傳輸系統之超大型積體電路架構設計與製作(2/3)-子計畫四:數位視訊傳輸之前饋式錯誤修正碼之快速雜形機設計技術與超大型積體電路架構設計	吳安宇	成果Presentation方式要改進
A-14	NSC89-2215-E 005 -004	內建自我測試及其在高層設計中應用之分析	王行健	1. 計畫執行成果不清楚, 無結論說明創見或特殊之處。 2. 成果Presentation方式要改進
A-15	NSC89-2215-E 224 -006	無電感1.5V十億赫茲無線通訊互補金氧半射頻低雜訊放大器	李世明	1. 題目十分aggressive 2. 未Implementation只有Simulation對高頻電路而言不準確, 無法判定是否能達到所述之性能 3. 解釋計畫進度不清楚(第幾年), 無法判斷成果
A-16	NSC89-2215-E 005 -001	高效率低電壓電荷抽灌電路	林泓均	未Implementation此電路十分可惜, charge pump電路如未經實驗印證, 價值不大
A-18	NSC89-2215-E 224 -007	以FPGA實現偵測直線及圓之高速並行處理器研發	駱宏海	設計規格應先標示, 再考量架構, 方有意義。

八十九年度國科會微電子學門成果發表評審意見 (VLSI/CAD)

海報編號	計畫編號	計畫名稱	計畫主持人	建議事項或方向
A-20	NSC89-2215-E 110 -014	無線通信應用導向ARM-BASED內嵌式微處理器系統設計與實作(1/3)-子計畫一:無線通信ARM-BASED 手機之人機介面模組設計與實作	王朝欽	ADC. DAC設計只是exercise, 無前瞻性
A-22	NSC89-2215-E 027 -001	0.18um以下之先進6T SRAM CELL之設計研發與應用	黃恆盛	1. 所張貼之海報與計畫不同 (計畫為6-T SRAM Cell, 海報為flash memory) 2. 以論文張貼未Summary或簡單具體之資料 3. 與UMC合作之計畫或NSC之計畫?
A-30	NSC89-2215-E 224 -001	以硬體軟體共設計來實現一可快速雛形製作之訊號壓縮附著系統(2/3)	黃穎聰	有實體電路板展示, 成果具體
A-37	NSC89-2215-E 035 -003	連線導向整體繞線之研究	陳德生	1. 缺乏具體效能之比較 2. 所述之研究方法太簡單, 看不出研究成果之優越性
A-41	NSC89-2215-E 168 -003	電腦輔助設計-研究負微分電阻元件串接電路之結合電流-電壓特性	甘廣宙	1. 可用之負電阻範圍僅0.1V, 並無意義。 2. 以論文方式張貼, 並未summarize或海報形式。
A-42	NSC89-2215-E 259 -001	跨晶片訊息交換之低功率超大型積體電路設計	紀新洲	成果報告宜多費心製作, 以彰顯研究成果
A-44	NSC89-2215-E 218 -002	深次微米CMOS電路之非定值錯誤測試法研究(II)	唐經洲	在學理及實用上看不出有何重要意義。
A-46	NSC89-2215-E 155 -005	智慧元件設計製作:13位元, 80KHZ信號基頻範圍的四階一位元類比起取樣調變器	吳紹懋	應說明是否有Silicon results
A-49	NSC89-2215-E 005 -003	具多播功能之非同步傳輸模式交換器模組的超大型積體電路設計	張振豪	依然使用已落伍之0.6mm製程, 且無silicon result
A-50	NSC89-2215-E 027 -002	可延展式轉置胖特比解碼晶片設計及其應用	李文達	可延展特性為其特色, 應說明。 1. 無結論說明本計畫之成果 2. 重點必須high light, 加上成果會更好 3. 成果Presentation方式要改進 4. 未完成實作 (與計畫目標不符)
A-51	NSC89-2215-E 035 -006	高精度與管線式之極小查表對數數字系統加減法單元之IC設計與實作	陳啟鏘	可進行"假性窮搜測試"之效能分析, 以研究減少測試Pattern數量之可行性
A-52	NSC89-2215-E 194 -001	掃描樹測試架構及其在假性窮搜測試之應用	鍾文邦	
A-54	NSC89-2215-E 259 -002	多媒體無線接收機系統單晶片設計技術之研究(1/3)-子計畫五:適用於無線傳輸環境之資料壓縮與資料安全智產元件設計	賴永康	可再加強系統層級模擬

八十九年度國科會微電子學門成果發表評審意見 (VLSI/CAD)

海報編號	計畫編號	計畫名稱	計畫主持人	建議事項或方向
A-58	NSC89-2215-E 156 -001	低硬體成本的二維離散小波轉換VLSI架構設計的實現	游竹	未展示
A-64	NSC89-2215-E 216 -003	一個DSP核心的數位模組設計與其系統晶片應用的研究	劉淳焯	未展示
A-65	NSC89-2215-E 009 -059	設頻傳收系統整合設計環境及技術建立	溫瓊岸	成果Presentation方式要改進
A-66	NSC89-2215-E 218 -007	應用於無線通訊的帶通三角積分調變器	李順裕	計畫特色未標示
A-68	NSC89-2215-E 032 -002	低功率互補式金氧半導體中頻鑑頻器晶片設計	鄭國興	設計之使用頻率450KHz與實用之頻率相差太大
A-69	NSC89-2215-E 030 -002	全層次型MPEG-2音頻訊號解碼器設計	蔡宗漢	1.未說明架構，未分析架構優異點，未進行RTL設計，未Implement，計畫幾乎未執行 2.題目張貼為MP3，並非MPEG2，請查明。 3.MP3 decoder尚未完成 4.太簡單，僅作到Block Diagram
A-70	NSC89-2215-E 002 -027	多媒體無線接收機系統單晶片設計技術之研究(1/3)-子計畫三:數位基頻帶處理器之研製	龐台銘	未展示
A-71	NSC89-2215-E 002 -031	多媒體無線接收機系統單晶片設計技術之研究(1/3)-子計畫四:低功率高效能精簡指令集處理器核心之設計研究(II)	龐台銘	未展示
A-79	NSC89-2215-E 007 -003	通信IP:低功率通信處理機核心之開發(3/3)-子計畫三:網際網路於電子設計自動化之應用研究	林永隆	有學術價值
A-82	NSC89-2215-E 009 -064	高性能混合訊號式發射機前置電路模組設計 計畫一:互補式金氧半導體發射機前置電路模組設計IP建立及應用研究	吳重兩	有創意
A-83	NSC89-2215-E 027 -003	低電壓信號重複器之製作	蔡加春	未展示
A-84	NSC89-2215-E 218 -003	可靠性及繞線性最佳化的元件擺置法之研究	黎靖	1.未展現Wirability部分 2.用太簡單的兩個例子來進行分析，十分不易看出成果 3.討論與結果不完整
A-85	NSC89-2215-E 009 -062	微處理機與數位訊號處理機中的算術電路之驗證	陳盈安	未展示
A-86	NSC89-2215-E 009 -054	陣列型現場可程式系統晶片繞線器和導線段結構的整合設計	張耀文	可結果分析結果，來決定陣列可程式晶片之最佳化選擇

八十九年度國科會微電子學門成果發表評審意見 (VLSI/CAD)

海報編號	計畫編號	計畫名稱	計畫主持人	建議事項或方向
A-87	NSC89-2215-E 009 -055	系統晶片繞線之面積、訊號延遲、功率及雜訊同步最佳化	張耀文	可結果分析結果，來決定陣列可程式晶片之最佳化選擇
A-89	NSC89-2215-E 006 -009	半導體記憶體之測試研究(III)	李昆忠	系統完整
A-91	NSC89-2215-E 212 -008	以統計方式設計場效發射顯示器之驅動電路	盧志文	未著力於Low power部分
A-95	NSC89-2215-E 009 -065	高性能混合訊號式發收機積體電路(1/3)一子計畫二:液晶監視器影像訊號擷取介面積體電路	吳錦川	1. 計畫時程交代不清，各子計畫似拼湊而成，無整合之效 2. VGA-LCD技術可用於TV-LCD應用
A-96	NSC89-2215-E 009 -067	高性能混合訊號式發收機積體電路(1/3)一總計畫	吳錦川	1. 計畫時程交代不清，各子計畫似拼湊而成，無整合之效 2. VGA-LCD技術可用於TV-LCD應用
A-97	NSC89-2215-E 155 -004	統線長度取向置放暨邏輯閘尺寸重定與緩衝器植	林榮彬	成果很具體，不錯！
A-100	NSC89-2215-E 037 -001	可程式化硬體排序器架構之研究	蔡哲民	成果似乎不彰，太過簡單，內容需加強
A-103	NSC89-2215-E 216 -002	超大型/晶圓積體電路測試之研究	陳竹一	海報內容太簡單，宜再加強
A-104	NSC89-2215-E 009 -056	低功率低電壓數位及類比積體電路之晶片實現及設計法則	陳明哲	太誇張成果而對技術內容交代不清

其他：此次審查，因展示計畫成果相當多，無法與Poster一一談論，建議以後評審方式，分配每位評審委員審查10個左右之計畫，如此，若審查時間為2小時，則每個計畫約有12分鐘討論時間。

八十九年度國科會微電子學門成果發表評審意見 (Compound)

海報編號	計畫編號	計畫名稱	計畫主持人	建議事項或方向
B-5	NSC89-2215-E 214 -005	ALGAAS/INGAASN/GAAS高速電子移動率電晶體之研製	李佩雯	1.各標示不明顯，圖文字太小 2.用Ga做Gate metal似不practical，InGaAsN的mobility將是一個limiting factor，需改進
B-8	NSC89-2215-E 218 -004	磷化銦砷/磷化銦單量子阱假晶高速電子移動率電晶體研究	管鴻	未展示
B-11	NSC89-2215-E 161 -001	具有電晶體與負微分電阻特性之高速共振穿透元件—磷化銦鎵/砷化鎵(In0.49 Ga0.51 P/GaAs)共振穿透電晶體	鄭岫盈	所做的東西不具實用價值，應朝較有應用價值的元件研究
B-12	NSC89-2215-E 014 -007	微波用功率PIN二極體之研製	張連璧	1.字應再放大 2.題目較舊，未來應改變方向
B-14	NSC89-2215-E 036 -004	利用高週波磁控濺鍍法在ZNO/康寧7059玻璃基板上成長氧化錫薄膜及其在感測方面之應用	吳慕鄉	未展示
B-16	NSC89-2215-E 129 -001	純水陽極氧化法生長砷化鎵及砷化鋁鎵氧化層之研究	鄭明哲	1.GaAs MOSFET技術關鍵在氧化層，但結果並不好，應改變方向 2.用純水陽極做GaAs，AlGaAs表面氧化層不太實際
B-18	NSC89-2215-E 014 -005	全固態分子束生長之INGAAlP磊晶摻雜濃度及效率研究	陳東昇	1.磊晶之背景濃度過度，不適合做元件 2.字應再放大 3.僅有初步材料特性分析，成果不佳
B-22	NSC89-2215-E 009 -061	量子點內能帶結構對於光激過渡之非線性	吳啟宗	未展示
B-25	NSC89-2215-E 168 -002	具有高崩潰電壓和高電流增益之AL(X)GA(0.51-X)IN(0.49)P/GAAS異質結構射極雙極性電晶體	謝和銘	1.僅有直流元件特性，缺乏有系統之研究 2.應朝較有實用價值的HBT結構研究
B-26	NSC89-2215-E 270 -003	具有砷化鋁鎵/砷化鎵/砷化銦鎵異質結構射極之功能型共振穿透基極式雙極性電晶體之研究	蔡榮輝	應朝較有實用價值的元件研究
B-27	NSC89-2215-E 232 -002	以方波電源的濺鍍系統研製IDIX0透明導電薄膜	劉清如	1.製作透明導電膜只有光(透光率)特性，缺電阻(導電)特性，不完整 2.成果不夠完整，僅有初步薄膜特性分析
B-30	NSC89-2215-E 233 -002	磷化銦場效電晶體之模擬研究	黃文昌	未展示
B-33	NSC89-2215-E 239 -001	使用雙選擇閘極回蝕技術研製高一致性最佳化的INGAAS/INALAS高電子遷移率電晶體	廖豐標	元件缺乏有系統的分析

八十九年度國科會微電子學門成果發表評審意見 (Si)

海報編號	計畫編號	計畫名稱	計畫主持人	建議事項或方向
C-2	NSC89-2215-E 224 -008	源極/汲極POCKET結構與STI MOSFETS三維空間元件縮小效應之研究	張彥華	三維之模擬可再繼續研究
C-3	NSC89-2215-E 009 -039	化學機械研磨在氧化鋁及氮化鎵上的應用研究	施敏	未展示
C-4	NSC89-2215-E 006 -024	降低氧化鋁漏電流之低溫光激法	陳志方	海報內容較簡單，DATA太少
C-11	NSC89-2215-E 009 -035	多軸觸覺市式感測器之研究(III)	黃宇中	展示說明較不清楚
C-12	NSC89-2215-E 005 -002	熱處理氣氛對矽晶內氧凝聚物群所造成的影響	貢中元	未展示
C-32	NSC89-2215-E 212 -001	高介電介質薄膜再結晶及微結構控制研究	李中夏	未展示
C-37	NSC89-2215-E 218 -006	有關深次微米之矽金半場效電晶體具二氧化矽絕緣結構之三維次臨界行為之具體解析模型	江德光	海報為計畫報告書，過於簡略，宜依規定張貼
C-39	NSC89-2215-E 218 -001	多孔矽基板上研製單晶碳化矽薄膜應用於高溫及高壓元件之研究	吳坤憲	海報要加強
C-62	NSC89-2215-E 130 -001	反向高電流速率電晶體高頻雜訊量測與模擬分析與研究	劉國偉	未展示
C-63	NSC89-2215-E 159 -002	利用金屬/複晶矽隔屏結構提昇深次微米技術中高阻值複晶矽電阻器穩定性之研究	陳啟文	內容較簡單，海報需改善
C-65	NSC89-2215-E 009 -028	銅導線及其障礙層之材質研究(1/2)	張立	未展示
C-67	NSC89-2215-E 270 -002	應用於有效率的線路模擬之VDMOS元件模型	徐嘉澤	海報可改善
C-69	NSC89-2215-E 218 -005	以雙激光源之光化學氣相沉積法低溫成長氮化矽薄膜	許世昌	未展示
C-73	NSC89-2215-E 009 -070	極大型積體電路之深次微米元件及分析及模擬的研究(1/3)	吳慶源	未展示
C-75	NSC89-2215-E 011 -007	矽在絕緣層上金氧半場效電晶體的低頻雜訊特性研究	張勝良	僅四頁精簡報告
C-76	NSC89-2215-E 110 -007	鑽石薄膜金屬絕緣半導體場效電晶體之製作與特性研究	林吉聰	未展示
C-85	NSC89-2215-E 002 -006	非晶矽氣及多晶矽材料及元件之研究(1/3)	李嗣澐	海報可改善

九十年度微電子學門計畫通過狀況統計表

子學門	分類	申 請		通 過	
		案數	申請金額	案數	核定金額
元件製程	前瞻性技術	15	14,941,020	4	1,937,600
	化合物半導體	58	53,750,754	31	21,988,500
	功率半導體元件及製程	21	14,816,638	14	11,016,900
	矽基元件及製程	65	71,518,494	40	32,448,900
	元件及製程多晶片計畫	19	17,842,730	14	8,927,900
	小 計	178	172,869,636	103	76,319,800
	通過率			57.87%	44.1%
VLSI/CAD	類比/混合	48	26,738,481	11	6,765,016
	數位 IP	38	20,319,209	21	12,558,200
	系統晶片之統計.驗證及測試	27	20,236,903	21	14,646,400
	小 計	113	67,294,593	53	33,969,616
	通過率			46.9%	50.48%
合 計		291	240,164,229	156	110,289,416
總通過率				53.6%	45.92%
平均每案		825,307		706,983	
預核件數				60	59,875,950
含預核總平均每案				787,803	
子學門/學門比例	元件製程			66%	69.2%
	VLSI/CAD			34%	30.8%

九十年微電子學門各型計畫通過比率

計畫型		通過件數	比率
元件製程	整合型	8	6.67%
	個別型	95	79.17%
	預核案	17	14.16%
合 計		120	100%
VLSI/CAD	整合型	15	15.63%
	個別型	38	39.58%
	預核案	43	44.79%
合 計		96	100%

九十年微電子學門計畫通過之機構分佈

機構類別		通過件數	比率
元件製程	國立學校(含軍校)	82	68.33%
	私立學校	29	24.17%
	研究機構	9	7.5%
合計		120	100%
VLSI/CAD	國立學校(含軍校)	75	78.13%
	私立學校	21	21.87%
	研究機構	0	0%
合計		96	100%



「SOC」推動策略規劃會議

- 時間：89年12月23～24日
- 地點：礁溪蘭陽大飯店
- 參加委員：

陳良基教授	周景揚教授
李鎮宜教授	林永隆教授
徐爵民教授	吳誠文教授
沈文仁教授	汪重光教授
王駿發教授	劉濱達教授



「SOC」推動策略規劃會議

- 願景
- 當前問題說明
- 現行環境介紹
- 建議推動策略
- 具體行動方案 (Action Items)

願 景

希望結合台灣產學研力量推動SOC設計，使其像晶圓代工般聳立於全世界，希望學術界扮演更積極角色。

當前問題介紹

- 1、研究人口愈來愈多，支援環境愈來愈好，題目愈做愈小。
→ 氣魄決定格局
格局決定成就
- 2、設計愈長愈大，資源整合性愈來愈高（ex：Synthesis、DFT、Floorplan、Timing...）。
→ 單打獨鬥V.S.群策群力
- 3、國際奧援不增反減。

現行環境介紹

- 1、知識經濟時代來臨，知識資源整合與應用是必然趨勢。
- 2、CIC需扮演角色更形重要，但後援不足，急需補強。
- 3、產學橋樑-Consortium/學門中心等漸有起色。
- 4、基礎課程相當普及、適分工推動前瞻研究。
- 5、人口及能力足夠站上國際舞台。

建議推動策略

- 1、順其自然？
- 2、形而上？
- 3、上行上效？
- 4、群策群力。

具體行動方案 (Action Items)

1、積極籌設SOC國家實驗室

- 請李鎮宜主任負責籌設書之撰寫
- 請王駿發院長協助籌設之推動

具體行動方案 (Action Items)

2、研擬特定目標之大格局研究開發計畫

- 擬以短、中、長期之規劃，具體描述大格局計畫之目標及分工方式
- 建議項目仍待進一步研商，目前提及題目包括Pc-on-a-chip、Radio-on-chip、Lab-on-a-chip、Tester-on-a-chip、DNA Computer、Quantum Computer等
- 期望目標能同時考量業界投資之大方向及學術界精英訓練之目標
- 暫以Radio-on-chip為考量，並進一步做細部規劃

具體行動方案 (Action Items)

- 3、在台創立具國際視野之國際研討會
 - 期望有一重要之定期性SOC國際研討會在台灣舉行
 - 暫以VLSI/TSA之轉型為考慮，請徐爵民所長就經費支援部分先行作業
 - 技術協助部分希各單位通力合作，暫建議以工研院+台、清、交、成及國科會微電子學門組成核心工作小組

具體行動方案 (Action Items)

- 4、協助國內研究人員積極參與國際性活動及組織
 - 國內相關SOC研究人口及能力均佳，應積極參與各項學術性國際活動及組織，請IEEE Taipei Chapter參與推動，並請陳良基教授積極協助
 - 計畫找資深教授說明相關活動之參與方式

具體行動方案 (Action Items)

- 5、成立民間SOC推動小組，協助統合業界力量
-- 除SOC聯盟外，擬請沈文仁院長籌組一民間SOC推動小組，積極參與及協助各項推動事宜

其他建議

- 1、應設法吸引更多一流師生進入此領域，以厚植台灣之SOC能力。
- 2、國科會之計畫補助應適度加入investment觀念主動補助有潛力之題目或研究群。
- 3、應加強產學交流，提供管道，使業界之問題反應至學術界之研究題目。
- 4、應考慮如何善用大陸資源。
- 5、新興之題材如Nano technology + MEMS + Package等之整合亦應考量。

學門重點推動情形

- 3C 整合科技
- 下世代新型微電子元件

3C 整合科技

Call-For-Proposal

國科會徵求『3C 整合科技研究』學術研究計畫

- 1、國科會為因應 3C (Computer、Communication、Consumer Electronics) 產業之技術需求，加速 3C 前瞻核心共通技術之研發，培育相關產業所需之高科技人才，特公開徵求 3C 整合科技計畫學術研究計畫，計畫申請以群體計畫為限。
 - 2、國科會已邀集電信、資訊、及微電子學門召集人及專家學者共同組成『3C 整合科技研究』推動小組。預定於 89 年度起持續推動 3C 整合計畫，積極鼓勵各校提出跨領域多年期計畫，預計第一年將補助十個研究群，進行整合研究。
 - 3、3C 整合研究重點規劃書，可至下列網站下載：
(<http://video.ee.ntu.edu.tw/~nsc>)
 - 4、凡欲申請 3C 整合型科技計畫者，請依研究重點規劃，先提構想書，並以電子郵件(jcwang@nsc.gov.tw)寄至國科會工程處，收件截止日期為八十九年一月七日。構想書獲評審通過之主持人於接獲通知後，需按國科會專題研究申請辦法提出申請，截止日期為八十九年一月三十一日，逾期恕均不受理。
- 3、本計畫召集人：台大電機系 陳良基教授

計畫之申請與審查

1. 執行計畫之申請程序

(1). 主動邀請及公開徵求計畫構想書

- 本研究計畫以群體計畫為限，並以 3C 系統實作整合型態者優先，各研究群請先提出計畫構想書。

(2). 構想書簡要內容

1. 研究計畫名稱
2. 研究計畫之目標、預期成果及與重點規劃項目之關連
3. 3C 之系統整合技術指標及產品潛力
4. 研究團隊實力與整合規劃情形
5. 各項配合情形說明（含產業界支援情形）

附註：

1. 構想書以簡要清楚為原則
2. 構想書通過後才可以提計畫書
3. 計畫書請加註「3C 整合科技研究」
4. 計畫書仍將依書面初審及複審等國科會計畫審查程序辦理，屆時仍請詳細規劃。（構想書通過並不表示計畫書一定通過）
5. 未獲通過時，將逕行婉覆，不得轉入學門

(3). 計畫書之審查

- 構想書審查通過後，提案人依國科會專題研究計畫申請表格撰寫計畫書並送交審查。

- 審查方式包括書面或口頭審查。

2. 計畫申請時程

本計畫鼓勵各校提出多年期多階段 (Multiple Generation) 之規劃，預定時程如下：

- | | | |
|---------------|---|---|
| 88 年 12 月 | ： | 徵求構想書 |
| 89 年 1 月 7 日 | ： | 構想書送件截止 (Email 送達國科會 jcwang@nsc.gov.tw) |
| 89 年 1 月中 | ： | 完成構想書審查 |
| 89 年 1 月底 | ： | 提出計畫書 (與國科會一般計畫之時程相同) |
| 89 年 3 月 31 日 | ： | 完成計畫書審查 |
| 89 年 5 月 31 日 | ： | 計畫核定 |
| 89 年 8 月 1 日 | ： | 計畫開始執行 |

九十年度 3C 整合計畫申請/通過狀況列表

構想書階段	申請計畫	通過計畫
一、多媒體與多重服務之數位用戶迴路通訊系統	✓	✓
二、eHome：電子家庭雛型之設計與實作	✓	✓
三、支援行動用戶之可設定型個人化整合訊息伺服器研究	✓	
四、單晶片無線多媒體資訊家電之設計與製作	✓	✓
五、電子資訊產業全球供應鏈系統設計與實物模擬		
六、對以智財單元為基系統晶片設計之驗證與測試技術開發研製		
七、高性能低功率數位訊號處理核心研發	✓	數位訊號處理核心之指令集設計與晶片實現/ 數位訊號處理核心之低功率設計(兩個子計畫)
八、利用正交分頻多工(OFDM)技術於 5GHz UN II 頻段之多媒體寬頻無線雙向通訊系統之研究製作		
九、網際網路上隨處隨取多媒體服務系統之研製	✓	✓
十、以電力線傳輸之家電網路系統	✓	✓
十一、架構於 WAP 下的資訊服務系統	✓	
十二、架構於纜線數據機之多媒體通訊	✓	✓
十三、無線數位語言教學系統	✓	✓
十四、智慧型家電、保全、通訊、電腦整合製作		

十五、具有信號處理能力的嵌入式微處理機的實現與 3C 系統應用	✓	✓
十六、整合無線區域網路傳輸系統		
十七、下一代多功能寬頻網際網路晶片之設計與整合		
十八、應用於 COFDM 之 Reed-Muller 碼子集編解碼研究		
十九、LCD Pannel 電路系統之最佳化與整合		
共 計	19 群	11 群
		8 群及 2 個子計畫

九十年度 3C 整合計畫通過狀況統計表

項 目	構想書	申 請		通 過	
	案數	案數	申請金額	案數	核定金額
統計數	92	60	72,641,768	46	44,072,400
通過率(通過/申請)				76.67%	60.67%
平均每案		1,210,696		958,096	

九十年 3C 整合計畫各型計畫通過比率

計畫型	通過件數	比率
整合型	45	97.83%
個別型	1	2.17%
合 計	46	100%

九十年 3C 整合計畫通過之機構分佈

機構類別	通過件數	比率
國立學校	42	91.3%
私立學校	4	8.70%
合 計	46	100%

國科會 3C 整合科技規劃座談會議記錄

一、主題：國科會 3C 整合科技規劃座談會議

二、時間：89 年 10 月 20 日（五）17：00～18：30

三、地點：台灣大學電機新館 105 會議室

四、主席：陳良基教授

五、出席：鄭伯順委員、李素瑛委員、劉智遠委員、李鎮宜委員、陳穎悟委員
汪重光教授、廖婉君教授、吳安宇教授、許清琦教授、王勝德教授
張瑞川教授、蘇賜麟教授、陳恆佑教授、邱茂清教授、謝朝和教授
張振豪教授、郭忠民教授、黃淑瑜小姐

六、會議結論：

- 1、整合 SOC、突破現狀：本年度提出的計畫大部分與 SOC design 有關，其實除了自己的 SOC 之外，也應看看別人在做什麼，避免資源的重複浪費，如果大家採取合作的方式，相信能做出更不一樣的東西。
- 2、消費電子核心技術的研究與開發：以業界的角度而言，消費電子非常的重要，今年沒有相關計畫提出，實為可惜。未來的家電將朝向人性化及個性化，如何開發核心技術，而非使用現有的 Program 研究，值得大家注意，而數位電視接收器的技術及軟體可多開發。
- 3、產學互補、廠商互動：將學界的高素質研究，透過業界，運用在有用的地方。互補對方的缺角，形成我國之不可替代性。建立完整的價值鏈，掌握大方向，方能創造利基，否則永遠都是一不景氣，立即受到影響。
- 4、現有資源的運用：發掘各方面可使用的資源，例如 CIC 已談好 ARM 的部分，搭配新的製程，可邁向 0.25 的水準，利於 SOC 方面的發展；或是尋求免費的資源，避免花大錢又得不到預期的效果。
- 5、提出的計畫應確實執行，提出實際成果，避免流於空想。
- 6、硬體 IP 化、軟體模組化：整合 IP 的來源，Chip 要求創意。
- 7、鼓勵新進教授積極提出研究計畫：以本年度通過計畫的人力分佈，新進教授僅佔不到四成，成長的空間還相當大。

3C 整合計畫成果報告評比表

序號	計畫名稱	審查委員建議或評語
1	多媒體與多重服務之數位用戶迴路通訊系統	<ol style="list-style-type: none"> 1、最後呈現之 AP 應及早規劃。 2、系統 Demo 平台可否再定義清楚。 3、XDSL transceiver 之難度相當高，獨立開發之風險相當高，工研院已由國外引進，建議與其合作。
2	eHOME：電子家庭離型之設計與實作	<ol style="list-style-type: none"> 1、e-home center 是否可考慮與 settopbox 整合，以提升其實用性。 2、除了控制外，希望考慮 video 之傳輸 benchmark over 802.11b 與 Bluetooth。 3、S/W 的 database，可長期累積及支援其他 3C 研究。 4、建議跳過 WAP，直接進行 CC/PP、MEXE 之研發。
3	單晶片無線多媒體資訊家電之設計與製作	<ol style="list-style-type: none"> 1、MPEG-4 分項與其他分項計畫之整合性宜再加強。 2、很有挑戰之計畫，為求其實用性，希望有系統應用廠商同時加入。 3、SOC 時程可再明確標示。 4、請留意 Compatible ARM 的法律問題及未來商品化問題，建議除 ARM 外，亦請考慮其他 Clean Rom 的 CPU，如 SPARC。
4	數位訊號處理核心之指令集設計與晶片實現/ 數位訊號處理核心之低功率設計	<ol style="list-style-type: none"> 1、群體計畫值得再提出。 2、請注意 IPR 相關的問題。 3、此 DSP 規格已大幅落後市場 \$5 的 DSP，建議尋找一個直接之應用，以增加其成功之機會。 4、應有整合型計畫（含應用），以顯示研發成果之特色。 5、開發自訂規格之 DSP Chip，應留意開發工具，如 compiler、assembler 之完整性，否則實用性不佳，Low power design 在 IC 設計上很重要，建議將成果轉成 general rules 供各種 IC 使用。

序號	計畫名稱	審查委員建議或評語
5	網際網路上隨處隨取多媒體服務系統之研製	<p>1、集中火力於MPEG-4，成功的機會比較大。</p> <p>2、整個計畫仍然看來太龐大及太商品化，建議針對整個 roadmap 與廠商作長期合作，但在學界僅作重點技術開發。</p> <p>3、SOC 整合之模組須有更清楚的定義。</p> <p>4、MP3 player 已是成熟之技術，國內也有廠商如凌陽已大量出貨，建議跳過不做，直接 focus MPEG-4 之研發。</p>
6	以電力線傳輸之家電網路系統	<p>1、挑戰目標在於如何完全一個 1Mbps 以上之初期目標，這將會立即之應用。</p> <p>2、建議未來 Demo 的 spec，項目具體訂定，因其牽涉到往後計畫執行細節。</p> <p>3、SOC 整合及設計部分宜再定義清楚。</p> <p>4、請留意 Compatible ARM 的法律問題及未來商品化問題，建議集中資源在 MAC 及 PHY 研究。</p>
7	架構於纜線數據機之多媒體通訊	<p>1、內容定義得相當具有意義，如何在僅有的 cable modem 下得到真正有代表性的結果。</p> <p>2、Cable Modem 市面上已有多家產品，此計畫如以 cable modem 為具體成果，其獨特性為何？如果只是將業界成品配合有線電視業者做環境整合測試為目標，似乎與 3C 計畫之精神不太符合。</p> <p>3、系統整合及同步電路應有較明確的規劃。</p> <p>4、請留意與國內廠商技術層次之比較，例如 QAM、FEC 國內已有產品，此計畫是否獨有之處。</p>
8	無線數位語言教學及學習系統	<p>1、請注重 application level 之 portability 至各種平台上。</p> <p>2、建議在無線通信方面能 focus 自己在此計畫 proprietary 所需的技術，參考現有的 standard，能具體的將此系統 prototype 開發。</p> <p>3、加強無線傳輸端的研發能量。</p>
9	具有信號處理能力的嵌入式微處理機的實現及應用	未出席

九十年度國科會工程處 前瞻性計畫『3C整合科技』執行概況

召集人：陳良基

規劃研究重點

- 本整合科技之研究推動以 3C 整合為首要目標，鼓勵學術界與研究菁英擴大原有研究基礎，提出3C整合計畫，期望能一方面突破技術障礙，一方面培育人才。以延續我國在半導體 IC 科技與資訊產業之競爭優勢，並以此聚合資訊，通信，以及消費性電子領域，帶動民間投入發展 3C 整體產業。
- 本規劃提出三個以單一 C 為主體之研究方向，研究計畫必須至少涵蓋兩個 C 之整合規劃，研究重點以系統層次整合 (SLI, System Level Integration) 之設計實現為中心。

以通信為主體之3C研究

- *Human/User Interface/Interaction*
 - ◆ 強調科技之人性化使用介面及其技術，包含語音、影像等智慧型控制介面，並將之整合於 3C 應用中。
- *Media Processing Technology*
 - ◆ 著重在多媒體通信之前瞻處理技術、標準化法則、以及系統整合。系統之建構雖以符合標準化規範為目標，但亦鼓勵提出以未來 3C 整合科技之前瞻法則研究。
- *Digital Consumer Network & Transmission*
 - ◆ 此為呼應 "輕、薄、連、省" 之未來 3C 整合產業特性，研發數位消費性網路及傳輸技術。此次規畫先以 In-home Network 為重心，並希望鼓勵學術界嘗試規劃 In-home 系統整合技術標準化系統，甚至是 Infrastructure 環境建立等整合型研究計畫。

以資訊為主體之 3C 研究

- Media Processing Technology on SOC project
- Web Enabling Technology
- Human Interface (PDA, Hand held device)
- Real Time Operating System (Linux based)

以 IC 為主體之 3C 研究

- 單晶片系統 (System On a Chip, SOC) 是 3C 整合科技關鍵技術之一，亦是國內未來高科技 3C 整合產業的核心共通技術。
- Analog Module / Mixed-mode System On a Chip Circuit Design
- Digital IP module Design
- Research on Methodology and Technology for SOC Design, Verification and Testing

規劃研究重點

1. Human/User Interface and Interaction
2. Media Processing Technology on SOC Project
3. Digital Consumer Network and Transmission
4. Web Enabling Technology
5. Real Time Operating System
6. SOC Design for 3C System
7. SOC Design Methodology, Verification, Authoring and Protection for 3C Applications

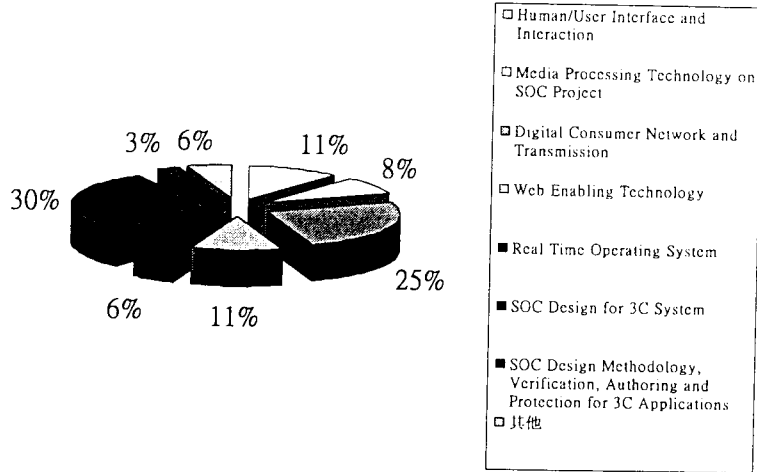
申請計畫狀況列表

計畫名稱	符合規劃重點	通過與否
一、多媒體與多重服務之數位用戶迴路通訊系統	3、6	✓
二、eHome：電子家庭類型之設計與製作	3、4	✓
三、支援行動用戶之可設定型個人化整合訊息伺服器研究	1、4	
四、單晶片無線多媒體資訊家電之設計與製作	3、6	✓
五、電子資訊產業全球供應鏈系統設計與實物模擬	無	
六、對以智財單元為基系統晶片設計之驗證與測試技術開發研製	6、7	
七、高性能低功耗數位訊號處理核心研發	6	兩個子計畫
八、利用正交分頻多工 (OFDM) 技術於5GHz UN II 頻段之多媒體寬頻無線雙向通訊系統之研究製作	6	
九、網際網路上隨處隨取多媒體服務系統之研製	2、6	✓
十、以電力線傳輸之家電網路系統	3	✓
十一、架構於WAP下的資訊服務系統	1、3	
十二、架構於纜線數據機之多媒體通訊	3、5、6	✓
十三、無線數位語言教學系統	1、5	✓
十四、智慧型家電、保全、通訊、電腦整合製作	1、2、4、6	
十五、具有信號處理能力的嵌入式微處理機的實現與3C系統應用	2、6	✓
十六、整合無線區域網路傳輸系統	3、4	
十七、下一代多功能寬頻網際網路晶片之設計與整合	3、6	
十八、應用於COFDM之Reed-Muller碼子集編碼研究	3、6	
十九、LCD Pannel電路系統之最佳化與整合	無	

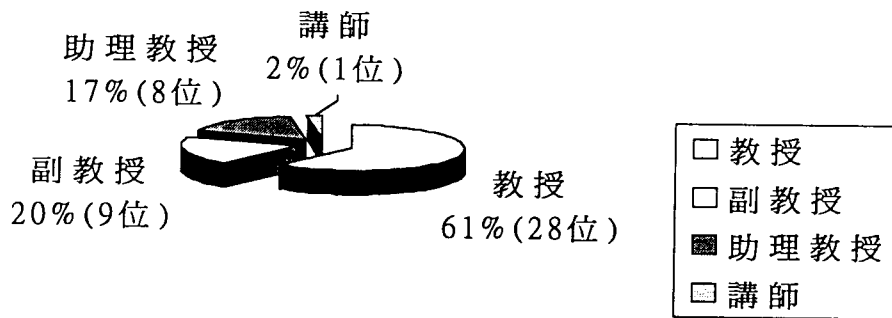
九十年度計畫申請狀況總覽

項 目	構想書	申請		通過	
	案數	案數	申請金額	案數	申請金額
統計數	92	60	72,641,768	46	44,072,400
通過率 (通過/申請)				76.67%	60.67%
平均每案		1,210,696		958,096	

九十年年度計畫申請狀況分佈



通過計畫之人力分佈



計畫執行檢討

- 待改進處：
- Patent issues
- Example Cases:
 - ◆ 3C applications by using Next-generation platform
 - ◆ Design for personal usage

九十年年度預定推動方式

- 鼓勵各校提出多年期之規劃。除預核計畫外，依國科會計畫時程提出群體計畫，並註明為『3C整合科技』前瞻性計畫。
- 3C 專題設計比賽
- 3C講習會籌備
- 年輕師生3C國外培訓計畫

Call-For-Proposal

國科會徵求『3C 整合科技研究』學術研究計畫

1. 國科會為因應 3C (Computer、Communication、Consumer Electronics) 產業之技術需求，加速 3C 前瞻核心共通技術之研發，培育相關產業所需之高科技人才，特公開徵求 3C 整合科技計畫學術研究計畫，計畫申請以群體計畫為限。
2. 去年國科會邀集電信、資訊、及微電子學門召集人及專家學者共同組成『3C 整合科技研究』推動小組，展開 3C 整合研究計畫，已於第一年補助八個研究群。本(90)年度持續推動 3C 整合計畫，積極鼓勵各校提出跨領域多年期計畫，預計第二年將補助十個研究群，進行整合研究。
3. 3C 整合研究重點規劃書，可至下列網站下載：(<http://video.ee.ntu.edu.tw/~nsc>)
4. 凡欲申請 3C 整合型科技計畫者，請依研究重點規劃，按國科會專題研究申請辦法提出申請書，並請依照國科會公佈之日期內繳交，逾期恕均不受理。

本計畫召集人：台大電機系 陳良基教授

國科會工程處『3C 整合科技研究』推動小組 函

受文者：各大專院校電機、電子、資訊院系所主管

主旨：請鼓勵 貴單位同仁研提『3C 整合科技研究』研究群計畫

說明：

國科會工程處為因應 3C (Computer, Communication, Consumer Electronics) 產業之技術需求，加速 3C 前瞻核心共通技術之研發，特邀集電信、資訊及微電子學門召集人及專家學者共同組成『3C 整合科技研究』推動小組，積極鼓勵各校提出跨領域多年期 3C 整合計畫，繼第一年補助 8 個研究群，預計第二年將補助 10 個研究群，進行整合研究。研究重點規劃書可至下列網站下載：

<http://video.ee.ntu.edu.tw/~nsc>

或國科會首頁

2、敬請協助整合或轉知 貴單位同仁積極研提計畫，以共同推動國內 3C 產業之前瞻技術，加速國內相關產業升級。並請依照國科會公佈之日期內提出計畫書。

3、本計畫召集人：台大電機系陳良基教授

Tel : (02) 23635251 ~ 344

Fax : (02) 23912916

Email : lgchen@cc.ee.ntu.edu.tw

推動小組聯絡人：張貞貞小姐

Tel : (02) 23635251 ~ 365

Fax : (02) 23681679

Email : jnfchang@cc.ee.ntu.edu.tw

國科會承辦人：黃淑瑜小姐

Tel : (02) 27377983

Email : syhuang@nsc.gov.tw

下世代新型微電子元件

奈米元件整合計畫 規劃研究重點 (草案)

- 本整合科技之研究推動超越ITRS roadmap之元件技術為首要目標，鼓勵學術界與研究菁英擴大原有研究基礎，提出奈米元件整合計畫，期望能一方面突破技術障礙，一方面培育人材。以延續我國在半導體 IC 科技與製造產業之競爭優勢，並以此聚合元件、材料，以及設備領域，帶動民間投入發展超越0.035 μm 世代之元件技術。
- 希望發展新材料，如nano particle、high k dielectrics、quantum dot; 新技術，如E-beam、nanoimprint、resistless patterning; 新元件，如single electron device; 新電路，如inverter、Memory。

OVERALL ROADMAP TECHNOLOGY CHARACTERISTICS

TABLE 1 Technology Generations

YEAR OF FIRST PRODUCT SHIPMENT	1997	1999	2002	2005	2008	2011	2014
TECHNOLOGY NODE	250	180	130	100	70	50	35
DENSE LINES(DRAM HALF-PITCH)(nm)							
ISOLATED LINES(MPU GATES)(nm)	200	140	100	70	50	35	25
<i>Memory</i>							
Generation @sample /introduction (bits)	256M	1G	4G	16G	64G	256G	1T
Generation @production ramp (bits)	64M	256M	1G	4G	16G	64G	256G
Bit/cm ² @sample/introduction	96M	270M	770M	2.2B	6.1B	17B	48B
<i>Logic(high-volume, cost-performance: MPU)†</i>							
Logic transistors/cm ² (packed, including on-chip SRAM)	3.7M	6.2M	18M	39M	84M	180M	390M
<i>Logic(low-volume: ASIC)**‡</i>							
Usable transistor/cm ² (auto layout)	8M	14M	24M	40M	64M	100M	160M

**ASIC-application-specific integrated circuit

†Year 1 data will be less dense than subsequent shrinks

‡Refers to high-performance, leading-edge, embedded-array ASICs

1998 Updates are in red

NANOSCALE DEVICES

- Single (Few) Electron Transistors

(NTT, U. of Cambridge, Princeton U.)

- Applications: inverter, memory (Low Temperature)

- Conventional MOSFET's (Room Temperature)

(U. C. Berkeley, U. of Tokyo)

- Proposals: ultra thin SOI, epi-island, quantum dot, oxidation island, external nanoparticle, registration method, probe methods

Ref: IEDM 1999 session15

Single electron transistors

Components : Si island on oxide (SOI), Tunneling between islands, gate modulating the tunneling path.

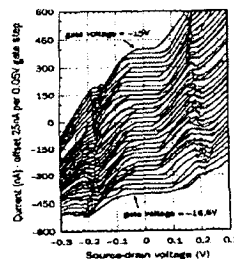
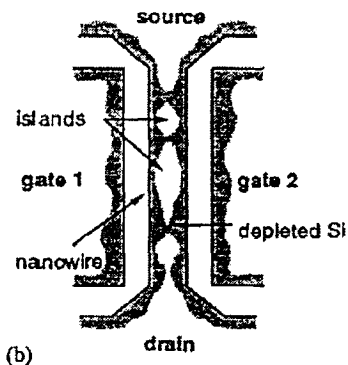
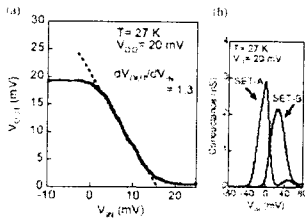
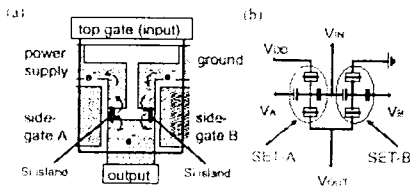


Fig 2 The current-voltage characteristics of the MTJ as a function of gate voltage. Forward and reverse sweeps are shown and the curves are stopped for clarity. Coulomb blockade is clearly seen.

Inverter applications



Memory Applications

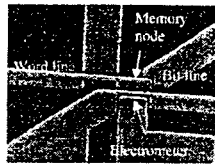


Fig. 4. Scanning electron micrograph of a low electron number device (LEND) and electrostatic read-out (LENO).

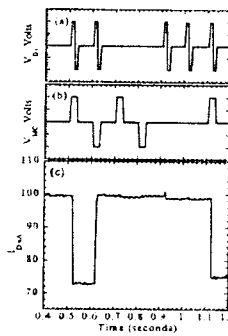


Fig. 5. Operating characteristics of the LEND showing (a) enable pulse, (b) write pulse and (c) memory state charge only when the enable and write pulses coincide.

Conventional MOSFET

All oxide thickness, body thickness, channel length, channel width continue to shrink.

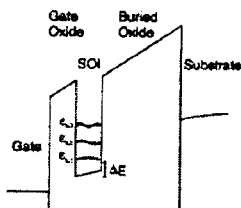
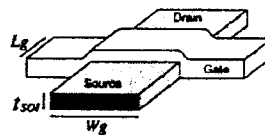
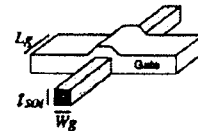


Figure 1. A schematic of band diagram of a thin SOI MOSFET. The energy level is split due to the one-dimensional carrier confinement. The rise of the lowest energy state ΔE results in threshold voltage increase [4].



(a) 1-D confinement in thin SOI layer



(b) 2-D confinement in thin and narrow SOI

(c) L_g, W_g, t_{SOI} small, 3D confinement

建議研究重點

Nano island formation: ultrathin SOI, novel oxidation, patterning, external nanoparticle, self-organized quantum dot

Island/nanoparticle registration: photolithography, imprint, patterned substrate, resistless patterning(photo CVD)

Probe method: contact pad, STM tip

Measurements: Low temp set-up, magnetic field, 高頻測量

Theoretical work: quantum mechanical modeling, process modeling, device physics, material modeling

Interconnect schemes: low current drive

Others:

建議推動方式

- 舉辦workshop
- 參加國際會議
- 建立區域製程中心
- 國內會議交流與合作

計畫預定時程

- 鼓勵各校提出多年期多階段 (Multiple Generation) 之規劃，預定時程如下：

- 89 年 11 月 27 日 ： 構想書截止
- 89 年 12 月 16 日 ： 完成構想書審查
- 89 年 月 ： 提出計畫書
- 89 年 月 ： 計畫書完稿
- 90 年 8 月 1 日 ： 計畫開始執行

國科會工程處【下世代新型微電子元件】前瞻性研究計畫

構想申請案作業要點

89年11月1日

一、構想書之申請及審核作業須知如下：

- 1、89年11月27日前提出申請，構想書請逕送工程處黃淑瑜小姐。
- 2、89年12月16日前審查完成後，結果將通知各總主持人。
- 3、審查通過之前瞻研究案，請按國科會之專題計畫相關規定，備妥詳細尖端研究計畫書，正式備文向國科會提出申請。
- 4、「下世代新型微電子元件」前瞻計畫規劃推動之重點如下：
 - 1) 奈米製作(nano-fabrication)：
奈米島、奈米粒子製作，如 ultrathin SOI、novel oxidation、E-beam patterning、photo patterning、nanoparticle、self-organized quantum dot、imprint、resistless patterning...
 - 2) 奈米元件(nano-device)：
 - i) 傳統之MOSFET，如sub 0.1 μ m MOSFET及interconnect
 - ii) 非傳統元件，如Si、III-V的single electron device，和新型下一代元件
 - 3) 元件測量：如scanning tunneling microscope tip, contact pad, 低溫、高磁及高頻量測...
 - 4) 理論與模擬：元件模擬、元件物理、製程模擬、材料模擬、量子理論...

二、下世代新型微電子元件前瞻性研究計畫案之申請必要條件：

- 1、主持人應為研究表現優良之專任研究人員。
- 2、計畫全程以不超過三年為原則。
- 3、如為群體計畫，計畫主持人至少需三位以上。

三、申請資料：一式四份

- 1、前瞻性研究計畫構想書（其內容應包含下列五點）
 - 1) 研究目標及分年研究重點（全程期限以三年為原則）
 - 2) 整體架構
 - 3) 參與研究人力及分工情形
 - 4) 分年經費概估
 - 5) 預期之具體研究成果
- 2、所有計畫主持人之個人資料表及近五年著作目錄

三、前瞻性研究計畫構想申請案，將由工程處籌組相關學門審查委員會審查。

學門國內外參訪活動及心得

2000 Sep NII Delegation of
SOC/Internet-Appliance Visit
Survival Guide

Content of Survival Guide

1. Introduction	3
2. Content of Program	4
3. Task Participation & Schedule	17
4. Program Content of Sat, Sep 30 Symposium	18
5. Important Contact Persons	20

I. Introduction

This document proposes the entire program regarding coming Sep 28 ~ Sep 30 for NII delegation visit on Bay Area San Francisco. This program is organized by CASPA , CINA and Science Division of TECO. The company visit is arranged on Sep 27 to Sep 29 and Sep 30 is Symposium. *The focus of this visit is SOC Internet Appliance.*

Since the rapid development of semiconductor industry, the System On Chip (SOC) becomes a mainstream and focus of technologies on coming 21st century. The integration of Computing, Communication and Consumer Electronics will be speeded up through the SOC, which causes the unavoidable trend of new era for technology and enterprise of Content, Carriage and Computing. SOC technology is able to combine current computing information, communication and consumer electronics (3C) into one. Through the development of 3C industry, human being is going to make Commerce, Community and Classroom connected together easily. No matter where and when, people can communicate and share information each another in a Comfortable, Convenient and Connection manner. The application of 3C integration is very important to the progress for human being society.

The information related industry of Taiwan is ranked number three in the world. The semiconductor related industry of Taiwan is ranked number four. The consumer electronics related industry is ranked very high as well. With the capability of existing information and electronic industry, flexibility of business model and rapid movement of industry, Taiwan has the opportunity as the number one in 3C information integration field through SOC technology. Therefore, to develop the 3C SOC technology and application industry is a very important strategic movement to Taiwan. It is believed that, this technology transition will cause re-shuffle of IC industry. Therefore, there is tremendous opportunity, but also jeopardy. The re-used Intellectual Property (IP) is the key factor for the success of SOC, and whoever cannot catch up this trend may be obsolete.

II. Content of Program

Date	Period	Time	Host or Company	Description	Address/ Phone	Contact Person
Tue, Sep 26	Arrival	Start from 8:05 PM	Rental Bus through Science Division	NA	NA	408-986-8686 X18 RF KU, Jeff Chen
Wed, Sep 27	Morning and Lunch	9:30:00 ~ 1:00 PM	Netlogic Micro	CAM	450 National Ave., Suite 101, Mountain View, CA	Al Kwok, 408-408-472-7581, 650-961-6676 X120
	Afternoon	1:30 ~ 4:00 PM	Arcadia Design	An IA/IP CPU Company	2801 Orchard Parkway, San Jose, Phone: 408-546-1800	Wei-Kong Chia 408-546-1800
	Dinner	6:30 PM	Arcadia Design		ABC Seafood 768 Barber Lane, Milpitas, CA	Wei-Kong Chia 408-546-1800
Thur, Sep 28	Morning and Lunch	9:00 AM ~ 1:00 PM	Symmetry Comm.	3G Wireless Networking	399 W. Trimble Road, Building 3, San Jose, CA , (408) 456-5500	Chiming Kao: 408-456-5522
	Afternoon	1:30 PM ~ 4:30 PM	Global Crossing	Broadband Networking	141 Caspian Court Sunnyvale, CA 408.543.4700	Robert Tsay 408.543.4700 cctsay@gblix.net
	Dinner	From 7:00 PM	CINA	NII delegation and CINA BODs	Hong-Fu 20588 Stevens Creek Blvd Cupertino, CA	Roger Liao 408.894.7998 roger_r_liao@acervc.com
Fri, Sep 29	Morning and Lunch	9:00 AM ~ 1:00 PM	Transmeta	An IA/IP CPU Company	3940 Freedom Circle Santa Clara, CA 95054 408-919-6317	Cheryal Sole 408-919-6317
	Afternoon	1:30 PM ~ 3:30 PM	Empowertel	Internet Infrastructure Networking	475 Sycamore Dr. Milpitas, CA 95035 408-519-7100	David Chang © 408-202-3757
		4:00 PM ~ 6:00 PM	Lara Networks	Internet Networking Infrastructure	2345 N. First St., Suite 100, San Jose, 408-519-6300	David Chang © 408-202-3757
	Dinner	From 7:00 PM	CASPA / Empowertel	NII delegation and CASPA BODs	May Flower in Great Mall 222 Great Mall Dr. Milpitas, CA, 408-935-6999	Sheldon Wu
Sat, Sep 30	Morning & Lunch	9:00 AM ~ 12:00 PM	Clarinet	Internet Infrastructure	1625 McCarthy Blvd. Milpitas, CA 95035 408-468-0400	Wen Cheng 408-468-0400
	Symposium	12:30 PM ~ 6:00 PM	NII, CINA, CASPA, TECO	Open to public	Santa Clara Conventional Center, 5001 Great America Parkway, Santa Clara	NA

III. Task Participation & Schedule

Symposium Task Participation Table

	Organization	Assigned
Symposium Speakers Invitation	CASPA/CINA	CASPA: SW, MC, TH, GW CINA: GC, XX
Facility	CASPA	
Reservation	Science Division	Miss Gau
Transportation	Science Division	
Treasury	CASPA	Al Kowk
PR	Science Division/CINA	Vera Kuan
Proceeding	CINA	Charles Xu, George Chen
Plaques	CINA	Angela Chou

III. Program Content of Sat, Sep 30 Symposium

Based upon previous description, the symposium program will consists of four sections:

1st Priority

1. Bluetooth
2. WAP / I - Mode for Wireless Internet
3. Linux and IA products
4. The Successful Strategy / Business Model for IA products

2nd Priority

1. Development Platforms for Wireless Computing & Communication

3rd Priority

1. 3G Wireless Comm. & Beyond
2. Location - based Services for Wireless Internet
3. Network Infrastructure for 3G and Beyond

Theme: System On Chip (SOC) & Internet Appliance (IA)

Finalized Topics:

- Bluetooth
- Internet Appliance
- Wireless & Networking
- System On Chip Design on Network Infrastructure
- Internet/Internet-Appliance Infrastructure

Speakers:

- Jonathon plonka, VP of IP engineering, Global Crossing
- Paul Chin, CEO and Founder of Rainmaker Technologies
- David Chang, Senior Director at Empowertel
- Albert Chen, CEO/President of Alink
- Jonny Wang, Senior Manager at NEC
- Cees Van Der Stoep VP Engineering, CALY Network

Format:

- Presentation and Panel Discussion

Time: Saturday, Sep 30, 2000

12:30 PM - 5:30 PM

Place: Santa Clara Conventional Center, 5001 Great America Parkway, Santa Clara

Fee: Free

Agenda of Symposium

- 12:30 *Opening and Welcome*
- 12:30 *TECO, CINA and CASPA Introduction*
Dr. Chou TECO, Sheldon of CASPA, Roger of CINA
- 12:40 *NII President's Words*
Han-Min Hsia, President, NII-EPA
- 12:50 *Information Infrastructure in Taiwan*
Chung-Yu Wu, National Chiao-Tung University
- 13:10 *"Global Broadband Network"*
Jonathon Plonka, VP of IP engineering, Global Crossing
- 13:45 ***"Internet Appliance Solutions"***
Johnny Wang, Sr. Engineering Manager at NEC
- 14:20 *"Advanced Broadband Technologies For Home Networking"*
Paul Chin, CEO and Founder of Rainmaker Technologies.
- 14:55 *"MxP – Media Express Processor for VoIP Networks"*
David Chang, Senior Director at empowerTel
- 15:30 *"Bluetooth Wave The Last 10 meter Wireless technology –
Potential and Challenges"*
Albert Chen, Founder of ALinks Communication/ISSC
(Integrated System Solution Corp)
- 16:05 *"Wireless IP Networking for the Business Internet"*
Cees Van Der Stoep VP Engineering, CALY Network
- 16:40 *Panel Discussion (40 Mins)*

V. Important Contact Person

Name	Organization	Phone Number/Email
YM Chang	TECO Science Division	408-986-9696 X17 sdsf@ix.netcom.com
RF Ku	TECO Science Division	408-986-8686 X18 sdsf@ix.netcom.com
Director Chou	TECO Science Division	408-986-8686 X16 sdsf@ix.netcom.com
Roger Liao	CINA	408.894.7998 roger_r_liao@acerc.com
Peter Hsieh	CINA	408.369.6820x227 peterhsieh@yahoo.com
George Chen	CINA	408-930-2892(cell) gchen@cadence.com
Charles Xu	CINA	408.525.6158 changshengxu@yahoo.com
Xipeng Xiao	CINA	408-202-2526 xiaoxipe@cse.msu.edu
Angela Chou	CINA	408.996.2351 angela_chou@yahoo.com
George Wang	CASPA	408-588-6083 George_Wang@el.nec.com
Sheldon Wu	CASPA	408-487-4157 swu@tsmc.com
Tien-Lai Hwang	CASPA	tienlai@gltusa.com
Michael Chen	CASPA	408-826-6387 smichaelc@yahoo.com

國科會 3C 矽谷考察報告

報告人：微電子學門召集人 陳良基教授
成大電機系 劉濱達教授
晶片中心 李鎮宜主任

一、考察目的：

鑑於半導體科技及網際網路之快速發展，電腦已不再只是工程師或上班人員之使用工具，它已成為可攜式、個人化、家電化之熱門產品，是一個結合計算(Computer)、通訊(Communication)及一般享受用途(Consumer/Content)之 3C 產品。國科會今年起亦投入大量經費，支持有關「3C 科技」之前瞻性計畫。由於美國矽谷是全世界科技與商業匯集之地，舉凡工程師素質、研發廠商、研發能量皆是世界第一。故特組團至美國矽谷取經，希望能帶回一些矽谷的經驗，以供國內發展的參考。

二、行程安排：

此次參訪，除國科會工程處組團外，另產業發展協進會(NII)亦由夏漢民董事長領軍，率同三位顧問—林寶樹總經理、葉振綸副總經理、周景揚教授一同併團參訪。訪問之行程安排係透過國科會舊金山科學組(TECO)、中華資訊暨網路協會(CINA)及華美半導體協會(CASPA)共同協助安排，詳細行程如附件。行程安排緊湊且豐富，在此要特別謝謝上述各單位之協助，尤其主要聯絡人華美半導體協會副會長陳少民博士之精心策劃。此次收穫相當豐碩，茲將每項參訪之所見所聞，敘述於下：

參訪 NET LOGIC Microsystems

時間：九月廿七日上午九時卅分

地點：NetLogic Microsystems, Inc 公司會議室 (465, Fairchild Drive, Suite 101, Mountain View, CA 94043, Tel: 650-961-6676)

接待人：郭燦輝 (Board Director CFO)、Varad Srinivasan (Vice President, CTO)，
透過華美半導體協會 (CASPA) 所安排。

心得：

NetLogic Microsystems, Inc. 設立於 1996 年，以設計和提供高速資料搜尋、比較、辨識等應用所需高性能半導體的解決方案為主要訴求，目前員工 50 人。公司的核心競爭力在於矽搜尋引擎 (Silicon Search Engine or SSE)，並透過國內臺積電的 CMOS 製程來實現，可提供未來超高速網路的快速查表需求。目前該公司亦和國內清華大學資工系有建教合作的計畫進行。根據最新的網際網路統計資料分析顯示，隨著用戶數的增加，資料流量每一百天增加一倍，而網路頻寬每十二個月增加一倍，而矽元件密度每十八個月才增加一倍，因此在網路應用上必須有不同的思維方式，方能滿足與日俱增的資料流量。此意味著矽關鍵元件的設計，必須和系統產商有密切的合作關係，方能提供符合系統規範下的最佳硬體實現方案，因此該公司在未來會漸漸增加軟體工程師的比例，同時考量在不減損效能的情形下，提供一類似矽編譯器的自動合成方式，透過參數化的設定方式，直接產生所需求的佈局。

目前該公司的主要產品為 Binary CAM (NCAM) 和 Ternary CAM (IPCAM, SyncCAM, ...)，容量最大可達 64Kx128，速度最快達 83MHz，未來配合網際網路的應用需求，增加 longest Prefix Match 和 Packet Classifier with Table Management 等輔助處理器。相關的產品設計，該公司曾於 1999 年透過 CIC 介紹給國內學校單位，並免費提供 IC 元件讓學術單位從事研究。未來在網路的 SOC 領域中，SSE 將繼續扮演極重要的角色，而該公司也很有意願和國內學術研究單位建立合作關係，以及提供必要的技術支援。

參訪 Arcadia Design System 公司

時間：九月廿七日下午一時卅分

地點：Arcadia Design System 公司會議室

接待人：賈偉剛 (President & CEO)、Herman Li (Vice President)

心得：

Arcadia Design System 設立於 1995 年，總部設在加州聖荷西，台灣新竹有設計中心，日本東京有業務處，目前員工 120 人。公司在 1996 年開發出 Data Path 之設計軟體 Mustang，可以整合 Random Placement 及 Structured Placement，受到許多公司歡迎，例如 IBM、Sun Microsystem、Lucent、Hitachi、Integrated Communications Design。1997 年開始代為設計 CPU，1998 年代為設計 DSP，1999 年進入 Methodologies 開發，2000 年從事 Process Migration 探討，預定 2001 年從事 IP/SOC 整合，2003 年開發出系統平台。

公司目前之設計案在通訊方面有：手機、網路處理器、無線網路。民生用品方面有：數位電視、數位相機、DVD、遊戲機、繪圖晶片。資訊家電方面有：PDA、Set-Top Box、數據機、繪圖晶片等。客戶群有 Hitachi、NEC、Fujitsu、Sony、Panasonic、Intel、TI、IBM、ST、Siemens、Compaq 等大公司，其中 90% 以上設計服務收入為 CPU 及 DSP 方面。

未來希望整合 Hitachi、Panasonic、Sony、NEC 等公司之 IP，Synopsys、Cadence、Avant! 等公司之設計軟體，以及 IBM、TSMC、UMC、LSI Logic 之晶圓代工，進行製程轉移及整合服務。另外正進行協商取得 Hitachi 的 CPU (SH4) 作為 IP，經過驗證及授權之後，加以大力推廣，以便如 Arm 之普及。

公司積極與各大學合作研究，目前參與者有台灣交大張耀文及周景揚教授、清大吳中浩及黃婷婷教授、大陸清大 Xian-Long Hong 教授、復旦大學 P.S. Tang 教授，是極有潛力投入 SOC 設計的公司。因在台擴充時，人力增聘不易，有意到印度招聘 30 人，若要打消此意，必須由政府相關單位予以協助。

參訪 Symmetry Communication Systems 公司

時間：九月廿八日上午

接待人：公司總裁暨總經理 高啟明先生及公司研發主管、財務主管等多人。

心得：

Symmetry Communication Systems 創立於 1997 年，經多年增資，目前資本額約 5 千萬美金，2000 年之營業額約 5~10 百萬美金，預計明年度可達 100 百萬美金。投資法人包括交大思源基金，宏碁創投等國內外創投公司，現有員工約 120 人。

公司創立之目標是為因應無線通信及 Internet 之成長，以提供 Mobile Telecommunication System 之核心解決方案為目標。初期以 GPRS 之 2.5 代手機之交換機為切入點。主要基於兩項特點：i) 2.5 代 GPRS (General Packet Radio Switch) 被許多通信大廠認定為過渡產品，並未投入研發。ii) GPRS 使用 Packet Switch 技術，有別於第 1 及 2 代手機之 Circuit Switch，正好可為公司準備未來走向第 3 代手機做準備，而這兩項特點也成為公司蓬勃發展之主因。目前產品已獲通信大廠評估採用，每月約可出貨 2~3 套，利潤及進入之技術難度皆非常高。

公司願景為提供進入 Internet 之 Mobile Network，由於此已為未來無線通信之主流，前景不可限量。如有機會，高總裁亦強調極有意願與國內產學界合作。

參訪 Global Center 公司

時間：九月廿八日下午一時三十分

地點：Global Center 公司會議室, 141 Caspian Court Sunnyvale, CA 94089, tel: 408.543.4708

接待人：蔡佳璋先生 (Network Engineer)，由中華網路協會 (CINA) 所安排

心得：

Global Center 為 Global Crossing Telecommunications 的一個子公司，主要是藉由其母公司在全球所鋪設的光纖網路，建構出多媒體資料中心(Data Center)，避免流量過大造成網際網路的瓶頸。目前除了美國本土已有數個 Data Center，歐洲的倫敦、巴黎、法蘭克福、阿姆斯特丹，澳洲的墨爾本、亞洲的東京、香港等，透過這些資料中心，不僅可提供主機代管的 ISP 服務，避免流量壅塞的現象發生，同時可提供客戶式的需求服務，如 Tape-on-Demand (a fully managed tape backup and disaster-recovery service), Disk-on-demand (hard-disk storage for the digital economy), 此外 Global Center 也提供相當有利於網路流量管控的軟體，如 FreeFlow(a high-performance global content delivery service), Keynote Perspective (assess web site's performance from users' viewpoint)。

另外，所參觀的資料中心，提供基本的硬體資源和網路頻寬，確保網路流量的品質和主機代管的服務，都有可能成為下一波的新興產業，不過重點還是在於超高頻寬的光纖網路基礎建設和相關的光電轉換設備，而不是在於建築物本身。因此，類似的資料中心在未來的網際網路所帶動的相關產業上，勢必扮演舉足輕重的重要角色，而所帶動的相關產業，亦值得國內產官學研的重視。

參訪 Transmeta 公司

時間：九月廿九日上午九時

地點：Transmeta Corporation 公司會議室

接待人：David R. Ditzel (CEO)、George R. Ellis (Strategic Program Manager)、
Benny Sin (Strategic Program Manager)

心得：

Transmeta Corporation 公司在 1995 年成立於加州 Santa Clara，目前員工 350 人，專注於行動電腦(mobile computing)、主要產品為 x86 相容之超低耗電 Crusoe 處理器，號稱是全球唯一結合 PC 及 Internet 相容軟體之高性能超低耗電處理器。口號是相容度高 (compatibility)、高性能 (performance)、低功率 (low power)，所謂相容性高是指與 x86 相容、與 PC 晶片組相容、可跑 PC 作業系統、與其他非 x86 低功率處理器相容；高性能是指速度最高可達 700MHz；低功率部分如後所述。技術的核心所在是四分之三 Instruction set 以軟體 (稱為 Code Morphing 軟體) 處理，其餘四分之一由 VLIW (Very Long Instruction Word) 擔任，因此比一般 CPU 處理器電晶體數少很多，功率消耗也就低很多。公司在展示間以 TM5400 為例，播放 DVD 時，不必風扇，溫度只有 48°C，而一般 CPU (Pentium III) 溫度則高達 105°C。展示櫃上並有台灣廣達電腦代工之 web pad。

Crusoe 晶片省電秘訣何在？根據功率消耗公式 $P = CfV^2$ ，電容 (C) 跟電晶體數有關，電晶體只佔有四分之一，當然功率變小，另外以 Code Morphing Software 機動調整頻率 (f) 與電壓 (V) 之關係，例如：200MHz 時用 1.1V，300MHz 時用 1.5V，700MHz 時用 1.65V。

該公司生產之 Crusoe 晶片有二種系列，5400 系列適合 Notebook 電腦，3200 系列適合 Mobile Internet Appliance。用 0.18 μ m 製程的 54 系列採 L1 Cache 128KB，L2 250KB，記憶體 SDRAM，474 BGA 包裝，晶片面積 73mm²；用 0.22 μ m 製程的 32 系列採 L1 Cache 96KB，記憶體 SDRAM，474 BGA 包裝，晶片面積 77mm²。

近日 Sony 採用 Crusoe 處理器之 Vaio PictureBook 筆記型電腦在日本問世，因溫度不高，所需絕緣體較少，且不需風扇，所以輕薄，重量僅 2.2 磅，厚度不到一吋，在單一電池下，使用時間達 2.5~5 小時，是 Intel CPU (使用時間 1.5~2.5 小時) 的 1.6~2 倍。

未來將整合南橋、繪圖晶片、DVD 驅動器成為單一晶片，消耗功率在 1W 以下。合作廠商有 Sony、Compaq、AOL、Gateway、Samsung、Hitachi、Fujitsu。

參訪 Empowertel

時間：九月廿九日下午

接待人：CTO，Raj Saksena 及研發部主管 Dr. David Chang

心得：

公司創立於 1997 年，資本額約 70 百萬美金。主要股東為三位印裔美籍工程師，現有員工約 250 人，其中在加州總部約 150 人，從事軟、硬體系統研發，在加拿大 Ottha 大約有 70 人從事軟體開發，另在印度新德里約有 20 人主要進行軟體測試。

技術目標主要是開發傳輸級 (Carrier grade) VOIP 交換機之硬體平台解決方案，以增強下一代通信系統之 IP 伺服器功能，技術特點為：i) 搜尋引擎核心技術：公司創立之初即擁有自行開發 CAM 之能力及技術，可完全掌握搜尋及交換之硬體技術。ii) VOIP/VOATM 等軟體規格技術，對 Regional Access Network 等 Protocol 有充分之基礎。也因此公司提供之解決方案可從通信層級 Layer 2 至 Layer 3、4、5 不等，為未來下一代通信系統之必要技術。

公司願景為公司目前掌握許多關鍵技術，含交換線路之 SOC、Mix-Speed Gateway 等。雖有 Cisco、Lucent 等大廠之競爭對手，但目前技術領先許多，是此領域之領先者，公司也極有意願在 SOC 及 Protocol 等與國內產學界共同研發。

參訪 Lara Networks 公司

時間：九月廿九日下午四時

地點：Lara Networks 公司會議室, 2345 North First Street, Suite 100, San Jose, CA 95131.

接待人：Kamal Gunsagar (Founder & CEO), Jayan Ramankutty (President & COO), Suneel Rajpal (Vice President), Peter C.P. Sun (Senior Director), 由中華網路協會 (CSIA) 所安排。

心得：

Lara Networks 和 empowertel 這兩家公司，原屬於同一家，後來因母公司的發展策略，將 IC 設計部門和系統設計部門分別獨立出來成立兩家公司。其中 Lara Networks 的主要訴求為 "technology solutions for a better Internet"，顧名思義即針對網際網路的通訊協定和資料處理，提供一快速的實現方案，目前主要的產品系列包含 Emerald 系列：支援 1Gb/s 和 10Gb/s 乙太網路，Diamond 系列：支援 10Gb/s 和更高頻寬的乙太網路，Sapphire 系列：支援 1Gb/s 的企業型交換器和路由器。由於有完整的系統設計背景，在相關關鍵 IC 元件的規格制訂上，可循著主流市場的需求，迅速提供符合網際網路發展趨勢的系統 IC。基本上，該公司的關鍵技術和 NetLogic 相近，皆以 CAM 為發展核心，提供網路系統廠商所需求的高速、高頻寬的 IC，然而 Lara Networks 更因為公司核心成員具有系統設計的背景，因而在產品的行銷上，有較大的發揮空間。最近，更併購了 WarpCom 公司（以 LAN 交換器 IC 設計為主），藉以擴大該公司在網際網路市場上的競爭優勢。

目前該公司，並未和國內學術界有任何建教合作的計畫，不過公司高層也並不排斥此一可行性，若能定義出名確的系統方塊和設計規格，從這些現有的產品系列或未來新網路處理器的研發上，在所謂 SOC/IP 議題上，應有相當大的合作空間。另外值得一提的是，在所謂 IP 或 SOC 的設計上，若能先掌握到系統規格的制訂，由上而下，將更能發揮系統 IC 所扮演的關鍵角色。

參訪 Clarinet System 公司

時間：九月卅日上午九時

地點：Clarinet System 公司會議室

接待人：張文豐（執行長）、余方正（技術總監）

心得：

Clarinet System 公司於 1997 年 1 月設立於加州 Milpitas，目前員工廿人。主要產品為整合乙太網路及紅外線傳輸之 EthIR LAN，採用 IrDA 紅外線國際標準，對手提電腦之資料傳輸而言，省電、方便、便宜、不必常插卡，傳輸速度 4Mbps，一張數位相機之照片只需 30 秒。有關短距離資料傳輸方面，目前最熱門者應為 Bluetooth，但採用 RF 的缺點為各國開放 RF range 不同，如法國、南非與其他地區不同，標準亦不同。對紅外線而言，則全球統一，此為有利之處。

近來 PDA 益形普遍，預估 1999 年賣出 1.5 億台，2000 年賣出 3.2 億台，2003 年可達 13 億台，利用紅外線，可互傳個人名片資料或其他資料，不必如往常交換名片後尚需逐字輸入。公司開發之 EthIR LAN 多埠機種，可供掌上型 PC、桌上型 PC、網路家電、有 LAN 卡之手提電腦使用，未來應用範圍包括企業內部與伺服器之資料同步(synchronization)、醫院內醫師及護士藥方傳送、學校講義習題分發、機場或貴賓室接收電子郵件、餐廳點菜。公司以報載新加坡樟宜機場為例，設有類似電話亭的 e-Booth，稱為 Infrared Internet Access Kiosk，只要將 Palm PDA 對準該裝置，即可下載電子郵件，方便旅客。支援該項產品的軟體有 Windows 95/98/2000/CE、Apple Mac OS、Palm OS 303+、Palm VII 3.2+、Linux、EPOC 等，非常方便。未來希望整合 Arm Core 及 16M DRAM 形成 SOC 晶片作為核心，同時兼具紅外線及 Bluetooth 功能。

SOC & IA Symiposinm

時間：九月卅日下午

研討會準時於下午 12：30 在華美半導體協會會長王國凱博士主持下展開，大約有 200 人參加，包括國科會舊金山科學組周龍章組長、矽谷科技記者多人皆出席會議。除分別由半導體協會（CASPA）、網路協會（CINA）、NII 產業協進會（夏漢民董事長）及舊金山科學組致辭外，共安排了 6 場技術專題。詳細內容如下：

附件：

Content of Program

Date	Period	Time	Host or Company	Description	Address/ Phone	Contact Person
Tue, Sep 26	Arrival	Start from 8:05 PM	Rental Bus through Science Division	NA	NA	408-986-8686 X18 RF KU, Jeff Chen
Wed, Sep 27	Morning and Lunch	9:30:00 ~ 1:00 PM	Netlogic Micro	CAM	450 National Ave., Suite 101, Mountain View, CA	Al Kwok, 408-408-472-7581 650-961-6676 X120
	Afternoon	1:30 ~ 4:00 PM	Arcadia Design	An IA/IP CPU Company	2801 Orchard Parkway, San Jose, Phone: 408-546-1800	Wei-Kong Chia 408-546-1800
	Dinner	6:30 PM	Arcadia Design		ABC Seafood 768 Barber Lane, Milpitas, CA	Wei-Kong Chia 408-546-1800
Thur, Sep 28	Morning and Lunch	9:00 AM ~ 1:00 PM	Symmetry Comm.	3G Wireless Networking	399 W. Trimble Road, Building 3, San Jose, CA, (408) 456-5500	Chiming Kao: 408-456-5522
	Afternoon	1:30 PM ~ 4:30 PM	Global Crossing	Broadband Networking	141 Caspian Court Sunnyvale, CA 408.543.4700	Robert Tsay 408.543.4700 cctsay@gblix.net
	Dinner	From 7:00 PM	CINA	NII delegation and CINA BODs	Hong-Fu 20588 Stevens Creek Blvd Cupertino, CA	Roger Liao 408.894.7998 roger_r_liao@acervc.com
Fri, Sep 29	Morning and Lunch	9:00 AM ~ 1:00 PM	Transmeta	An IA/IP CPU Company	3940 Freedom Circle Santa Clara, CA 95054 408-919-6317	Cheryal Sole 408-919-6317
	Afternoon	1:30 PM ~ 3:30 PM	Empowertel	Internet Infrastructure Networking	475 Sycamore Dr. Milpitas, CA 95035 408-519-7100	David Chang © 408-202-3757
		4:00 PM ~ 6:00 PM	Lara Networks	Internet Networking Infrastructure	2345 N. First St., Suite 100, San Jose, 408-519-6300	David Chang © 408-202-3757
	Dinner	From 7:00 PM	CASPA / Empowertel	NII delegation and CASPA BODs	May Flower in Great Mall 222 Great Mall Dr. Milpitas, CA, 408-935-6999	Sheldon Wu
Sat, Sep 30	Morning & Lunch	9:00 AM ~ 12:00 PM	Clarinet	Internet Infrastructure	1625 McCarthy Blvd. Milpitas, CA 95035 408-468-0400	Wen Cheng 408-468-0400
	Symposium	12:30 PM ~ 6:00 PM	NII, CINA, CASPA, TECO	Open to public	Santa Clara Conventional Center, 5001 Great America Parkway, Santa Clara	NA

學門網站及人才資料庫

國科會工程處微電子學門

● 學門簡介

● 科學發展月刊

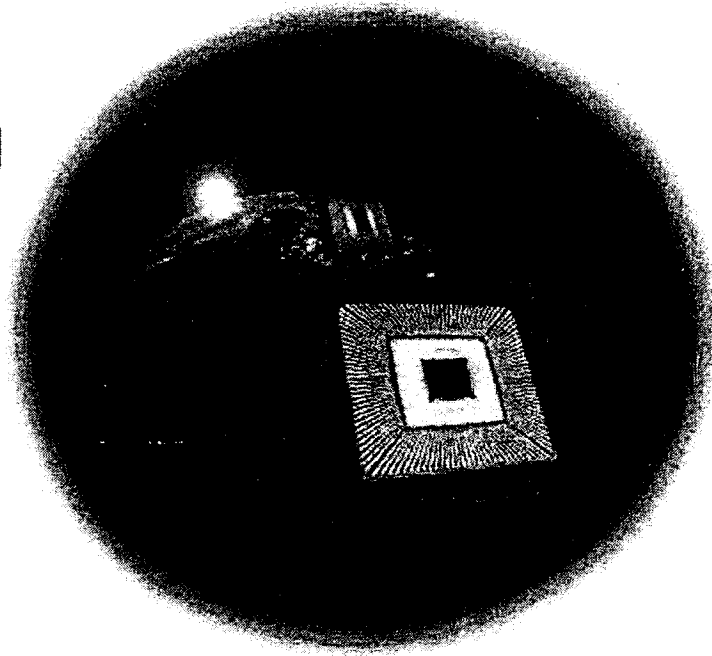
● 工程簡訊

NEW ● 最新消息

NEW ● 人才資料庫

● 學門重點規劃

NEW ● 3C整合科技計畫



有問題可以寫信給學門召集人：陳良基教授

更新日期：2000/11/21

建議瀏覽環境：IE 4.0 or Netscape 4.x 以上，解析度800x600以上

網頁維護人員：簡韶逸[shoayi@video.ee.ntu.edu.tw]

學門網頁：

<http://video.ee.ntu.edu.tw/~nsc/>

人才資料庫：

<http://video.ee.ntu.edu.tw/~nsc/database.html>