

# 半導體製造之先進製程產能 就緒時點的經濟模式

## An Economic Model of Capacity Deployment Timing for Advanced Processes of Semiconductor Manufacturing

周 雍 強<sup>1</sup>

Yon Chou

黃 例 瑪

Li-Yu Huang

台灣大學 工業工程學研究所  
Institute of Industrial Engineering,  
National Taiwan University

### 摘要

高科技產業的技術研發與產品需求有很高的不確定性，而先進製程產能的投資成本往往很高、製程技術更迭迅速、建廠的前置時間長，產能建置過早會造成設備閒置，建置太晚則會喪失商機，所以產能建置的就緒時點是高科技製造企業的重要決策。本文的主要目的是探討半導體先進製程產能的建置規劃方法，本文首先建構包含良率改善的隨機模型在內的系統動態模型，其次，依據系統動態關係，建立一個考慮設備閒置與商機損失的經濟分析模式，最後，經由優化運算求算建置產能的最佳時點。未來的高科技產業仍將會有很多的不確定性，本文提出的產能規劃理論與方法將有助於分析風險與制訂對策。

**關鍵詞：**半導體製造、先進製程產能、產能建置時點決策、良率改善的隨機模型

<sup>1</sup> Corresponding author

## Abstract

Technology development and product demand in high-tech industries are full of uncertainties. Since building a factory requires long lead-time and manufacturing capacity incurs high cost, capacity deployment timing is an important decision in the uncertain environment of technology development and volatile demand. The objective of this paper is to propose a decision method for capacity deployment timing for advanced process technology of semiconductor manufacturing. A dynamic system model based on a stochastic model of yield improvement is first presented. An economic analysis model that trades off over-capacity and under-capacity costs is then derived. Finally, a numerical example is given to show how to optimize capacity deployment timing by using this model.

**Keywords** : Semiconductor Manufacturing, Advanced Process Capacity, Capacity Deployment Timing, Yield Improvement Models



## 壹、緒論

我國經濟正處於投資導向的發達時期，晶圓製造、液晶面板、甚至傳統產業的投資案如雨後春筍出現，可為明證。投資型經濟仰賴生產技術與工廠管理效率等兩大要素，而正由於我國廠商能掌握生產技術（包含取得授權），以及具有複雜生產系統的運籌能力，所以對金額以百億計的投資案已經習以為常。然而高科技產業的變動劇烈，投資報酬仍將受到需求與技術動態的約制。我們可以很清楚地觀察到，近年來有一些晶圓廠的資本報酬遠低於期望。瞻望未來，我國經濟會建立新的高科技產業，然而未來產業環境的變動極可能是更劇烈的，會有更多的未知與風險，因此產能投資決策與其方法是重要的研究主題。半導體產業約有三十年的大規模生產歷史，歷經多個技術世代與景氣循環，極適合當作高科技產業動態的研究對象，本文將以半導體先進製程的產能作為研究標的，探討產能建置規劃方法與投資時點的相關問題。

興建一座高階製程技術的晶圓廠需要二十億美元以上的資本支出，其中百分之七十屬於機台設備購買的花費，從興建整備到開始生產需要一年半到兩年的前置時間。龐大的資金需求增加廠商融資的難度，冗長的前置時間大幅提高產能擴充決策的風險，加上半導體產品的生命週期非常短暫，所對應的製程技術更迭亦十分迅速，種種因素都提高了產能規劃工作的困難度，因此在實務與文獻都得到高度重視 (Benavides et al., 1999; Liang & Chou, 2003; Karabuk & Wu, 2002)。一座晶圓廠內有近百的機台群組(tool groups)，機台總數一般有三、四百台。過去產能規劃的研究範疇主要侷限在中短期的決策，並以機台組態的規劃(tool portfolio planning<sup>1</sup>)為核心的議題，譬如 Swaminathan (2000)、Barahona and Bermon (2001) 以及 Ahmed (2002) 等人的研究，均屬於中期產能規劃的研究。對於長期產能規劃的問題則泰半將之視為中短期問題的延伸，單純將規劃的精細度由機台群組放大到廠區，而以同樣的方法來處理，譬如 Christie and Wu (2002) 的研究。半導體製造的製程技術與產能，如同電子產品，具有顯著的生命週期。一般而言，製程技術的生命週期可分四個階段：研發期、成長期、成熟期以及衰退期（圖 1）。在先進製程的研發期，製程良率很低或是產能需求很少，當良率提升至某一個程度時，需求開始加速成長，基於學習效果，良率提升的速度亦加快，但是由於供給增加，價格也面臨快速下滑的壓力，這些是成長期的主要現象。在第三階段，良率趨於成熟、產能需求大，不過產業內多個世代的製程技術並存，產能價格由

<sup>1</sup> 在半導體產業，製程機器稱為 tools，一些關鍵機器之單價可達數億元台幣。

各製程世代的相對供需機制決定，這時下個世代的製程技術也進入研發期。在第四階段，所謂先進製程已經變成舊世代製程，產能需求開始衰退，其機台逐漸移作別用。

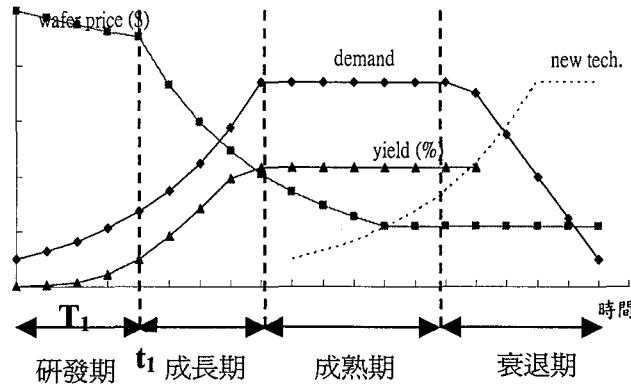


圖 1：製程技術與產能的生命週期

文獻上所見的產能規劃研究絕大多數偏重在成長期後期與成熟期的機台組態問題，對研發期與成長期前期的產能規劃與投資，還未見有相關研究，然而先進製程的產能規劃，其重要性實不亞於其他時期。投資過早會造成機台閒置，甚至因為機器、製程不成熟而必須淘汰，投資太晚則會喪失市場商機，這個兩難在許多產業都出現。以 TFT-LCD 產業為例，幾個領導企業對於新製程產能的投資策略即呈現顯著差異，例如韓國廠商起步較台灣早，先期進入的優勢在於能搶得市場先機，這的確使三星電子和 L.G. 飛利浦分別高居全球大尺寸面板出貨前兩名，市占率各約 20% (2003 年)，不只領先排名第三的友達公司(12%)，更領導市場規格與技術，但也面臨了機台設備相對老舊的憂慮，反觀台灣業者，雖然起步較晚，但是可從較先進的機台設備切入，但這兩種的策略，究竟孰優孰劣，仍未有定論。

基於先進製程產能決策的重要性與在各產業的普遍性，本文的主要目標是分析半導體先進製程的產能建置規劃的問題，並建立投資時點決策的分析架構與模式。本文所謂先進製程的生命週期範圍是包含研發期與成長期前期，至於成長期後期以及成熟期的產能規劃，因有不同的考量因素，不在本文討論範圍，有興趣的讀者可參見(Chou & Wu, 2002; Liang & Chou, 2003)。新製程技術的產能建置面臨三個主要因素：第一、

研發時期長度不確定；第二、產能需求<sup>2</sup>不確定；第三、產能初始價格較高但面臨加速下跌的臨界點。本文將在第二節建立新製程產能的動態模式，在第三節推導產能就緒時點的決策模型，本文對產業所面臨的風險問題提出一個新穎的理論與分析方法，在第四節以數值範例說明這個理論的應用方法。

## 貳、先進製程產能需求的動態模式

先進製程的產能需求之決定因素包含良率、價格與需求。由圖（1）所示，這些因素都不是定值，而是相互影響的隨機過程。本節將構建、推導包含這些過程的動態模式與關係式。

### 一、良率改進曲線

先進製程產能決策所面臨的首要問題是良率的不確定性。探討半導體製造良率的論文大致分為三類。第一類是建立幾何分佈模型以描述一片晶圓上瑕疵點的分佈，每個晶方上的瑕疵點數以及聚集型態會影響到電子元件的可靠度(Kuo & Kim, 1999)。第二類則是採用實驗設計或資料探勘方法，探討製程參數與良率的關係，這類論文佔相關文獻的絕大多數，例如(Kwon & Walker, 1995)。第三類則是良率管理的概念與策略，例如 Wang and Akella (1995) 認為良率學習的來源有兩方面：第一是解決瑕疵點的知識隨著時間而逐漸累積；第二是新問題發生的機率隨著時間而遞減，解決良率問題的平均時間亦同步減少。半導體製造包含許多製程，數百個製程步驟，因此總體良率(line yield)是各製程步驟良率的乘積，該文假設各製程(以  $i$  表示)良率的狀態與瑕疵點的發生是時間的函數並呈現 Poisson 分配  $\lambda(i, t)$ ，晶圓廠可藉由對各製程的相對良率狀況與改進空間的認知，優化製程改進的資源配置，將有限工程資源投入最高成本效益的良率改進方案。Kwon and Walker (1995) 也強調持續進行良率監控的重要性，以便及早發現異常，提昇良率改進的速率。由於大多數晶圓廠是將量產批量與研發批量混線生產，Cassandras and Ho (1994) 探討良率改善速率與量產生產的平衡優化，建立一個最佳控制(optimal control)模式，用以配置最佳的產能給研發批量。

新製程產能決策所需的良率資訊，與上述三種並不相同。圖（2）是良率隨時間而變的曲線 (Kwon & Walker, 1995)。Balasubramaniam, Sarwar, and Walker (1997) 研究半

<sup>2</sup> 本文分析的標的是製程產能，因此所稱晶圓製造之需求與價格是指產能之需求與定價，不過產能需求與 IC 產品需求也成正相關。

導體封裝製程的良率現象，在研發初期良率很低，且改善速率慢，此時工程師致力於排除系統性的問題，系統性問題解決之後，良率開始提升，速率遞增，但變異仍大，此時工程師主要針對製程改善，減少隨機錯誤出現，當良率到達成熟的階段，改善的速率漸緩，良率趨於平穩，此時由製程改善的觀點轉移至製程控制及製程維護，以維持高良率的狀態。

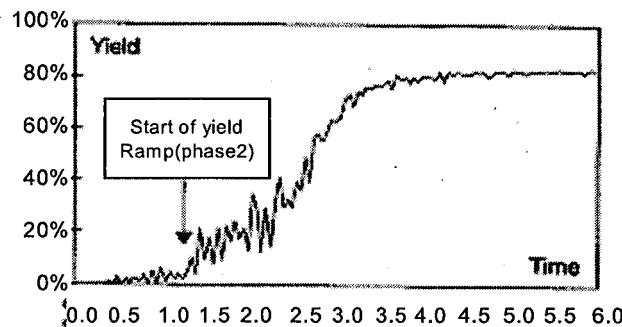


圖 2：半導體製造良率改善的時間曲線

良率改進曲線近似 S 曲線函數，S 曲線函數  $x(t)$  具有下式的形式(Hazelrigg, 1996)：

$$x(t) = a^{b^{(t-1)}}$$

當  $0 < a < 1, 0 < b < 1$  時， $x(t)$  隨  $t$  漸增，其值介於 0 與 1 之間。令  $y(t)$  為良率的趨勢曲線， $y(\infty) = k$ ， $k$  為良率的飽和值，則  $y(t)$  可由式(1)表示：

$$y(t) = k \cdot a^{b^{(t-1)}} \quad 0 \leq k \leq 1, 0 < a < 1, 0 < b < 1 \quad (1)$$

參數  $a$  與  $b$  具有物理意義，分別代表良率的起昇與改進速率特性，如圖(3)所示，假設  $k=0.73$ ，在左圖，當  $b$  為定值( $=0.5$ )， $a$  值愈大，良率起昇的時點愈早，在右圖，當  $a$  為定值( $=0.05$ )， $b$  值愈大，良率上升趨勢越緩。



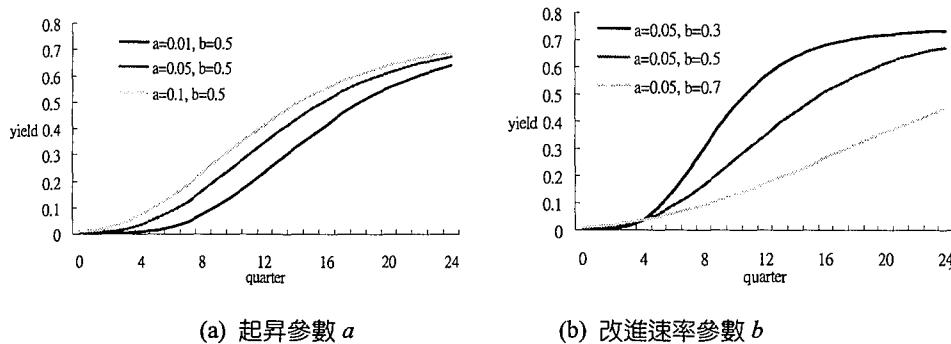


圖 3：良率趨勢曲線的參數效應

## 二、研發時期的長度

對半導體製造而言，由於新製程良率改進具有不確定性，但是建置產能的前置時間較長，購入裝設少量的機台就需要九個月以上的時間，若等到良率改進以及市場需求的情況明朗，才進行產能投資，往往會錯失商機。雖然良率的趨勢曲線是一般的 S 曲線，但是良率的實現是隨機現象，研發期的長度可視為一個隨機變數( $T_1$ )，並且受到起昇時點  $a$  與改進速率  $b$  的影響。由於  $a$  與  $b$  分別對應到系統化問題與隨機性問題，我們可視為隨機變數，分別估計其隨機分佈，其機率密度函數以  $f_a(a)$  與  $f_b(b)$  表示，並且分別有有  $a_u$  與  $a_L$  、 $b_u$  與  $b_L$  的上下界值。本節將依據 S 曲線以及  $a$  與  $b$ ，推導  $T_1$  的機率密度函數。

令  $C$  為新製程的初始產能，其建置就緒時點  $t_c$  為抉擇變數(choice variable)， $t_1$  為成長期的起始時點（參見圖 1），最理想狀況是  $T_1$  的實現值  $t_1$  恰等於  $t_c$ 。若  $t_1 < t_c$ ，部分商機將流失；若  $t_1 > t_c$ ，產能投入過早，產生產能閒置成本。基於  $t_1$  之定義，我們可以設定一個良率的門檻值  $y_a$ ，當良率到達這個門檻值，經濟效益開始顯現，需求才能顯著成長，因此，令  $y(t_1) = y_a$ ，根據公式(1)推導  $t_1$  的表示公式

$$t_1 = 1 + \log\left(\log \frac{y_a}{k} \cdot (\log a)^{-1}\right) \cdot (\log b)^{-1} \quad (2)$$

所以  $t_1$  為  $a$  與  $b$  所決定。 $T_1$  的機率密度函數可用  $g(t_1; a, b)$  表示，其累積機率函數  $G_{T_1}(t)$  為

$$G_{T_1}(t) = P(T_1 \leq t) = \iint_{ab} g(t)f_a(a)f_b(b)dbda$$

由於  $t_1 \leq t$ ， $1 + \log(\log \frac{y_a}{k} \cdot (\log a)^{-1}) \cdot (\log b)^{-1} \leq t$

$$b \leq (\log \frac{y_a}{k} \cdot (\log a)^{-1})^{(t-1)^{-1}}$$

簡化符號，令  $b' = (\log \frac{y_a}{k} \cdot (\log a)^{-1})^{(t-1)^{-1}}$ ，

$$\begin{aligned} P(T_1 \leq t) &= \int_{a=a_L}^{a_U} \int_{b=b_L}^{b_U} f_a(a)f_b(b)dbda \\ &= \int_a p(b \leq b'|a)f_a(a)da \end{aligned}$$

由於良率趨勢為 S 曲線， $a$  之原上下界線， $[a_L, a_U]$ ，可依  $b'$  值進一步區隔。

令  $a'_L = (\frac{y_a}{k})^{-(b_L^{t-1})}$ ， $a'_U = (\frac{y_a}{k})^{-(b_U^{t-1})}$ ， $b'$  值可分三種範圍討論（詳見附錄一）：

當  $b' < b_L$ ， $p(b \leq b') = 0$ ， $a$  的範圍為  $D_4 = [-\infty, a'_L] \cap [a_L, a_U]$

當  $b_L \leq b' \leq b_U$ ， $p(b \leq b') = \frac{b' - b_L}{b_U - b_L}$ ， $a$  的範圍為  $D_5 = [a'_L, a'_U] \cap [a_L, a_U]$

當  $b' > b_U$ ， $p(b \leq b') = 1$ ， $a$  的範圍為  $D_6 = [a'_U, \infty] \cap [a_L, a_U]$

$$G_{T_1}(t) = P(T_1 \leq t) = \int_{a \in D_5} \frac{b' - b_L}{b_U - b_L} \cdot f(a) \cdot da + \int_{a \in D_6} 1 \cdot f(a) \cdot da \quad \dots (3)$$

### 範例一： $T_1$ 的機率分佈

若良率起昇時點  $a$  與改進速率  $b$  為符合均匀分配的隨機變數，即

$$f_a(a) = \begin{cases} \frac{1}{a_U - a_L} & 0 \leq a_L < a < a_U \\ 0 & otherwise \end{cases} \quad f_b(b) = \begin{cases} \frac{1}{b_U - b_L} & 0 \leq b_L < b < b_U \\ 0 & otherwise \end{cases}$$

又  $a_L = 0.005$  、 $a_U = 0.2$  、 $b_L = 0.15$  、 $b_U = 0.7$ 。又若  $k = 1$ ， $y_a = 0.37$ 。

圖 4 是公式(3)的曲線以及以蒙地卡羅法模擬一萬個情境所繪的條狀圖。

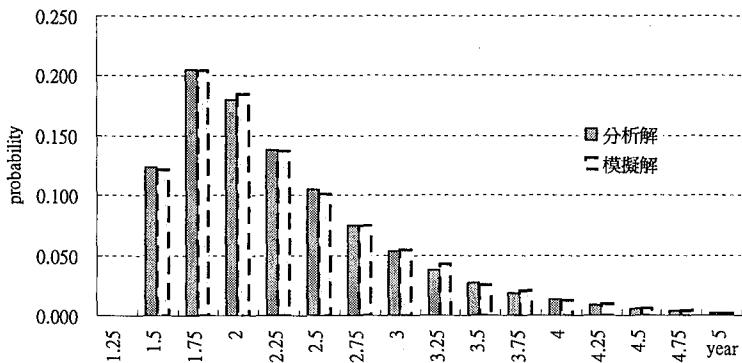


圖 4： $T_1$  的分佈曲線示例

### 三、產能需求

良率在到達一定的水準之後，需求會顯著成長，Liang and Chou (2003)探討半導體 IC 產品需求成長的動態模式，分析數個市場區塊(market segments)的全球歷史需求資料後，發現 IC 產品需求可以用幾何布朗運動(Geometric Brownian Motion; GBM)模型合理描述。由於研發期一般的需求很小，因此我們假設在  $t_1$  之前的需求為一個很小的單位，而  $t_1$  之後的需求為 GBM 過程，而依據 GBM 過程，需求量  $d(t)$  的對數成長率( $r_t$ )為一個常態分配的機率模型，需求的趨勢線可由下式表示，其中 GBM 的飄移參數為  $\mu$ 、變異參數為  $\sigma$  (Stanley, 1997)。

$$r_t = \ln\left(\frac{d(t+1)}{d(t)}\right)$$

$$r_t \sim N\left(\mu - \sigma^2/2, \sigma^2 \Delta t\right)$$

值得注意的是，根據 GBM 模式，需求將含有一個平均值為零的雜訊(noise)項目，不過本文的決策模式並不考慮這個雜訊，而是考慮趨勢線。假設基期為  $t_0$ ，時期  $t_0 + t$  之期望需求為：

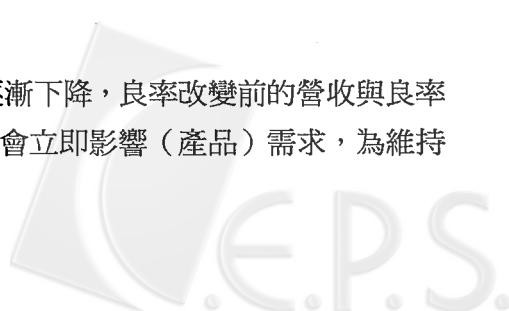
$$d(t_0 + t) = d(t_0) \cdot e^{(\mu - \sigma^2/2)t} \quad (4)$$

#### 四、價格與良率的關係

產品的價格一般由供需關係以及訂價策略決定，產能價格亦然。本節討論良率、需求、與價格等因素，下節將以這些因素的模式構建新製程產能投資時點的決策模式。晶圓的訂價需考量公司的成本結構、需求彈性與市場競爭策略，本節考量良率與價格的關係，因此著重於成本結構的探討，而不考慮其他兩個因素。由於晶圓價格會影響 IC 產品公司的產品成本，而半導體廠所願意出售的晶圓(processed wafers)價格，亦與其本身的成本結構有關，製造成本愈低，降價的空間便越大，同時可使 IC 產品公司的成本降低，刺激產品終端市場的需求，達到雙贏的局面。半導體製造的固定成本極高，影響成本結構的關鍵便是良率，而影響良率的因素不僅是製程的問題，往往還包括設計階段的線路規劃和佈局，因此良率的改善是由 IC 設計工程師與製程工程師共同努力所達成的，所以良率改善所降低的成本與增加的利潤理應由半導體廠與 IC 產品公司共享。

先進製程產能需求的動態模型必須包含晶圓價格與良率的關係，用以適當表示當良率發生改變時，對晶圓價格的影響。在研發期良率很低，但是設備折舊的成本仍然存在，所以晶圓訂價主要考量因素不是產能需求彈性，而是成本驅動，因此我們可將這個時期的價格視為一個常數  $p(t_0)$ 。進入成長期之後，良率開始顯著爬升，價格開始下降，我們將  $p(t_0)$  稱為初始價格。

當良率值超過  $y_a$  之後，價格由初始價格開始逐漸下降，良率改變前的營收與良率改變後的營收分析如下。假設（晶圓）價格改變不會立即影響（產品）需求，為維持



營收至少不減少，先觀察良率改善後，價格不變所帶來的收益，由於良率改善的收益是由雙方貢獻，因此效益必須分享，分享比例則是良率的函數：

若每片晶圓的價格為  $p(t)$ ，良率為  $y(t)$ ，對晶圓製造廠而言，每單位產能營收  $R(p, y)$  為

$$R(p, y) = p(t) \cdot y(t)$$

當  $t = t_1$  時，良率為  $y_a$ ，價格為  $p(t_1)$ ，營收為  $R(p(t_1), y_a) = p(t_1) \cdot y_a$ 。當  $t > t_1$ ，良率為  $y(t)$ ，若價格不變，則因良率改善而增加的營收將為

$$R(p(t_1), y(t)) - R(p(t_1), y_a)$$

然而良率的改善是晶圓製造公司與 IC 設計公司共同努力的成果，基於效益分享的概念，我們可以設定一個函數  $S(y(t))$ ，作為晶圓製造公司所分享效益的比例。換言之，產品公司的分享比例為  $1 - S(y(t))$ ， $0 \leq S(y(t)) \leq 1$ 。晶圓製造公司的營收應為

$$R(p(t_1), y_a) + S(y(t)) \cdot (R(p(t_1), y(t)) - R(p(t_1), y_a))$$

因此  $t > t_1$  之新價格  $p(t)$ ，必須符合下列等式

$$\begin{aligned} p(t) \cdot y(t) &= p(t_1) \cdot y_a + S(y(t)) \cdot p(t_1) \cdot y(t) - S(y(t)) \cdot p(t_1) \cdot y_a \\ p(t) &= (1 - S(y(t))) \cdot p(t_1) \cdot \frac{y_a}{y(t)} + S(y(t)) \cdot p(t_1) \end{aligned} \quad (5)$$

## 參、產能就緒時點的決策模型

良率、需求、定價（即公式 1、3、4、5）構成一個以研發時期長度  $T_1$  為核心的動態模式。先進製程產能決策的目的是要決定初始產能  $C$  的就緒時間點  $t_c$ 。由於  $T_1$  為隨機變數，其機率密度函數為  $g(t_1)$ ， $t_c$  為一抉擇變數，我們需針對  $t_1 > t_c$  及  $t_1 \leq t_c$  兩種情況進行討論（圖 5）。產能的預期效益係以期望營收減去產能閒置的期望成本再減去商機損失，這個數量與現金流量(cash flow)的概念類似，但是並不是現金流量，因此下文稱之為現金流量的指標(an index of cash flow)。



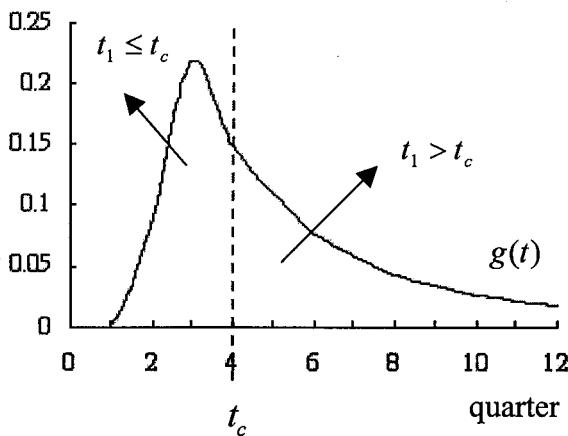
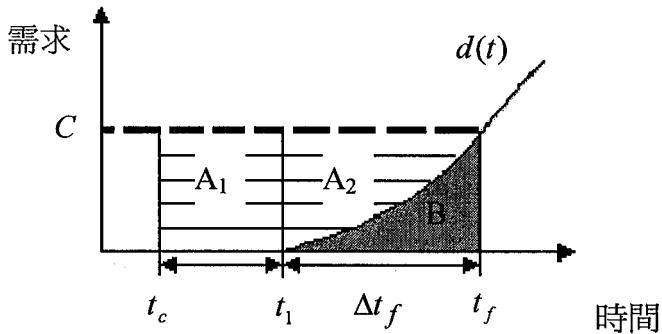


圖 5：產能時點決擇變數與研發期時間長度的關係

若  $t_1 > t_c$ ，研發期結束的時間較產能就緒的時間晚，因此發生產能閒置的成本，如圖(6)所示，橫線區域( $A_1$ 與 $A_2$ )即為產能閒置成本發生的區域，而灰色區域(B)為產生營收的部分，現金流量指標的值為( $B - A_1 - A_2$ )。

圖 6： $t_1 > t_c$  狀況的成本與營收

初始產能滿載時點即為需求成長至與初始產能相等的時候，令該時點為 $t_f$ ，由於需求在 $t_1$ 之後顯著成長，並符合 GBM 模型，所以 $t_f$  應符合等式： $d(t_f) = C$ 。由於隨機變數  $T_1$  的影響遠大於  $t_f$ ，本文在計算產能閒置成本將以需求(GBM)趨勢線(trend line)為準。

$$\text{令 } t_f = t_1 + \Delta t_f$$

$$d(t_f) = d(t_1 + \Delta t_f) = d(t_1) \cdot e^{(\mu - \sigma^2/2)\Delta t_f}$$

$$\therefore \ln C = \ln d(t_1) + (\mu - \sigma^2/2)\Delta t_f$$

$$\Delta t_f = (\ln C - \ln d(t_1)) / (\mu - \sigma^2/2)$$

由此  $\Delta t_f$  可由  $C$  與  $d(t_1)$  求得， $\Delta t_f$  可視為常數。

Chou and Liang (2002) 分析一個半導體產業個案公司的數據，發現每單位產能的不可逆投資成本 (irreversible cost) 可用一個迴歸線  $I(t)$  表達，並且在十年的範圍，每單位產能(one wafer per quarter)的季度成本約為常數 9514 美元。產能閒置的程度可視  $t_1 - t_c$  的大小而定，當  $t_1 - t_c$  愈大，代表其間造成的產能閒置機會越多，閒置成本愈高，因此當產能大於需求時，產能閒置成本係以產能減去需求，再乘上單位產能的成本  $I$ ，令  $A_1$  與  $A_2$  表示閒置成本，則

$$A_1 = (t_1 - t_c) \cdot C \cdot I \quad (6)$$

$$A_2 = I \cdot \int_{t_1}^{t_f} [C - d(s)] ds = I \cdot C \cdot \Delta t_f - I \cdot \int_{t_1}^{t_f} d(s) ds$$

$d(t)$  表時間  $t$  時的產能需求，為時間函數，令  $d(t) = d(t_1) \cdot e^{r_t \cdot (t - t_1)}$ ， $r_t = \mu - \sigma^2/2$

$$\begin{aligned} A_2 &= I \cdot C \cdot \Delta t_f - I \cdot \int_{t_1}^{t_f} d(t_1) \cdot e^{r_t \cdot (s - t_1)} ds \\ &= I \cdot C \cdot \Delta t_f - I \cdot d(t_1) \cdot \frac{1}{r_t} \cdot (e^{r_t \cdot \Delta t_f} - 1) \end{aligned} \quad (7)$$

而以  $p(t)$  表示時間  $t$  時的產能價格，則營收  $B$  為：

$$B = \int_{t_1}^{t_f} p(s) \cdot d(s) ds$$

IC 產品的價格一般隨時間而下降，下降速度在前期會較快，然後逐漸緩和，例如 DRAM 產品的價格隨時間下降，近似於指數函數 (Baldi, 1996)，我們可以合理假設產能的價格也有相同的特性。當  $t > t_1$  時，令  $p(t) = p(t_1) \cdot e^{-\lambda(t-t_1)}$ ， $\lambda$  為價格下降的速度參數。

$$\begin{aligned} B &= \int_{t_1}^{t_f} p(s) \cdot d(s) ds \\ &= \int_{t_1}^{t_f} p(t_1) \cdot e^{-\lambda(s-t_1)} \cdot d(t_1) \cdot e^{r_t(s-t_1)} ds \\ &= p(t_1) \cdot d(t_1) \cdot \frac{1}{r_t - \lambda} \cdot \left( e^{(r_t - \lambda)\Delta t_f} - 1 \right) \end{aligned} \quad (8)$$

公式 (6) 至 (8) 的  $t_1$  表示研發期結束的時點， $p(t_1)$  與  $d(t_1)$  為  $t_1$  時點的價格與需求，價格與需求只有在  $t_1$  之後才發生變化，所以  $p(t_1)$  與  $d(t_1)$  係常數。由這三式可看出  $A_1$  與  $t_c$  及  $t_1$  相關，所以用  $A_1(t_c, t_1)$  表示，而  $A_2$  和  $B$  皆與  $t_c$  及  $t_1$  無關，可視為定值。

若  $t_1 \leq t_c$ ，研發期結束的時間較產能就緒的時間為早，需求可能會流失，因此發生商機損失的成本，而當  $t_c$  之後，產能已就位，但是初期需求不高，仍可能發生產能閒置成本，如圖 7 所示，直線區域 (C) 為商機損失成本，橫線區域 (D) 為產能閒置成本，灰色區域 (E) 為產生營收的部分，現金流量指標的值為  $(E - C - D)$ 。

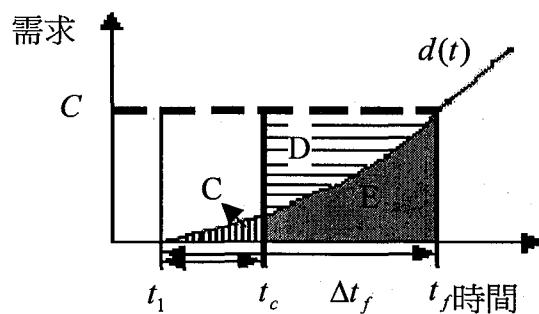


圖 7： $t_1 \leq t_c$  狀況的成本與營收

商機損失的程度視  $t_c - t_1$  的大小而定，當  $t_c - t_1$  愈大，代表其間流失的需求越多，商機損失成本可以視為應該滿足卻未滿足的需求對未來利潤的損失，以下式表示：

$$\begin{aligned} C &= \int_{t_1}^{t_c} p(s) \cdot d(s) \cdot ds \\ &= \int_{t_1}^{t_c} p(t_1) \cdot e^{-\lambda \cdot (s-t_1)} \cdot d(t_1) \cdot e^{r_t \cdot (s-t_1)} \cdot ds \\ &= p(t_1) \cdot d(t_1) \cdot \left( \frac{1}{r_t - \lambda} e^{(r_t - \lambda) \cdot (s-t_1)} \Big|_{t_1}^{t_c} \right) \\ &= p(t_1) \cdot d(t_1) \cdot \frac{1}{r_t - \lambda} \left( e^{(r_t - \lambda)(t_c - t_1)} - 1 \right) \end{aligned}$$

而橫線部分的產能的閒置成本為

$$\begin{aligned} D &= I \cdot \int_{t_c}^{t_f} [C - d(s)] ds = I \cdot \int_{t_c}^{t_1 + \Delta t_f} [C - d(s)] ds \\ &= I \cdot C \int_{t_c}^{t_1 + \Delta t_f} 1 \cdot ds - I \cdot \int_{t_c}^{t_1 + \Delta t_f} d(t_1) \cdot e^{r_t \cdot (s-t_1)} \cdot ds \\ &= I \cdot C \cdot (t_1 + \Delta t_f - t_c) - I \cdot d(t_1) \cdot \frac{1}{r_t} \cdot \left( e^{r_t \cdot \Delta t_f} - e^{r_t(t_1 - t_c)} \right) \end{aligned}$$

灰色部分是滿足需求所得之營收，其公式如下：

$$\begin{aligned} E &= \int_{t_c}^{t_1 + \Delta t_f} p(t_1) \cdot e^{-\lambda(s-t_1)} \cdot d(t_1) \cdot e^{r_t(s-t_1)} ds \\ &= p(t_1) \cdot d(t_1) \int_{t_c}^{t_1 + \Delta t_f} e^{(r_t - \lambda)(s-t_1)} ds \\ &= p(t_1) \cdot d(t_1) \frac{1}{r_t - \lambda} \cdot \left( e^{(r_t - \lambda)\Delta t_f} - e^{(r_t - \lambda)(t_c - t_1)} \right) \end{aligned}$$

由上式可看出  $C$ 、 $D$ 、 $E$  皆與  $t_c$  及  $t_1$  相關，分別以  $C(t_c, t_1)$ 、 $D(t_c, t_1)$ 、 $E(t_c, t_1)$  表示。

由於研發期時間長度  $t_1$  為一隨機變數，而決策變數  $t_c$  的目標為要在  $t_1$  不確定的情況下，使得現金流量指標的值最大。因此產能就緒時點的決策目的是求得最佳時點：

$$t_c^* = \underset{t_c}{\operatorname{Argmax}} Z(t_c) = \int_0^{t_c} (E - C - D) g(t_1) dt_1 + \int_{t_c}^{\infty} (B - A_1 - A_2) g(t_1) dt_1 \quad (9)$$

$$\begin{aligned} Z(t_c) &= \int_0^{t_c} E(t_c, t_1) g(t_1) dt_1 - \int_0^{t_c} C(t_c, t_1) g(t_1) dt_1 - \int_0^{t_c} D(t_c, t_1) g(t_1) dt_1 \\ &\quad + \int_{t_c}^{\infty} B g(t_1) dt_1 - \int_{t_c}^{\infty} A_1(t_c, t_1) g(t_1) dt_1 - \int_{t_c}^{\infty} A_2 g(t_1) dt_1 \\ &= \bar{E}(t_c) - \bar{C}(t_c) - \bar{D}(t_c) + \bar{B}(t_c) - \bar{A}_1(t_c) - \bar{A}_2(t_c) \end{aligned}$$

當  $t_1 > t_c$  時， $t_1$  的 c.d.f.:  $p(T_1 > t_c) = \int_{t_c}^{\infty} g(t) dt = 1 - G(t_c)$ 。閒置成本與營收的期

望值皆與  $t_c$  相關：

$$\bar{A}_1(t_c) = \int_{t_c}^{\infty} A_1(t_c, t_1) \cdot g(t_1) dt_1 = I \cdot C \cdot \int_{t_c}^{\infty} (t_1 - t_c) \cdot g(t_1) dt_1$$

$$\bar{A}_2(t_c) = \int_{t_c}^{\infty} A_2 \cdot g(t_1) dt_1 = A_2 \cdot \int_{t_c}^{\infty} g(t_1) dt_1$$

$$\bar{B}(t_c) = \int_{t_c}^{\infty} B \cdot g(t_1) dt_1 = B \cdot \int_{t_c}^{\infty} g(t_1) dt_1$$

當  $t_1 > t_c$  時， $t_1$  的 c.d.f. 具有公式(3)的分佈。則收益及成本的期望值如下式所示：

$$\bar{C}(t_c) = \int_0^{t_c} C(t_c, t_1) g(t_1) dt_1 = p(t_1) \cdot d(t_1) \cdot \frac{1}{r_t - \lambda} \cdot \int_0^{t_c} \left( e^{(r_t - \lambda)(t_c - t_1)} - 1 \right) g(t_1) dt_1$$

$$\bar{D}(t_c) = \int_0^{t_c} D(t_c, t_1) g(t_1) dt_1$$



$$= I \cdot C \cdot \int_0^{t_c} (t_1 + \Delta t_f - t_c) g(t_1) dt_1 - I \cdot d(t_1) \cdot \frac{1}{r_t} \cdot \int_0^{t_c} \left( e^{r_t \cdot \Delta t_f} - e^{r_t (t_1 - t_c)} \right) g(t_1) dt_1$$

$$\bar{E}(t_c) = \int_0^{t_c} E(t_c, t_1) g(t_1) dt_1 = p(t_1) \cdot d(t_1) \frac{1}{r_t - \lambda} \cdot \int_0^{t_c} \left( e^{(r_t - \lambda) \Delta t_f} - e^{(r_t - \lambda)(t_c - t_1)} \right) g(t_1) dt$$

公式(9)是產能建置時點的經濟分析模式，這個模式並未包含新製程產能可能對舊製程產能所造成的取代(cannibalization)效果。新、舊製程產能的替代性不高，其不同主要在於質，而不僅是產出量的關係，並且建置新製程產能是籌畫未來的競爭力，其標的是開創新的市場區塊。另外，新製程對舊製程的取代作用並不限於同一廠商，也會發生在競爭廠商之間，如果唯恐既有舊製程產能的使用率可能受到不利影響而延緩新製程產能的建置，將會給於競爭對手可乘之機。新製程產能與舊製程產能的經濟效益懸殊，新製程產能的規劃與舊製程產能的有效運用是兩個關連不大的主題，所以本文之經濟分析模式不包含舊製程產能。

## 肆、數值範例

第二與三節所推導的公式構成一個可供制訂產能決策的理論架構，實際應用時應先估計各項參數。本節以數值範例說明應用的程序。假設需求(GBM 隨機過程)的飄移參數  $\mu = 0.8$ ，變異參數  $\sigma = 0.3$ ，時間的單位為  $\Delta t = 0.25$  年。令初始產能  $C$  為每月 5K， $d(t_1) = 1K$ ，則  $\Delta t_f$  為

$$\begin{aligned}\Delta t_f &= (\ln C - \ln d(t_1)) / (\mu - \sigma^2 / 2) \\ &= (\ln(5K) - \ln(1K)) / (0.8 - 0.3^2 / 2) \\ &= 2.13 \text{ (年)}\end{aligned}$$

每一時期的期望良率  $y(t)$  採用範例(一)的數據。在價格函數方面，假設良率改進的效益平均分配給製造廠與產品公司，即  $S(y(t)) = 0.5$ 。假設  $y_a = 0.37$ ， $p(0) = 2500$ ，代入公式(5)，可計算每時期的期望價格  $p(t)$ ，如表 1 所示，由價格趨勢可推算出價格下跌係數  $\lambda = 0.17$ 。

表 1：各季期望良率與期望價格

quarter	1	2	3	4	5	6	7	8	9
yield	0.26	0.34	0.41	0.49	0.55	0.61	0.67	0.71	0.75
price	2500	2500	2366	2200	2088	2008	1945	1899	1868

由範例一的數據，觀察圖 4， $T_1$  的分佈近似迦瑪分布  $Gamma(\alpha, \beta)$ ，則  $t_1$  的機率分配函數為

$$g(t) = \begin{cases} \frac{e^{-t/\beta} t^{\alpha-1}}{\Gamma(\alpha)\beta^\alpha}, & x > 0, \alpha > 0, \beta > 0 \\ 0, & \text{elsewhere} \end{cases}$$

Gamma 分佈中的參數  $\alpha$  稱為形狀參數(shape parameter)， $\beta$  稱為尺度參數(scale parameter)，期望值與變異數分別為

$$E(X) = \alpha\beta$$

$$Var(X) = \alpha\beta^2$$

圖 (4) 之平均值與標準差分別為 9.17 和 7.50，因此  $\alpha = 11.21$  與  $\beta = 0.82$ 。

每片產能的季度成本可視為定值，約為 \$9514 美元，由於產業的折舊慣例是以 5 年作為設備的壽命(四年壽命加上殘值計為一年)，因此每季產能攤提成本為約為 \$480 美元 ( $9514/20$ )，因此令  $I = 480$ 。

根據各項參數值 (表 2)，由於  $t_c > 0$ ，可得  $Z''(t_c) \leq 0$  (附錄二)，所以  $Z(t_c)$  為一凹向下的函數 (concave function)。

表 2：各參數設定數值

$p(t_1)$	$C(t_c)$	$d(t_1)$	$r_t$	$\lambda$	$\alpha$	$\beta$	/
2500	5000	1000	0.19	0.17	11.21	0.82	480

由公式(6)，得到最佳就緒時點為第八季，如圖 8 所示，目標函數值  $Z(t_c)$  隨時間增加先上升，到達最高點，然後下降。

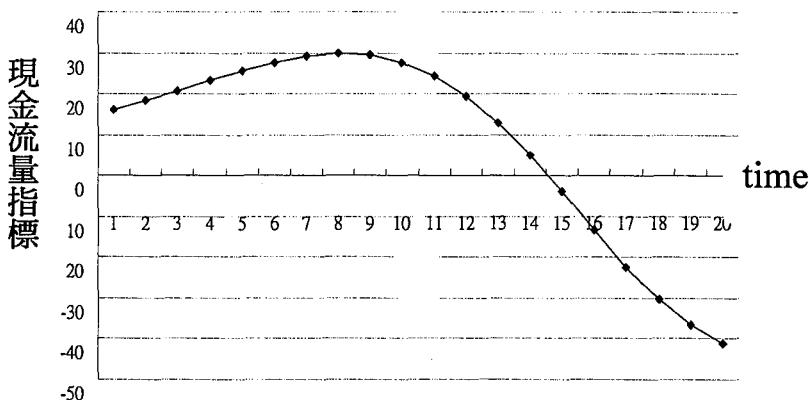


圖 8：產能就緒時點的優化

## 伍、討論與結論

半導體製造的製程技術更迭迅速，而產品需求非常不確定，產能建置的時點是重要決策。良率改進是半導體廠商的重要競爭力，良率改進必須有積極管理機制，本文首度提出一個新穎的決策程序模式（圖 9），可以根據對未來良率改進的規劃以及需求與價格的動態關係，分析產能建置的適當時點。

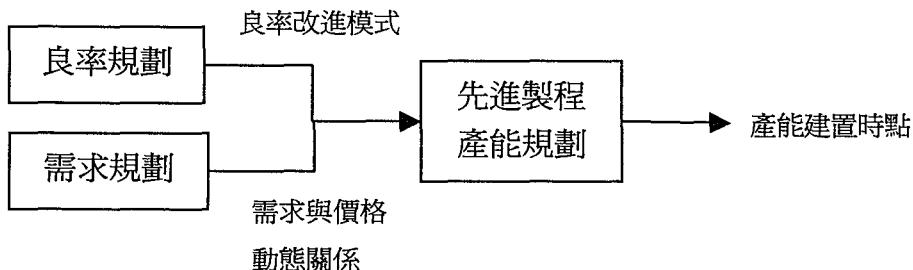


圖 9：先進製程產能規劃程序

高科技產業的技術研發與產品需求有很高的不確定性，而先進製程產能的投資成本往往很高、製程技術更迭迅速、建廠的前置時間長，產能就緒時點是高科技製造企業的重要決策。本文首度建構產能就緒時點的系統動態模型、設備閒置與商機損失的經濟分析模式、以及產能就緒時點的數學優化法。未來的高科技產業仍將會有很多的不確定性，本文提出的理論架構以及決策程序方法將有助於分析風險與制訂對策。應用本文理論時，研發時期的長度應採用實際數據來分析其機率分佈，但是各公司新製程研發週期的歷史數據不會很多，這是值得進一步研究的方向。

致謝：本研究工作由國科會支助部分經費（92-2213-E-002-098, 2213-E-002-027），特此致謝。



## 參考文獻

1. Ahmed, Shabbir (2002), "Semiconductor Tool Planning via Multi-stage Stochastic Programming", Proc. of 2002 Int. Conference on Modeling and Analysis of Semiconductor Manufacturing, Tempe, Arizona, U.S.A., pp.153-157.
2. Balasubramaniam, S., Sarwar, A. K. & Walker, D. M. H. (1997), "Yield Learning in Integrated Circuit Package Assembly", IEEE Transactions on components, packaging, and manufacturing technology, part C, Vol.20(2), pp.133-141.
3. Baldi, L. (1996), "Industry Roadmaps: The Challenge of Complexity", Microelectronic Engineering, Vol.34, pp.9-12.
4. Barahona, Francisco, Bermon, S., Gunluk, O. & Hood, S. (2001), "Robust Capacity Planning in Semiconductor Manufacturing", Research Report RC22196, IBM.
5. Benavides, D. L., Duley, J. R. & Johnson, B. E. (1999), "As Good as it Gets: Optimal Fab Design and Development", IEEE Transactions on Semiconductor Manufacturing, Vol.12(3), pp.281-287.
6. Cassandras, C. G. & Yu-Chi Ho (1994), "Yield Learning and Production Planning for Semiconductor Manufacturing Systems", Network Dynamics, Inc., pp.385-390.
7. Chou, Y-C & Wu C. S. (2002), "Economic Analysis and Optimization of Tool Portfolio in Semiconductor Manufacturing", IEEE Transactions on Semiconductor Manufacturing, Vol.15(4), pp.447-453.
8. Christie, M. E. Robert & Wu, D. (2002), "Semiconductor Capacity Planning: Stochastic Modeling and Computation Studies", IIE Transactions, Vol.34, pp.131-143.
9. Hazelrigg, George A. (1996), "Systems Engineering: An Approach to Information-based Design", Prentice-Hall, Inc.
10. Karabuk, S. & Wu, D. (2003), "Coordinating Strategic Capacity Planning in the Semiconductor Industry", Operations Research, Vol.51(6), pp.838-849.
11. Kuo, W. & Kim, T. (1999), "An Overview of Manufacturing Yield and Reliability Modeling for Semiconductor Products", Proceedings of the IEEE, Vol.87(8), pp.1329-1344.
12. Kwon, Y. J. & Walker, D. M. H. (1995), "Yield Learning via Functional Test Data", International Test Conference, pp.626-635.

13. Liang, Y-Y & Chou, Y-C (2003), "Option-based Capacity Planning for Semiconductor Manufacturing", 2003 IEEE International Symposium on Semiconductor Manufacturing, pp.77-80.
14. Stanley, R. P. (1997), *Introduction to mathematical finance: discrete time models*, Malden, MA, Blackwell Publishers.
15. Swaminathan, J. M. (2000), "Tool capacity planning for semiconductor fabrication facilities under demand uncertainty", European Journal of Operations Research, Vol.120, pp.545-558.
16. Wang, E., & Akella, R. (1995), "Resource Allocation for Yield learning in Semiconductor Manufacturing," 1995 IEEE/SEMI Advanced Semiconductor Manufacturing Conference, pp.260-266.



## 附錄一：研發時期長度的機率分佈

1. 當  $b' \leq b_L$  ,  $p(b \leq b') = 0$  ,  $a$  的範圍為

$$(\log \frac{y_a}{k} \cdot (\log a)^{-1})^{(t-1)^{-1}} \leq b_L$$

$$\log \frac{y_a}{k} \cdot (\log a)^{-1} \leq b_L^{t-1}$$

$$\therefore \log a < 0$$

$$\therefore \log \frac{y_a}{k} \geq b_L^{t-1} \cdot (\log a)$$

$$\log a \leq \log \frac{y_a}{k} \cdot \frac{1}{b_L^{t-1}} = \log \left( \frac{y_a}{k} \right)^{-b_L^{t-1}}$$

$$a \leq \left( \frac{y_a}{k} \right)^{-b_L^{t-1}}$$

$$\text{簡化符號，令 } a'_L = \left( \frac{y_a}{k} \right)^{-(b_L^{t-1})}$$

$a$  的原上下界是  $a_L \leq a \leq a_U$  , 更新的上下界為  $D_4 = [-\infty, a'_L] \cap [a_L, a_U]$

2. 當  $b_L \leq b' \leq b_U$  ,  $p(b \leq b') = \frac{b' - b_L}{b_U - b_L}$  ,  $a$  的範圍為

$$b_L \leq (\log \frac{y_a}{k} \cdot (\log a)^{-1})^{(t-1)^{-1}} \leq b_U$$

$$b_L^{t-1} \leq \log \frac{y_a}{k} \cdot (\log a)^{-1} \leq b_U^{t-1}$$

$$\therefore \log a < 0$$

$$\therefore \log \frac{y_a}{k} \cdot \frac{1}{b_L^{t-1}} \leq \log a \leq \log \frac{y_a}{k} \cdot \frac{1}{b_U^{t-1}}$$



$$\log \frac{y_a}{k} \cdot \frac{1}{{b_L}^{t-1}} \leq \log a \leq \log \frac{y_a}{k} \cdot \frac{1}{{b_U}^{t-1}}$$

$$\log \left( \frac{y_a}{k} \right)^{-{b_L}^{t-1}} \leq \log a \leq \log \left( \frac{y_a}{k} \right)^{-{b_U}^{t-1}}$$

$$\left( \frac{y_a}{k} \right)^{-{b_L}^{t-1}} \leq a \leq \left( \frac{y_a}{k} \right)^{-{b_U}^{t-1}}$$

簡化符號，令  $a'_U = \left( \frac{y_a}{k} \right)^{-({b_U}^{t-1})}$

$a$  的上下界為  $D_5 = (a'_L, a'_U) \cap (a_L, a_U)$

3. 當  $b' \geq b_U$ ， $p(b \leq b') = 1$ ， $a$  的範圍為

$$\left( \log \frac{y_a}{k} \cdot (\log a)^{-1} \right)^{(t-1)-1} \geq b_U$$

$$\log \frac{y_a}{k} \cdot (\log a)^{-1} \geq {b_U}^{t-1}$$

$$\therefore \log a < 0$$

$$\therefore \log \frac{y_a}{k} \leq {b_U}^{t-1} \cdot (\log a)$$

$$\log a \geq \log \frac{y_a}{k} \cdot \frac{1}{{b_U}^{t-1}} = \log \left( \left( \frac{y_a}{k} \right)^{-{b_U}^{t-1}} \right)$$

$$a \geq \left( \frac{y_a}{k} \right)^{-{b_U}^{t-1}}$$

簡化符號，令  $a'_U = \left( \frac{y_a}{k} \right)^{-{b_U}^{t-1}}$

$a$  的上下界為  $D_6 = [a'_U, \infty] \cap [a_L, a_U]$

$$\begin{aligned} P(T_1 \leq t) &= \int \int f(a)f(b)dbda \\ &= \int_{a \in D_4} 0 \cdot f(a) \cdot da + \int_{a \in D_5} \frac{b' - b_L}{b_U - b_L} \cdot f(a) \cdot da + \int_{a \in D_6} 1 \cdot f(a) \cdot da \\ &= \int_{a \in D_5} \frac{b' - b_L}{b_U - b_L} \cdot f(a) \cdot da + \int_{a \in D_6} 1 \cdot f(a) \cdot da \end{aligned}$$