

行政院國家科學委員會專題研究計畫 成果報告

40-48 GHz 超寬頻無線模組及電路技術--子計畫五:超寬頻 射頻收發電路之研製(3/3) 研究成果報告(完整版)

計畫類別：整合型
計畫編號：NSC 95-2219-E-002-009-
執行期間：95年08月01日至96年10月31日
執行單位：國立臺灣大學電信工程學研究所

計畫主持人：王暉

計畫參與人員：博士班研究生-兼任助理：趙世峰
碩士班研究生-兼任助理：李文仁
大學生-兼任助理：施兆芳
博士後研究：王琦學、蔡政翰、王多柏
助理教授：張鴻堃

處理方式：本計畫可公開查詢

中華民國 96 年 11 月 15 日

「40-48 GHz超寬頻無線模組及電路技術」子計畫五

「超寬頻射頻收發電路之研製」 (1/3) (2/3) (3/3)

Research and Development of Ultra Wide Band Transceiver Circuits (1/3) (2/3) (3/3)

計畫編號: NSC 93-2219-E-002-024

NSC 94-2219-E-002-009

NSC 95-2219-E-002-009

執行期限: 93年8月1日至96年7月31日

主持人: 王暉 國立台灣大學電信所教授

E-mail : hueiwang@ew.ee.ntu.edu.tw

計畫參與人員: 王琦學、張鴻堃、王多柏、蔡政翰、趙世峰、施兆芳、李文仁

一. 中文摘要(關鍵詞:超寬頻(UWB)單晶毫米波積體電路 (MMIC)、降頻器、升頻器、收發模組。)

本計畫研發及設計40-48 GHz之超寬頻無線收發系統之升、降頻器相關單晶積體電路。單晶電路的製作將使用矽(包含矽鍺)或砷化鎵之微波單晶積體電路(MMIC)之製程,此製程由與國研院晶片中心簽約之代工廠所提供。研製的元件包含低雜訊放大器、功率放大器、射頻切換器、混頻器等。本計畫以三年為期,元件模型、電路設計、晶片布局、製作及晶片量測等工作均已完成。第一年將著重於用現有元件模型設計單功能之晶片,並設計一些測試用電路。初步的設計及佈局在第一年中將完成並送交代工廠製作。第二年根據第一年的測試元件及所建立的元件模型進行電路設計。第三年根據第二年所下線的電路,進行量測,並且比較量測結果和模擬結果。

Abstract (Keywords : Ultra Wide Band (UWB), Monolithic Microwave Integrated Circuit (MMIC), Downconverter, Upconverter,

transceiver Module.)

This project is proposed the development and the design of 40-48-GHz ultra wide band (UWB) downconverter and upconverter components for wireless transceiver applications using Si (including SiGe) or GaAs-based MMIC process technologies, which are available through commercial foundries via Chip Implementation Center of Taiwan. The components will include low noise amplifiers, mixers, RF switches and IF amplifiers, etc. In this 3-year project, device modeling, MMIC design, chip layout, fabrication and chip evaluation will all be exercised. For the first year, we will focus on individual single-function components based on existing models. A set of test structures will be designed. The initial design and layout should be completed and sent to foundry for fabrication. In the second year, the circuits were designed based on the test structures and the models from the first year. In the third year, on wafer probing was used to characterize the fabricated circuits.

二. 研究計畫之背景及目的

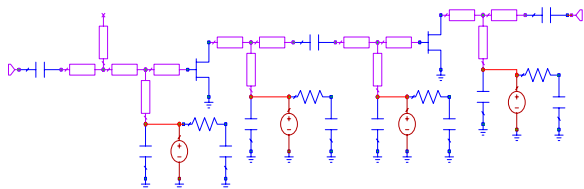
升頻和降頻轉換器皆為收發器的重要元件，而頻率轉換中的主要元件為混波器、低雜訊放大器和中頻放大器。美國、歐洲和日本在這方面發表過很多單晶毫米波積體電路的頻率轉換元件[1]-[5]。本研究群在先前電信國家型「K-頻段無線收發關鍵元組件之研究」及「38-GHz 線收發系統關鍵元組件技術」之群體計畫中，我們已經成功發展出20-38 GHz 頻段的關鍵元、組件技術[6]-[14]。接續之前的計畫，本計畫的目的為設計出40-48 GHz 超寬頻無線模組及電路技術之整合。

本計畫將在毫米波頻段設計微波單晶積體電路的超寬頻頻率轉換器，在未來的微波單晶積體電路技術發展上非常重要。

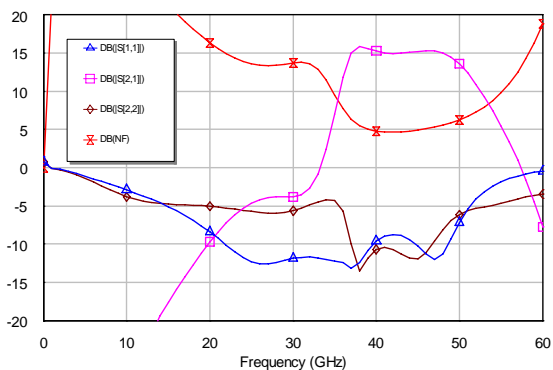
三. 研究方法與結果

低雜訊放大器(一)

本電路採用二級的放大電路，其電路架構如圖一所示：

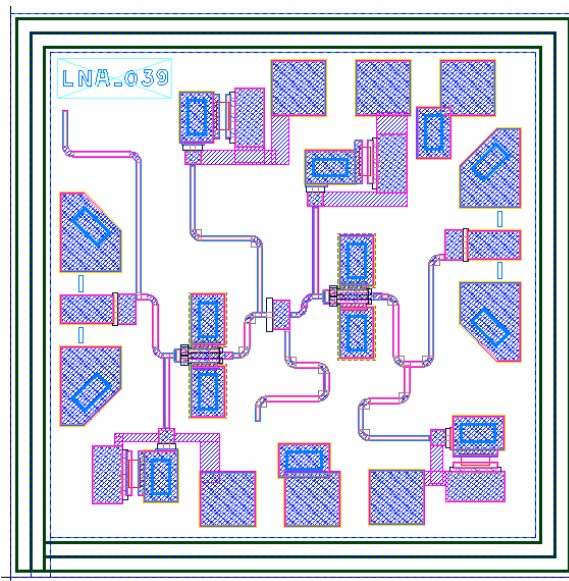


圖一、電路架構圖



圖二、整個電路的線性模擬結果

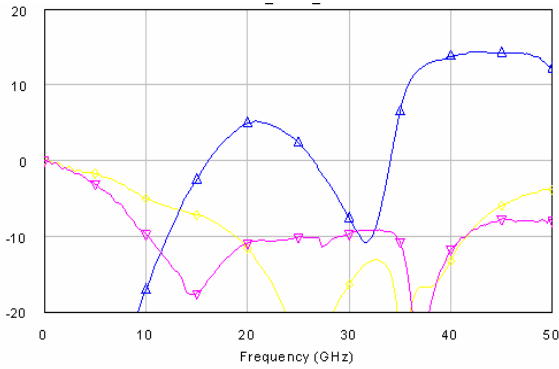
第一級及第二級所使用的電晶體均為 2 指 50 μm 的元件，偏壓為 2V，-0.75V，雖有較大的雜訊，但有較好的穩定性。在匹配方面，主要在第一級做低雜訊的匹配，先令 S11 匹配到低雜訊，再在第一級的輸出端做共軛匹配；而在第二級則主要做高增益的匹配，先令 S11 匹配到較高增益，再在第二級的輸出端做共軛匹配。最後，再將兩級串接，做最後的調整，以達成近似於目標的結果。匹配的電路同時使用開路截線以及短路截線去做匹配，可有助於寬頻的效果。在第一級及第二級的短路截線上均有一個 10 ohm 的電阻串聯大電容，其目的為改善穩定性。



圖三、低雜訊放大器電路佈局圖

所使用的電路模擬軟體為 AWR Microwave Office，對於一些特殊結構如 MIM 電容、轉彎、接地旁路電路等結構，使用全波分析軟體 SONNET 模擬，並代入 Microwave Office 做電路模擬。圖二為完整電路線性模擬的結果，從 38 GHz 到 48 GHz 都有超過 15 dB 的增益、S11 小於 -9 dB、S22 小於 -9 dB，電路雜訊指數小於 5.5 dB。電路佈局如圖三所示，面積

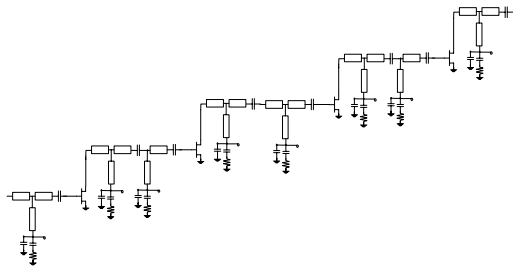
為 1.0 mm by 1.0 mm。圖四為完整電路量測結果，從 38 GHz 到 48 GHz 都有約 15 dB 的增益、S11 小於 -8 dB、S22 小於 -5 dB，電路雜訊指數為 5.5 dB。



圖四、二級的低雜訊放大器量測結果

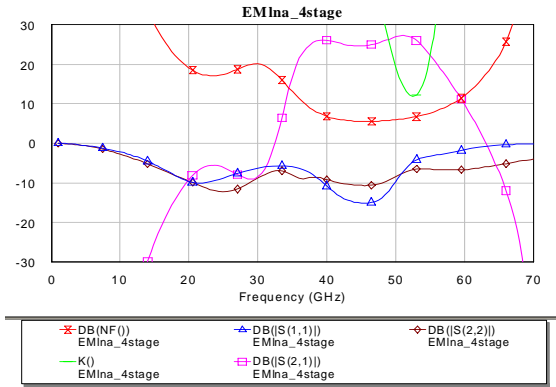
低雜訊放大器(二)

本電路採用四級的放大電路，其電路架構如圖五所示：

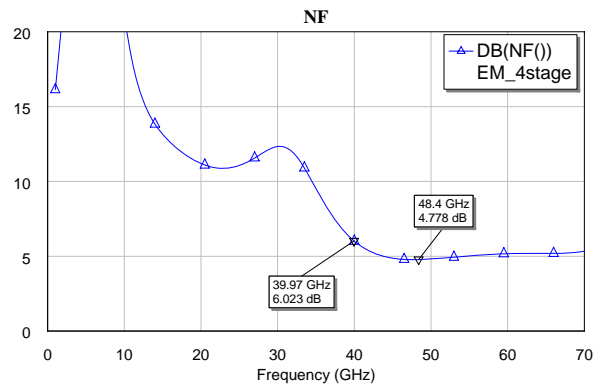


圖五、電路架構圖

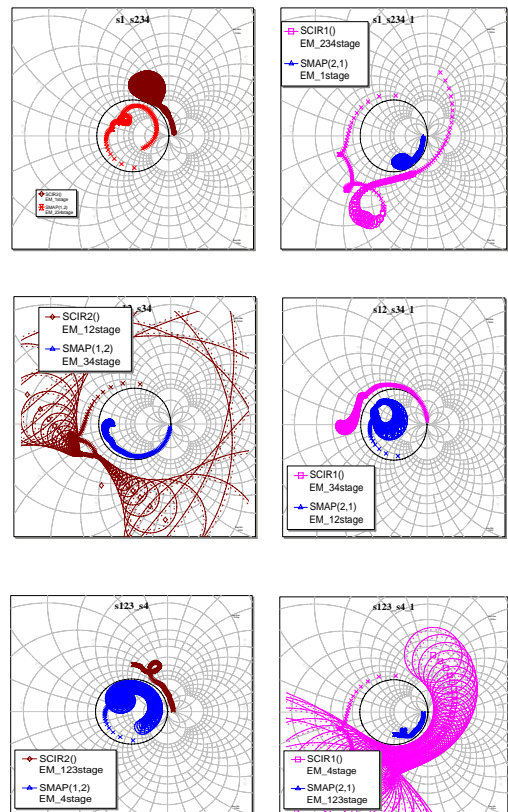
圖六為小訊號參數的模擬結果，可看出在 40~48 GHz 間都能有 25 dB 的增益。其輸出和輸入的反射損耗也將近有 10 dB，雜訊指數如圖七所示約 5 dB，高頻的雜訊模型是使用我們在 NDL 量測的元件雜訊參數所建立的。穩定度考量如圖八的級與級之間之穩定度考慮，其同頻率穩定度圓都不相交，和圖九的穩定度參數 K 在所有頻率都大於一。



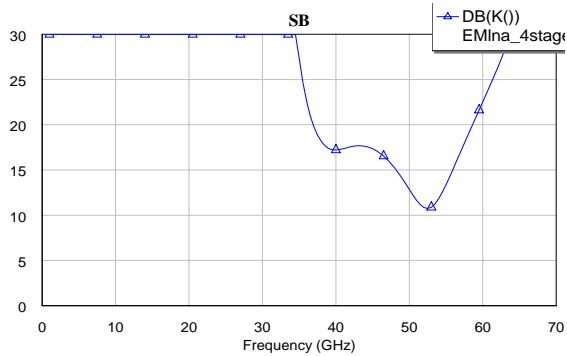
圖六、小訊號模擬結果



圖七、雜訊指數模擬結果

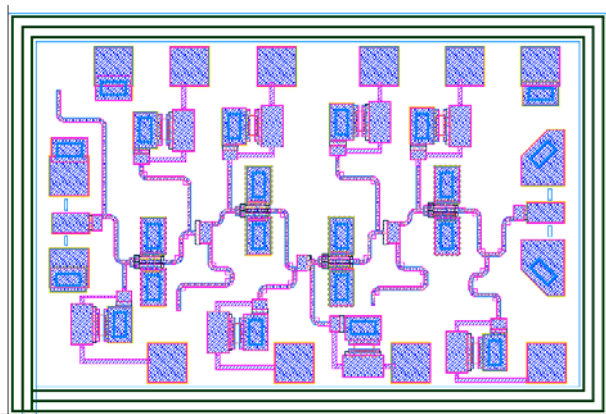


圖八、級與級間之穩定度考量

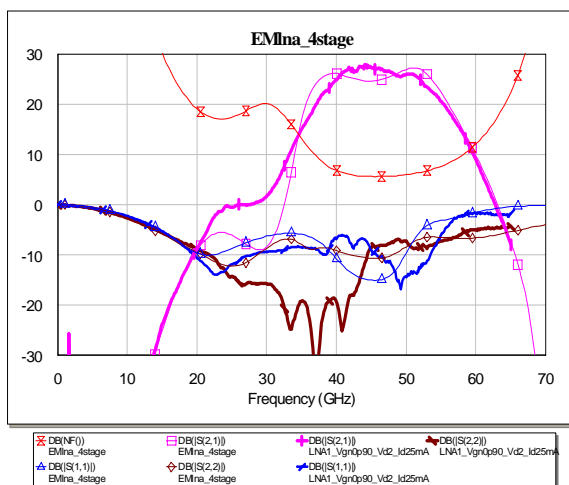


圖九、穩定度參數(K)

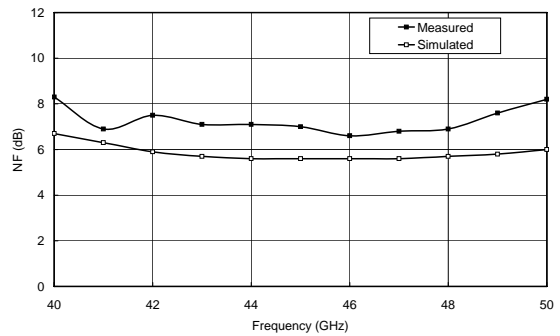
電路佈局如圖十所示，面積為 1.5 mm by 1.0 mm。圖十一為完整電路量測結果，從 38 GHz 到 48 GHz 都有約 25 dB 的增益、S11 小於 -8 dB、S22 小於 -8 dB。電路雜訊指數如圖十二所示。



圖十、低雜訊放大器電路佈局圖



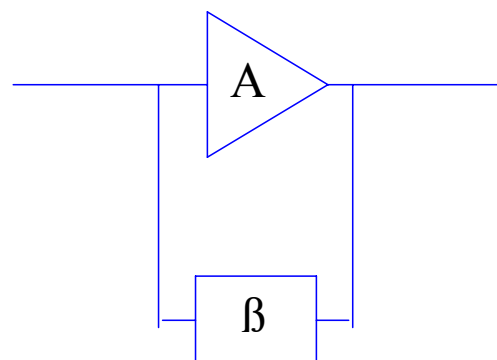
圖十一、小訊號量測與模擬結果



圖十二、電路雜訊指數量測與模擬結果

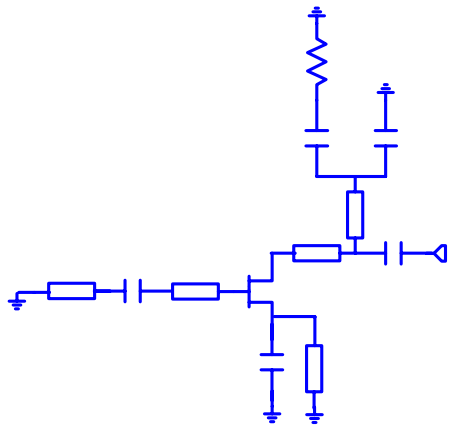
18.5-GHz 壓控振盪器

以下對所設計的 18.5-GHz 壓控震盪器做一個簡介。該振盪器的設計方法不採用一般的負阻設計法，而是採用傳輸分析 (transmission-analysis) 方法分析，將振盪器分成放大級及回授網路來兩大區塊來設計 (圖十三)。放大級主要是提供振盪器所需要增益以及補償電路中的損耗，回授網路主要是做頻率選擇以及提供適當的訊號大小及相位來做回授，使得振盪器在適當的頻率產生振盪。電路圖如圖十四，電晶體閘極總寬度為 2-指 100 μm ，MIM 電容作為直流

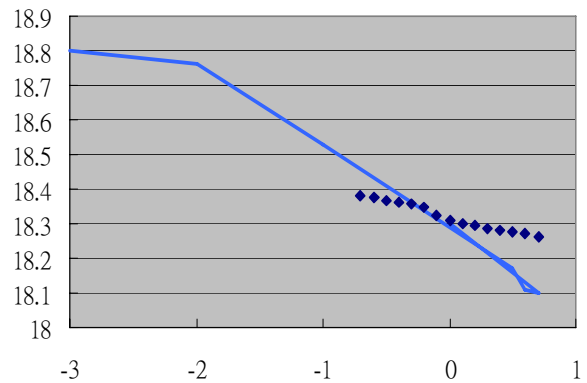


圖十三、A: Amplifier

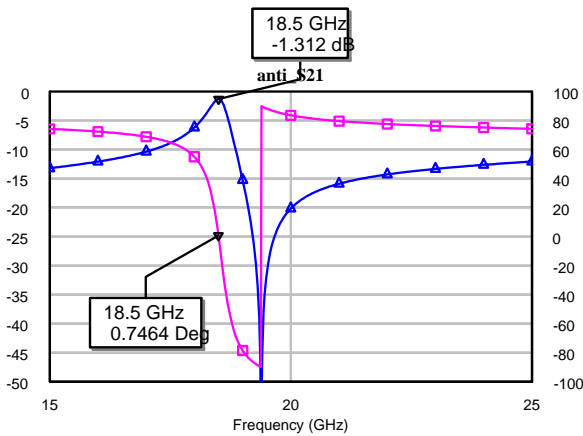
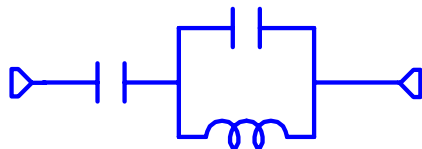
B: Feedback Network



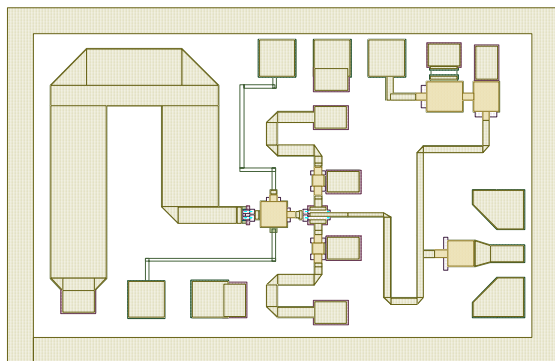
圖十四、電路圖



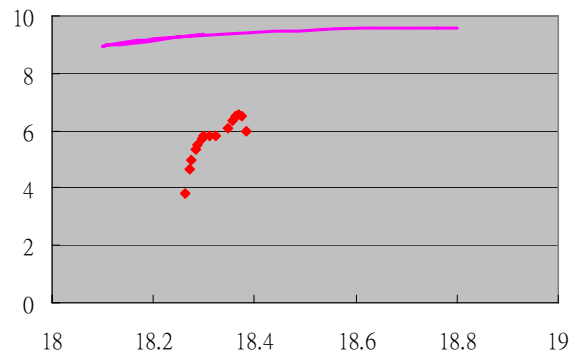
圖十七



圖十五



圖十六、18.5-GHz 壓控振盪器電路佈局圖



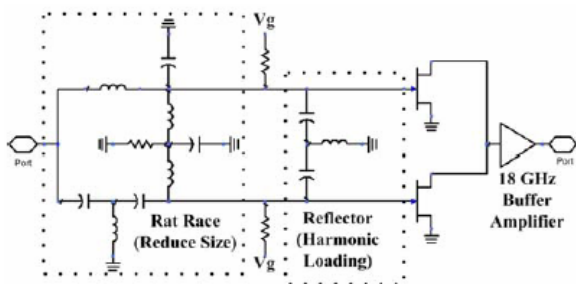
圖十八

隔絕與 RF 旁路。在本次的設計中，為了達到降低相位雜訊，因此在回授路中採取了如下的設計(圖十五)來提高共振腔的負載品質因數，在我們要設計的振盪頻率，使得圖十四的電路的兩個共振頻率點很靠近，因此在我們設計的中心頻率的 S21 相位變化會很劇烈，所以等效共振腔的負載品質因數會大大的提高。所以可以想見的整個振盪器的相位雜訊也會有明顯的改善。其中並聯共振腔是用短路的四分之一波長的傳輸線來完成，前方的串聯電容是用二極體偏壓在負偏壓的狀態的電容來完成，也是利用該二極體在不同偏壓下的電容值來達成頻率調變的機制。再利用傳輸分析方法中，去選取一個適當的虛擬接地點，後將振盪器電路的基本架構決定，接下來才開始電路之模擬與設計。此電路佈局如圖十六所示。如圖十七所示、電路圖如上圖有標記的點為振盪頻率對於控制電壓的量測結果，振盪頻率從

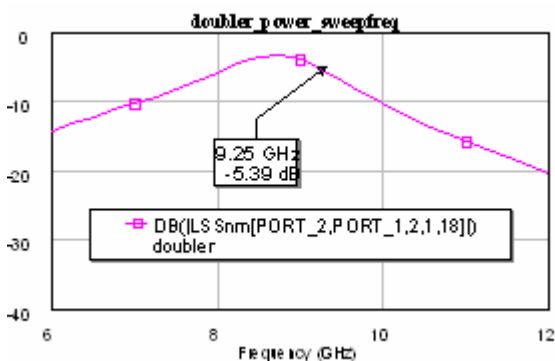
18.25 GHz ~ 18.4 GHz，實線則為模擬結果。圖十八所示為量測的輸出功率對於振盪頻率點的做圖，有標記的點為量測結果實線則為模擬結果。

大輸出功率的 18.5-GHz 2 倍頻器

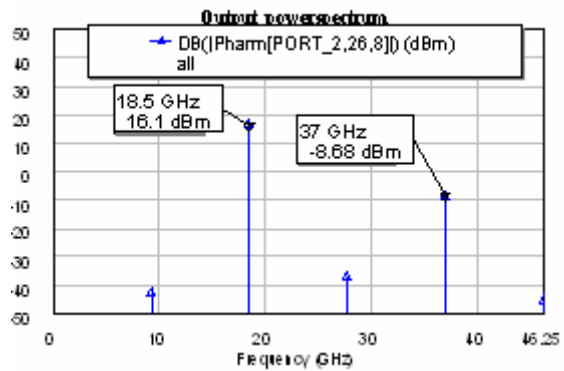
如圖十九所示，首先在系統的考量上，此次設計為第一個晶片元件，故假設前級供給之功率為 7 dBm 左右（考量到接線等等損失），第一個 B. A. 針對 9.25 GHz 的訊號加以放大，並考量在此處增益要有 8~9 dB，接下來使用縮小面積(Reduce Sized Rat Race) 提供 9.25 GHz 之訊號產生 180°的相位差，再由後方的兩個電晶體產生諧波項，而單數倍的頻率會因為 180°的相位差而相消，偶數倍的頻率則會產生 360°的相位差而加成，而此處的轉換損耗約為 4~5 dB 左右，最後針對所需要的 18.5 GHz 頻率設計一個緩衝放大器(Buffer Amplifier)，增益約要達到 7~8 dB 以滿足增益需求要有 10 dB，以及 P1dB 需有 15 dBm 的規格。



圖十九、倍頻器(Doubler Circuit)

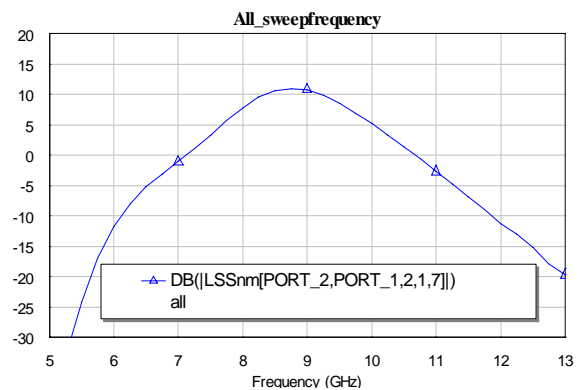


圖二十、功率掃描(Power Sweep)

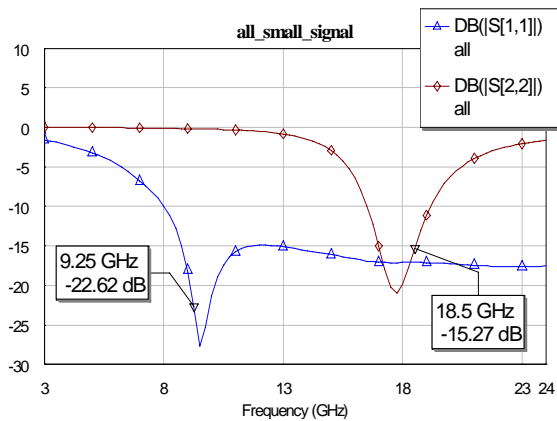


圖二十一、輸出頻譜(Output Spectrum)

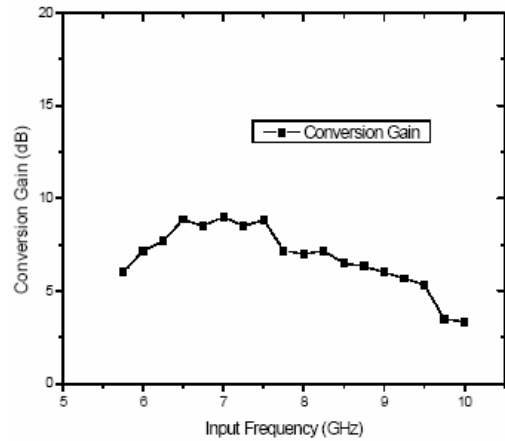
從圖二十，我們可以看出轉換損耗最好大約是-3.3 dB 左右，而 3 dB 頻寬大約是 8~9.7 GHz 左右，而因為擔心製程的誤差造成頻率飄移，也已經做過良率分析來做驗證，結果並不會影響到電路的表現。如圖二十一，看到在 18.5 GHz 的訊號可有高達 16 dBm 的輸出功率，但是也因為偶數頻加成的關係，所以 37 GHz 的輸出功率也有-8.68 dBm，在設計時因為考量到此訊號過大，故在電路中加入一段 $\lambda/4$ 的傳輸線，以及在供給混頻器訊號時，可以加上一個濾波器，將此一訊號除掉。同時，1st & 2nd 抑制均可以達到 40~50 dBm，是本次設計相當不錯的一部份。從圖二十二，我們可以看到在系統需求的頻帶中，均可以滿足要求增益要有 10 dB，此處我們假設打入的功率是 7 dBm。由圖二十三，S11 和 S22 均大於 15 dB，此處設計均有達到系統需求的目標。此電路佈局如圖二十四所示。



圖二十二、轉換增益(Conversion Gain)

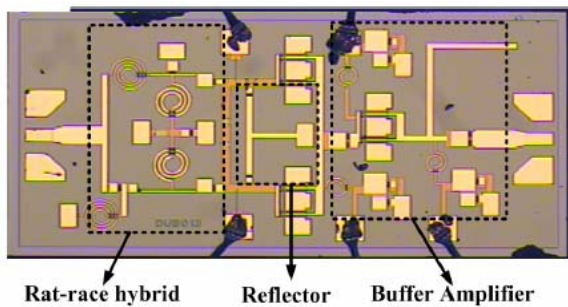


圖二十三、輸入損耗(Return Loss)

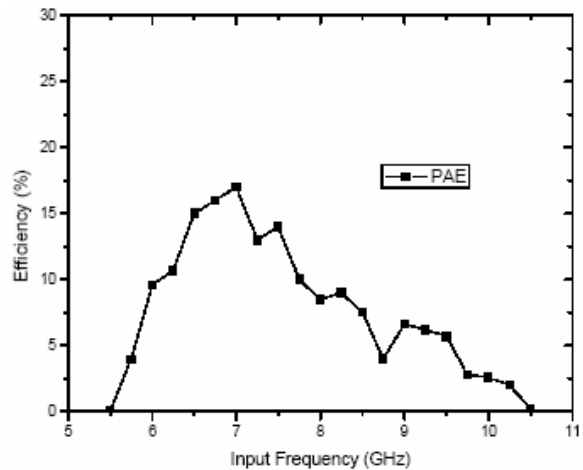


圖二十六、轉換增益(輸入信號強度: 5 dBm)

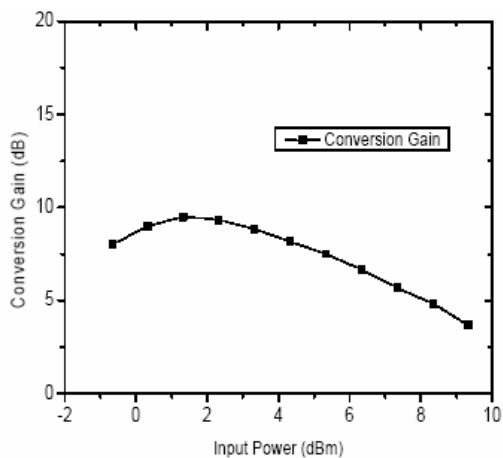
圖二十五為量測的轉換增益(輸入信號頻率: 7.5 GHz)，圖二十六為量測的轉換增益(輸入信號強度: 5 dBm)，圖二十七為量測的效益(輸入信號強度: 5 dBm)[32]。



圖二十四、倍頻器電路佈局圖



圖二十七、效益(輸入信號強度: 5 dBm)

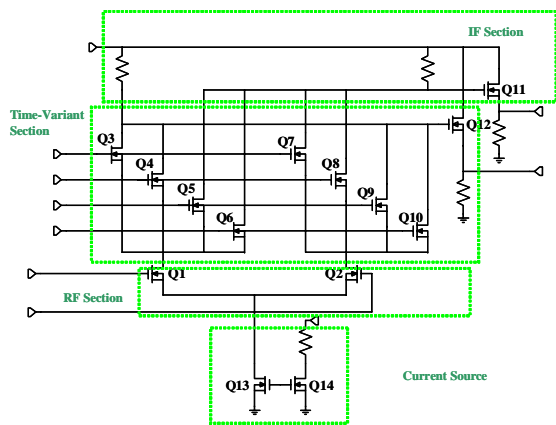


圖二十五、轉換增益(輸入信號頻率: 7.5 GHz)

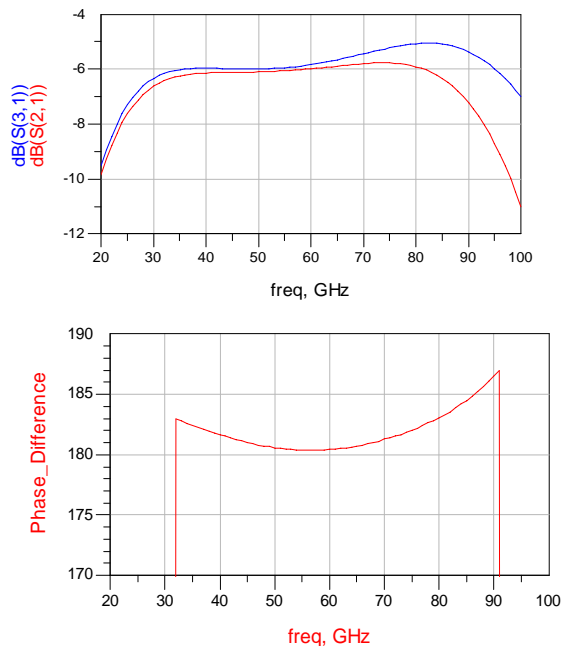
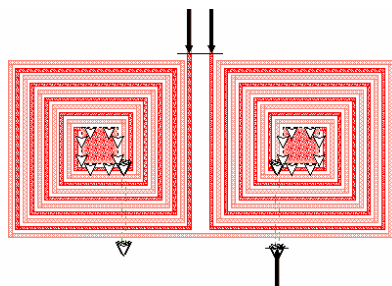
33-50 GHz 次諧波主動混波元件 (double-balanced sub-harmonic active mixer)

一個傳統的次諧波主動混波元件架構主要分成三各部份，如下圖二十八所示，第一是 RF 部分，由一共源級連接電晶體來當作增益級，第二部分則是時變級，也是主要 LO 頻率和 RF 頻率混頻的部分，最後則是 IF 部分。

此次諧波主動混波架構是一傳統的 Gilbert 元件做些變化。RF 輸入端先是由一轉換器將訊號分成 0° 和 180° ，分別進入混波器的 RF 電路 Q1 和 Q2，接著由時變級 Q3、

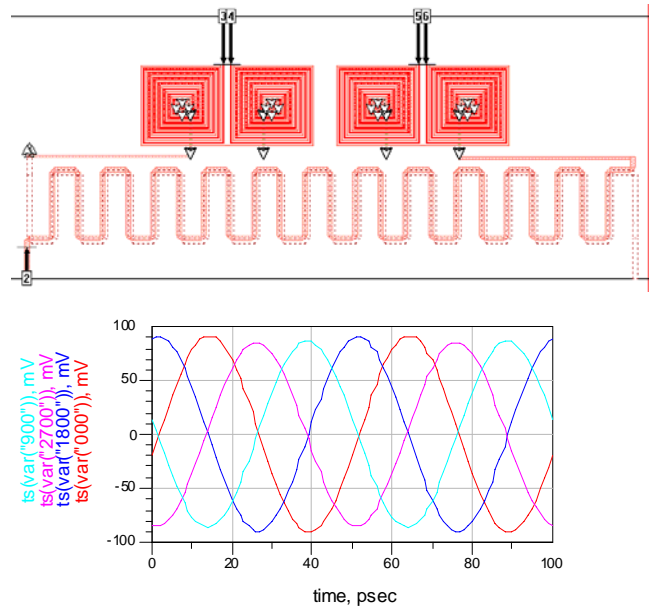


圖二十八、雙端平衡次諧波主動混波器電路圖



圖二十九、轉換器(transformers)

Q4、Q5、Q6、Q7、Q8、Q9、Q10 做混頻的動作，此時混頻 LO 頻率是 RF 頻率的一半，並且以四相位輸入混波器，最後由 IF 電路端取出 IF。而 LO 我們用一 90° Hybrid 加上兩個 180° 的轉換器(transformers)來產生 0°、180°、90°、270° 四相位。電流鏡是用 Q13 和 Q14 來實現，

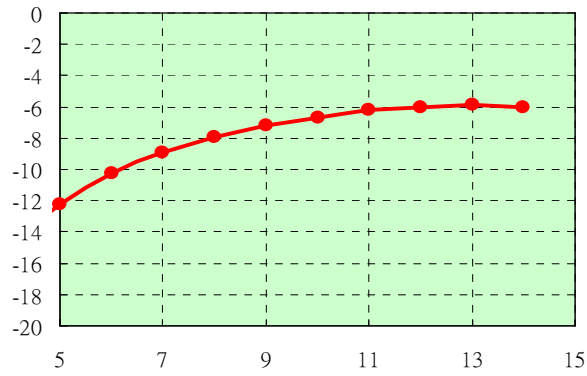


圖三十、四相位產生

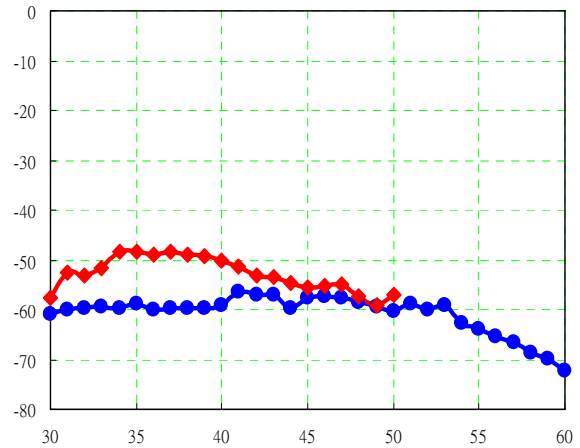
分別是 36-指和 6-指大小的電晶體。輸出端用一源級跟隨 (source follow) Q11 和 Q12 來做阻抗轉換。

LO 輸入四項位且頻率是 RF 頻率的二分之一，因此 RF 訊號被切換 (switched) 在四分之一 LO 驅動波形 (drive waveform) 週期，如此將造成等效 2 x LO

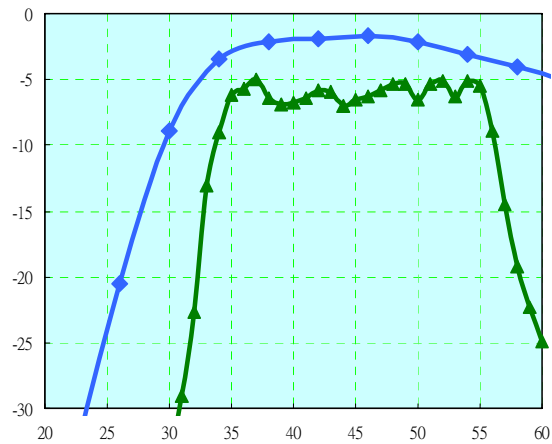
另外 RF 輸入端的轉換器 (transformers)，用 full wave EM 模擬軟體來模擬，模擬軟體是 sonnet9.52，而參數之前實驗室學長下過 testkit 驗證過，模擬結果為圖二十九。另外要實現一四相位 LO，用一 90° 耦合器 (Hybrid) 加上兩個 180° 的轉換器 (transformers) 來產生 0°、180°、90°、270° 四相位，電路如圖三十，相同的我們也用 fullwave EM 模擬。此電路的預計規格與量測結果如表一所列：本電路的量測皆由 150-um pitch-to-pitch 的探針在晶片上直接量測 (On-wafer probing)，圖三十一為量測轉換增益 (Conversion Gain) 對不同的 LO 功率變化，根據量測結果，我們可以知道當 LO 功率等於 15dBm 時會有最大的轉換增益 (Conversion Gain)，圖三十二為此雙端平衡次諧波主動混波器模擬與量測的轉換增益 (Conversion Gain)，可以看到模擬與量測趨勢



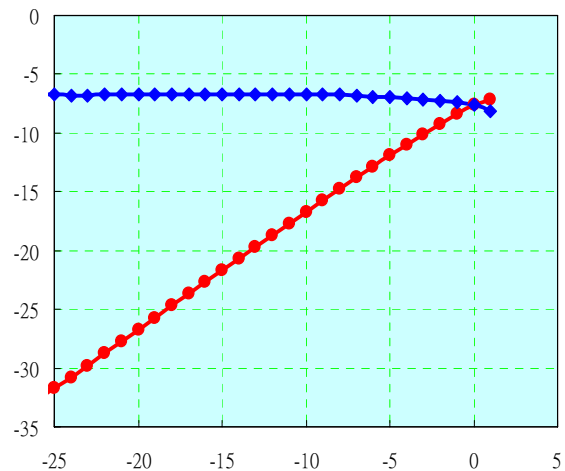
圖三十一、量測轉換增益(Conversion Gain)對不同的 LO power 變化



圖三十三、RF 到 LO 和 LO 到 RF 的隔絕度(Isolation)



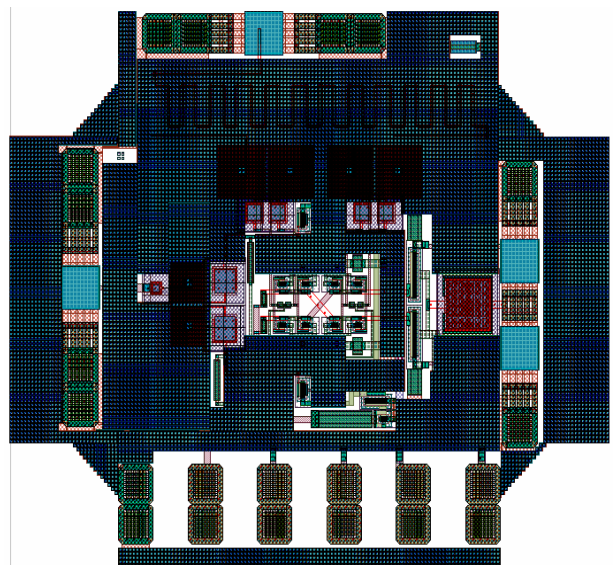
圖三十二、模擬與量測的轉換增益(Conversion Gain)



圖三十四、轉換增益(Conversion Gain)對不同的 RF input power 變化

一致，根據量測，在 RF 到 LO 和 LO 到 RF 的隔絕度(Isolation)，量測結果均大於 40dB，如圖二十所示。圖三十三量測轉換增益 35-45 GHz 有大於-6.5 dB 的轉換增益(Conversion Gain)。圖三十四是轉換增益(conversion Gain)對不同的 RF 輸入功率(input power)變化，此混波器的 P1dB 為-6dBm。此電路佈局如圖三十五所示。

本子計畫成功的實現了一個頻段 40-48-GHz 超寬頻射頻收發機所需的電路研製。經實際量測，這些電路可滿足收發模組之系統要求。由本計畫產出的論文有 19 篇，請參閱文獻[15]-[33]。



圖三十五、次諧波主動混波元件電路佈局圖

	Simulation	Measurement
Frequency (RF)	33~50GHz	35~55GHz
Frequency (LO)	(RF Freq)/2	(RF Freq)/2
Conversion Gain	-2dB	-6.5dB
Isolation(LO to RF)	> 20	> 40
Isolation(RF to LO)	> 20	> 40

表一、預計規格與量測結果

參考文獻

- [1] K. W. Chang, H. Wang, G. Shreve, J. Harrison, M. Core, A. Paxton, M. Yu, C. H. Chen, and G. S. Dow, "Forward looking automotive radar using a W-band single-chip transceiver," *IEEE Trans. on Microwave Theory* vol. 43, no. 7, part 2, pp. 1659-1668, July 1995.
- [2] H. Wang, Y. Hwang, L. Shaw, M. Ahmadi, M. Siddiqui, B. Nelson, D. Tait, B. Martin, R. Kasody, W. Jones, D. Brunone, and M. Sholley, "Monolithic V-band frequency converter chip set development using 0.2-micron AlGaAs/InGaAs/GaAs pseudomorphic HEMT technology," *IEEE Trans. on Microwave Theory Tech.*, vol. 42, no. 1, pp. 11-17, Jan. 1994.
- [3] Y. Itoh, K. Nakahara, T. Sakura, N. Yoshida, T. Katoh, T. Takagi, and Y. Ito, "W-band monolithic low noise amplifiers for advanced microwave scanning radiometer," *IEEE Microwave Guided Wave Lett.*, vol. 5, no. 2, pp. 59-61, Feb. 1995.
- [4] J. Muller, T. Grave, H. Siweris, M. Karner, A. Schafer, H. Tischer, H. Riechert, L. Schleicher, L. Verweyen, A. Bangert, W. Kenllner, and T. Meier, "A GaAs HEMT MMIC chip set for automotive radar systems fabricated by optical stepper lithography," *IEEE J. Solid-State Circuits*, vol. 32, no. 9, pp. 1342-1349, Sept. 1997.
- [5] S. A. Mass, *Microwave Mixer*, 2nd Edition, Artech House, Norwood, MA, 1992
- [6] F. L. Lin, C. W. Chiu, and R. B. Wu, "Coplanar waveguide bandpass filter -- a ribbon-of-brick-wall design", *IEEE Trans. Microwave Theory Tech.*, vol. 43, no. 7, part 1, pp. 1589-1596, July 1995.
- [7] C. W. Chiu, and R. B. Wu, "A moment method analysis for coplanar waveguide discontinuity inductances," *IEEE Trans. Microwave Theory Tech.*, vol. 41, no. 9, pp. 1511-1541, Sept. 1993.
- [8] Yu-Lung Tang and Huei Wang, "Triple-push oscillator approach: theory and experiments," *IEEE Journal of Solid State Circuits*, vol. 36, no. 10, pp. 1472-1479, Oct., 2001.
- (NSC 89-2219-E-002-042 and NSC 89-2213-E-002-178)
- [9] Chia-Chi Chang, Ren-Chieh Liu, and Huei Wang, "A 40-GHz push-push VCO using 0.25- μ m CMOS technology," *2003 Asia Pacific Microwave Conference Technical Digest*, vol. 1, pp. 73-76, Seoul, Korea, Nov., 2003. (NSC 89-2213-E-002-178, NSC 91-2219-E-002-042 and ME 89-E-FA06-2-4-6)
- [10] Pei-Si Wu, Chao-Hsiung Tseng, Tian-Wei Huang, and Huei Wang, "A singly balanced millimeter-wave mixer using a compact transformer," *2003 Asia Pacific Microwave Conference Technical Digest*, vol. 2, pp. 649-652, Seoul, Korea, Nov., 2003. (NSC 89-2213-E-002-178, NSC 90-2219-E-002-007 and ME 89-E-FA06-2-4-6)
- [11] Ren-Chieh Liu, Hong-Yeh Chang, Chi-Hsueh Wang, and Huei Wang, "A 63-GHz VCO using a standard 0.25- μ m CMOS process," *International Solid-State Circuit Conference (ISSCC)*, San Francisco, Feb., 2004. (NSC 89-2213-E-002-178 and ME 89-E-FA06-2-4-6)
- [12] United State Patent No.: US 6,310,522 B1, Huei Wang and Yu-Lung Tang, "Multiple-push oscillator," Oct. 30, 2001.
- [13] Republic of China Patent No. 165166, Yu-Jiu Wang, Kun-You Lin, and Huei Wang, "A millimeter-wave passive switch using impedance transformation networks," March 4, 2003.
- [14] Fong-Cheng Chang, Pei-Si Wu, Ming-Fong Lei, and Huei Wang, "A 4-41-GHz singly balanced distributed mixer using GaAs pHEMT technology," *IEEE Microwave and Wireless Component Letters*, vol. 17, no. 2, pp. 136-138, Feb. 2007.
- [15] Jeng-Han Tsai, Hong-Yeh Chang, Pei-Si Wu, Yi-Lin Lee, Tian-Wei Huang, and Huei Wang, "Design and analysis of a 44-GHz MMIC low-loss built-in linearizer for high-linearity medium power amplifier," *IEEE Trans. on Microwave Theory and Tech*, vol. 54, no. 6, pp. 2487-2496, Jun. 2006.
- [16] Ruey-Beei Wu, Huei Wang, Shi-Jong Chung, Chung-Hsin Lu, and Chun-Hsuing Chen, "Microwave activities in Taiwan," *2007 IEEE MTT-S International Microwave Symposium Digest*, Honolulu, HI, USA, Jun. 2007.
- [17] Hong-Yeh Chang, Huei Wang, and Wesley Lin, "A miniature 35-110 GHz modified reflection-type BPSK modulator using 65-nm CMOS technology," *2007 IEEE MTT-S International Microwave Symposium Digest*, Honolulu, HI, USA, Jun. 2007.
- [18] Shi-Fong Chou, Che-Chung Kuo, Zuo-Min Tsai, and Huei Wang, "A 40-GHz MMIC SPDT bandpass filter integrated switch," *2007 IEEE MTT-S International Microwave Symposium Digest*, Honolulu, HI, USA, Jun. 2007.
- [19] Shih-Yu Chen, Jen-Han Tsai, Pei-Si Wu, Tian-Wei Huang, and Huei Wang, "A Q-band miniature monolithic sub-harmonically pumped resistive mixer," *18th Asia*

- Pacific Microwave Conference Technical Digest*, , Dec, vol. 1, pp. 11-14, Yokohama, Japan, Dec. 2006.
- [20] Huei Wang, "Silicon-based monolithic millimeter-wave integrated circuits," *18th Asia Pacific Microwave Conference Technical Digest*, vol. 1, pp. 268-275, Yokohama, Japan, Dec. 2006.
- [21] Mei-Chen Chuang, Pei-Si Wu, Ming-Fong Lei, Huei Wang, Yu-Chi Wang, and Chan-Shin Wu, "A miniature 15-50-GHz medium power amplifier," *2006 IEEE RFIC Symposium Digest*, San Francisco, CA, Jun. 2006.
- [22] Pin-Chen Huang and Huei Wang, "A compact 35-65 GHz up-conversion mixer with integrated broadband transformers in 0.18- μ m SiGe BiCMOS technology," *2006 IEEE RFIC Symposium Digest*, San Francisco, CA, Jun. 2006.
- [23] Wei-Chien Chen, Shih-Yu Chen, Jeng-Han Tsai, Tian-Wei Huang, and Huei Wang, "A 38-48 GHz miniature MMIC subharmonic mixer," *European GAAS Conference Proceedings*, Paris, France, Oct. 2005.
- [24] Mei-Chao Yeh, Zuo-Min Tsai, and Huei Wang, "A miniature dc-to-50-GHz CMOS SPDT distributed switch," *35th European Microwave Conference Proceedings*, Paris, France, Oct. 2005.
- [25] Huei Wang, "Researches and applications of monolithic millimeter-wave integrated circuits at National Taiwan University," *WangJoint 30th International Conference on Infrared and Millimeter-wave and 13th International Conference on Terahertz Electroni*, vol. 2, pp. 622-623, Virginia, USA, Sept. 2005.
- [26] Hong-Yeh Chang, Pei-Si Wu, Tian-Wei Huang, Huei Wang, Yung-Chih Tsai, and Chun-Hung Chen, "An ultra compact and broadband 15-75 GHz BPSK modulator using 0.13- μ m CMOS process," *2005 IEEE MTT-S International Microwave Symposium Digest*, Long Beach, CA, Jun. 2005.
- [27] Zuo-Min Tsai, Mei-Chao Yeh, Ming-Fong Lei, Hong-Yeh Chang, Chin-Shen Lin, and Huei Wang, "DC-to-135 GHz SPST and 15-to-135 GHz SPDT traveling wave switches using FET-integrated CPW line structure," *2005 IEEE MTT-S International Microwave Symposium Digest*, Long Beach, CA, Jun. 2005.
- [28] Jeng-Han Tsai, Hong-Yeh Chang, Pei-Si Wu, Tian-Wei Huang, and Huei Wang, "A 44-GHz high-linearity MMIC medium power amplifier with a low-loss built-in linearizer," *2005 IEEE MTT-S International Microwave Symposium Digest*, Long Beach, CA, Jun. 2005.
- [29] Ming-Da Tsai, Huei Wang, Jui-Feng Kuan, and Chih-Sheng Chang, "A 70GHz cascaded multi-stage distributed amplifier in 90-nm CMOS technology," *2005 International Solid-State Circuit Conference (ISSCC)*, pp. 402-403, San Francisco, Feb. 2005.
- [30] Ren-Chieh Liu, To-Po Wang, Liang-Hung Lu, Huei Wang, Sung-Hsiung Wang, and Chih-Ping Chao, "An 80GHz travelling-wave amplifier in a 90nm CMOS technology," *2005 International Solid-State Circuit Conference (ISSCC)*, pp. 154-155, San Francisco, Feb. 2005.
- [31] Huei Wang, "Development of monolithic microwave and millimeter-wave integrated circuits at National Taiwan University," *International Joint Conference of the 6th MINT Millimeter-Wave International Symposium and the 7th Topical Symposium on Millimet*, pp.13-16, Seoul, Korea, Feb. 2005.
- [32] T. P. Wang and H. Wang, "A broadband 42-63-GHz amplifier using 0.13- μ m CMOS technology," *2007 IEEE MTT-S International Microwave Symposium Digest*, Honolulu, HI, USA, Jun. 2007.
- [33] W. R. Lee, S. F. Chao, Z. M. Tsai, P. C. Huang, C. H. Lien, J. H. Tsai, and H. Wang, "A high-efficiency broadband and high output power PHEMT balanced doubler with integrated balun," *2006 Asia Pacific Microwave Conference Technical Digest*.