



# 行政院國家科學委員會專題研究計畫成果期中報告

## 矽新型元件及模組技術研發(1/3)－子計畫二：矽(鍺)CMOS 光電技術及光連接應用

計畫編號：NSC 90-2215-E-002-034

執行期限：90年08月01日至91年07月31日

主持人：劉致為

國立台灣大學電子所

共同主持人：林中一

國立中興大學物理系

計畫參與人員：許博欽、華偉君

國立台灣大學電子所

### 一、中文摘要

金氧半二極體中，超薄氧化層會有很大的漏電流，利用穿透電流，產生新的元件，如 MOSLED、photodetector，且電子在穿過超薄氧化層時會形成缺陷(trap)而讓元件產生氧化層崩潰現象，造成元件無法使用。將矽晶圓在非常高真空(very high vacuum,  $< 10^{-6}$  torr)預烤再成長氧化層，使其表面及介面粗糙度(roughness)增加，增加金氧半發光二極體量子發光效率，並提高氧化層穩定度，並延長元件的使用時間。

**關鍵詞：**金氧半發光二極體、粗糙度、高真空

### Abstract

In the MOS tunneling diodes, ultrathin oxide has a significant leakage current. Utilize the tunneling current to form MOSLED, and photodetector. When the electrons tunnel through the oxide, traps are formed in the oxide, which leads to the oxide breakdown. In this work, the Si wafer was pre-baked under very high vacuum ( $< 10^{-6}$  torr) before RTO. This enhances the roughness of the surface of oxide and the Si/SiO<sub>2</sub> interface. Then, the roughness enhances the external quantum efficiency of MOSLED and improves the reliability of the devices.

**Keywords:** MOSLED、roughness、very high vacuum

### 二、緣由與目的

根據 2001 年的半導體產業 roadmap，氧化層的厚度可能要降到 2 奈米以下，如此超薄的氧化層不僅會造成穿透電流，還會因電流的通過在氧化層中產生缺陷而造成 SILC (stress induced leakage current)、軟性崩潰(soft breakdown)等現象。因此要

能利用穿透電流，產生新的元件，如金氧半發光二極體(MOSLED) [1]、金氧半光偵測器(photodetector) [2]，此外必須解決氧化層穩定度的問題。利用對矽晶圓作高真空 (Very High Vacuum,  $< 10^{-6}$  torr)預烤，再於其上成長氧化層，可以增加氧化層表面的粗糙度，增加金氧半發光二極體量子發光效率，並提高氧化層穩定度。因為此方法不需要太多成本即可用於氧化層製程中，厚植國內製程技術。

### 三、研究方法與成果

在矽基板上，阻值約為 1~10  $\Omega$ -cm，成長氧化層之前，分別於高溫 (1000°C)、高真空環境中預烤(pre-bake)矽晶圓，預烤壓力為  $10^{-6}$  torr 左右的高真空(very high vacuum)，再利用快熱氧化技術(rapid thermal oxide)成長 2~3 奈米的氧化層，於氧化層上面蒸鍍金屬鋁，利用光學微影術(photolithography)及濕式蝕刻製成 PMOS 電容元件。表面粗糙度為成長完氧化層後利用 AFM 量測其表面之圖像，如圖一(a)與(b)，分別為有無經高真空預烤，其 RMS 值分別為 1.5 與 0.1nm，可以發現有經高真空預烤過的氧化層表面比較粗糙，但是否意味著 Si/SiO<sub>2</sub> 的介面也較粗糙，因此我們在成長完氧化層後，以 HF 蝕刻掉氧化層後立即作 AFM 的量測，其介面與表面的粗糙度之關係在圖二，其點幾乎皆落在斜率等於一的線上，可以推測成長氧化層時為“conformal growth”。圖三為閘極偏壓在累積區時的能帶圖，當偏壓不夠大時，電洞穿透到矽介面的缺陷，此路徑並不能提供發光，能貢獻發光的路徑為當偏壓夠大，可使電洞穿透至矽進而與電子復合，發出 band-edge 的光，由於矽為非直接能帶的材料，此發光的過程聲

子與介面粗糙度的參與以求動量守恆，在 k-space 中，電洞從價帶到 electron valley 與電子復合以發光需動量  $0.85 (2\pi/a)$ ，如圖四，此動量可由介面的粗糙度所提供，剩下的由聲子來補足，在圖四中還有兩個 electron valley 分別垂直於紙面，若粗糙度越大，也就越多光發出，圖五為在不同的介面粗糙度下的 EL(Electroluminescence)，閘極電流為 100 mA，所有的發光的光譜皆可由 electron-hole-plasma 復合模型來模擬，此模型為在能量守恆下考慮電子與電洞的分布，並將其 convolution，圖五中括號內為不同的粗糙度與在閘極 100mA 下，不同的閘極電壓。為了確認此觀點，我們作了一系列的不同的介面粗糙度量測其量子發光效率，圖六便是在閘極電流為 100mA 下，不同的粗糙度與其發光效率的關係，利用 L-I (optical power vs. current) 量測，此光偵測器是緊貼著元件本身，以求能將所有的光皆接收到，由於我們是利用 Al 當電極，為不透明電極，面積為  $4 \times 10^{-2} \text{ cm}^2$ ，因此發光為沿著圓型 pattern 所發出，因此此發光效率與 pattern 的形狀大小皆有關，從圖六，其趨勢為粗糙度越大其發光效率越大，最大約為  $2.5 \times 10^{-6}$ ，大部份光皆被 Al 電極所遮擋住，因此實際上應大於此數值，可以發現當粗糙度大於 1nm，其量子發光效率有飽和的趨勢。此外，對閘極施以定電壓壓力(constant voltage stress)來量測元件在受電流壓力前後的閘極電壓與電流的關係。圖七為對傳統氧化層表面平坦的元件和有較大粗糙度的元件分別施以相同的 2V 定電壓壓力其閘極電流變化情形，內插圖為加壓力前後電流-電壓曲線 (I-V curve)。由圖中可見，傳統平坦氧化層的元件在該定電壓壓力很快地就有軟性崩潰(soft breakdown)的現象，但是氧化層表面有粗糙度的元件在該定電壓壓力卻沒有類似的崩潰現象。圖八為兩種元件的介電層崩潰時間統計圖(Time dependent dielectric breakdown plot)，其中 F 為元件錯誤率(failure rate)。圖中針對較粗糙的氧化層(其粗糙度大小約 0.85 奈米)及較平坦的氧化層(其粗糙度大小約 0.06 奈米)之元件施加 +2V 定電壓壓力，並對其發生 soft breakdown 現象的時間( $T_{BD}$ )進行統計。由圖中可以看出經過非常高真空預烤、表面有粗

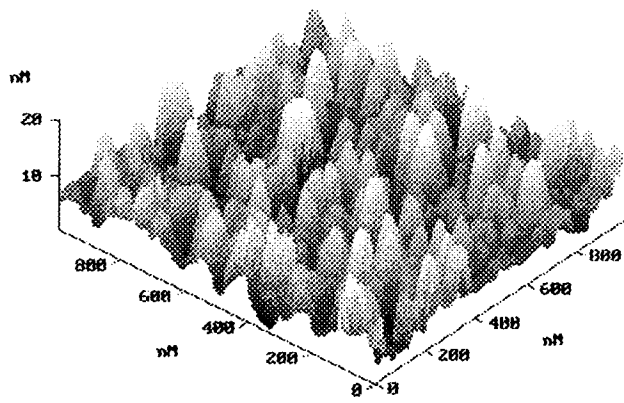
糙度的元件的  $T_{BD}$  值明顯比傳統表面無粗糙度的元件要高，也就是說，表面粗糙度增進了氧化層穩定度。造成此改善的理論可如圖八。在 PMOS 中，氧化層很薄的情形下有了穿透電流，電洞在穿過氧化層時會形成缺陷(trap)，當氧化層中缺陷數量達到一定的程度即會有軟性崩潰現象。對於電洞來說，若其穿過的氧化層表面有粗糙度，電洞會被散射而使其垂直表面的能量降低，故氧化層中的缺陷較難以形成，進而使軟性崩潰現象不容易發生。是故粗糙度提高了氧化層的穩定度，並增加元件的耐用度。對於 NMOS 而言，其原理亦同，但此時載子為電子。另一方面，金氧半發光二極體(MOSLED)之發光原理為元件加電壓後，載子會由電極穿透氧化層而在矽/氧化層介面進行復合(recombination)而發光。在元件連續使用會有發光強度降低的現象，一般推測是因為氧化層缺陷增多，導致穿透氧化層的載子在氧化層中就和缺陷復合而無法發光的緣故。圖十為具平坦與粗糙氧化層的 PMOS LED 之發光強度受定電壓壓力時間關係圖，由圖中可以看出傳統平坦的元件在發光使用一段時間之後，因為氧化層形成過多的缺陷，故發光強度降低了約 15%。但是表面及介面有粗糙度的元件則還維持相同的發光強度，由此可見，有粗糙度的元件，其氧化層中缺陷數量較少，可以印證如前段的假說。在 NMOS LED 的情形，也可看出相同的現象(如圖十一)，是故，氧化層表面的粗糙度的確提供了較好的氧化層穩定度。

#### 四、結論與討論

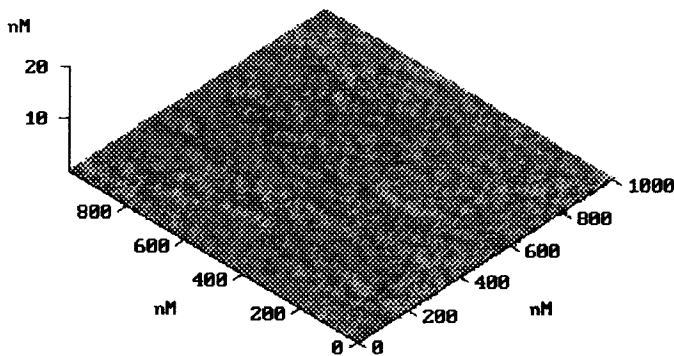
利用對矽晶圓作高真空預烤，再於其上成長氧化層，可以增加氧化層表面的粗糙度，增加金氧半發光二極體量子發光效率，並提高氧化層穩定度。因為此方法不需要太多成本即可用於氧化層製程中，厚植國內製程技術。

#### 五、參考文獻

- [1] C. W. Liu, et al., Appl. Phys. Lett. 77, 1111 (2000).
- [2] C. W. Liu, et al., IEEE Electron Devices Lett., Vol. 21, No. 6, pp. 307-309, June 2000.



(a)



(b)

Fig. 1 (a) and (b) are the surface morphologies from the AFM measurement of the PMOS devices with the device area of  $4 \times 10^{-2} \text{ cm}^2$  for different oxide roughness with and without very high vacuum pre-bake, respectively.

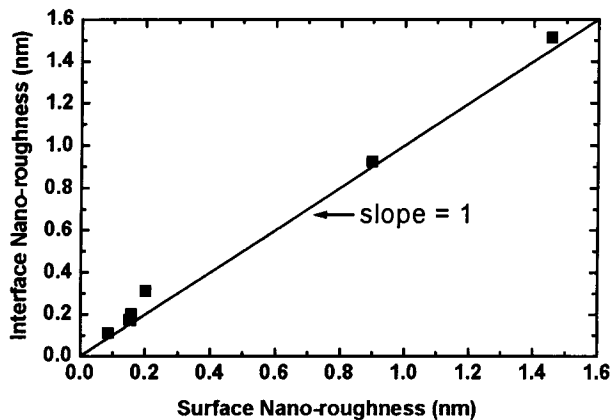


Fig. 2 The plot of surface oxide roughness vs interface roughness between Si/oxide. The linear relationship indicates the conformal growth of rapid thermal oxidation.

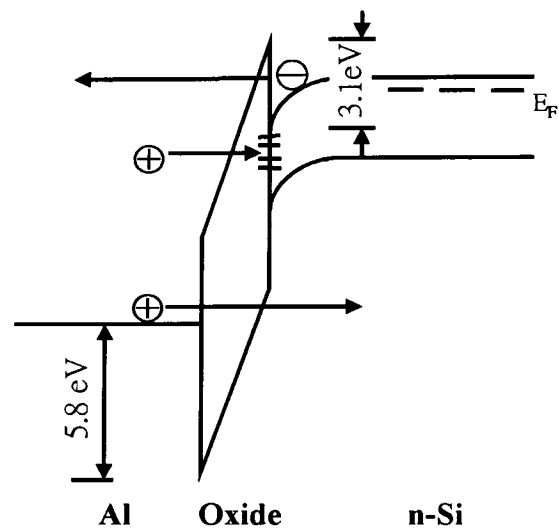
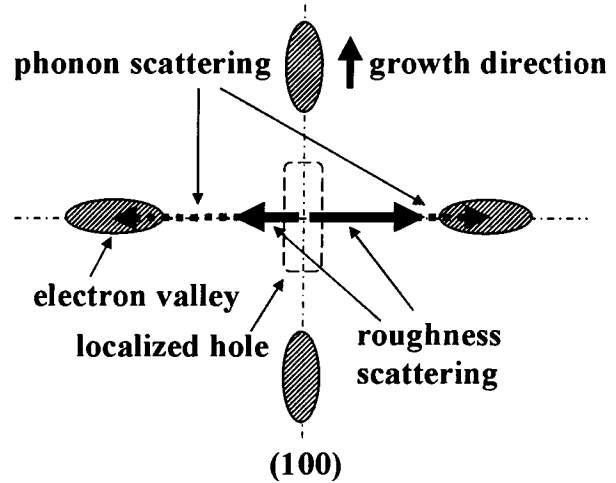


Fig. 3 The current components of a PMOS tunneling diode. The hole current tunneling to the interface states cannot contribute the radiative recombination.



### reciprocal space

Fig. 4 The picture of the radiative recombination in a MOS tunneling diode on (100) Si surface. Note that the two valleys perpendicular to the paper are not shown.

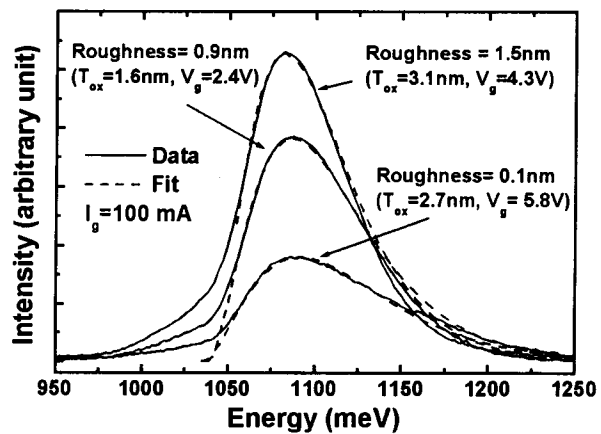


Fig. 5 The EL spectra of PMOS tunneling diodes with different oxide roughness. The oxide thickness and voltage are indicated in the parentheses

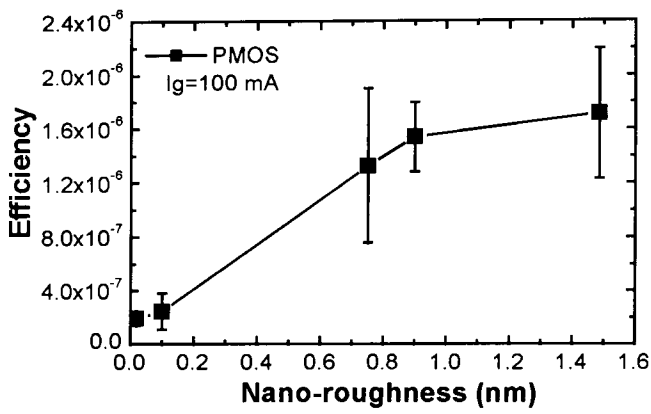


Fig. 6 The external quantum efficiency vs oxide roughness. The error bar is the standard deviation of external quantum efficiency for a set of devices.

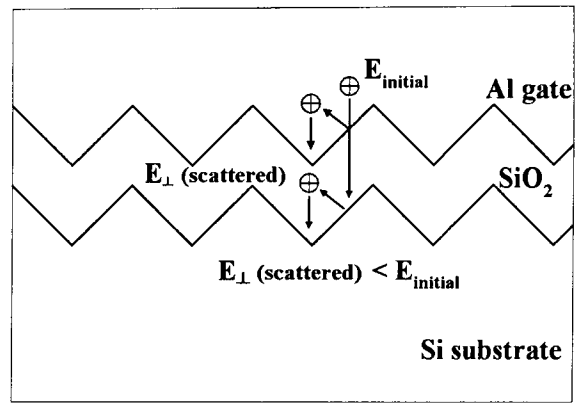


Fig. 9 粗糙度增進氧化層穩定度理論圖。穿透氧化層的電子由於表面不平坦而發生散射現象，進而降低電子能量，使其較難在氧化層中形成缺陷而增加氧化層穩定度。

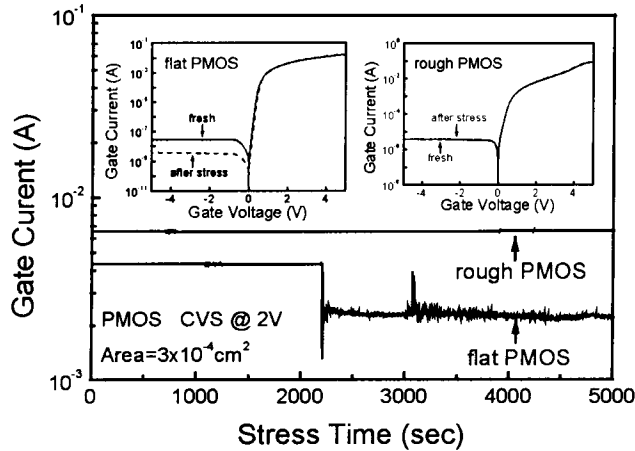


Fig. 7 PMOS 穿透二極體中，有無氧化層表面粗糙度的比較圖，圖中可看出傳統表面無粗糙度之元件在約 2200 秒發生軟性崩潰(softbreakdown)，但表面有粗糙度之元件則在 5000 秒內元件都相當穩定。

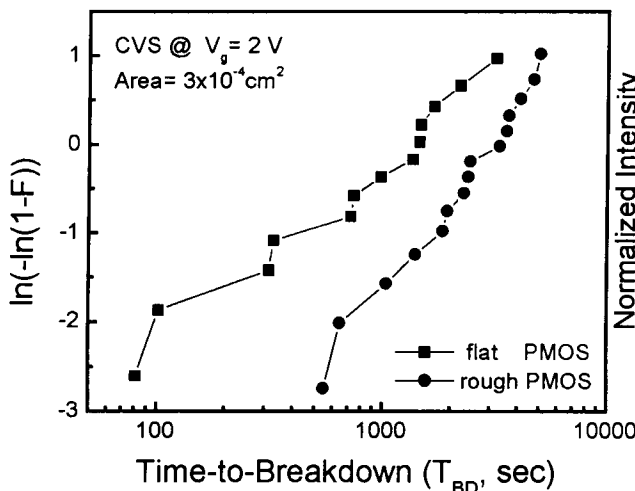


Fig. 8 PMOS 穿透二極體中，有無氧化層表面粗糙度之 Weibull-Plot(F 為元件錯誤率, failure rate)，圖中可看出表面有粗糙度之元件發生軟性崩潰的時間明顯比傳統表面無粗糙度之元件為久。

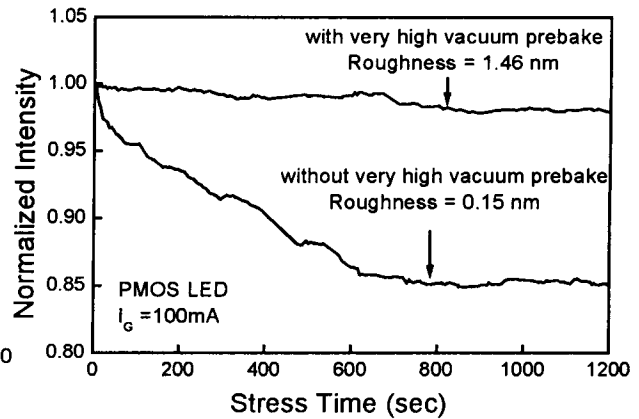


Fig. 10 PMOS LED 發光強度隨時間變化圖。由圖中可看出傳統表面無粗糙度的元件在約 1200 秒時，發光強度降低 15%，而表面有粗糙度(with very high vacuum prebake)的元件則維持差不多相同的水準。

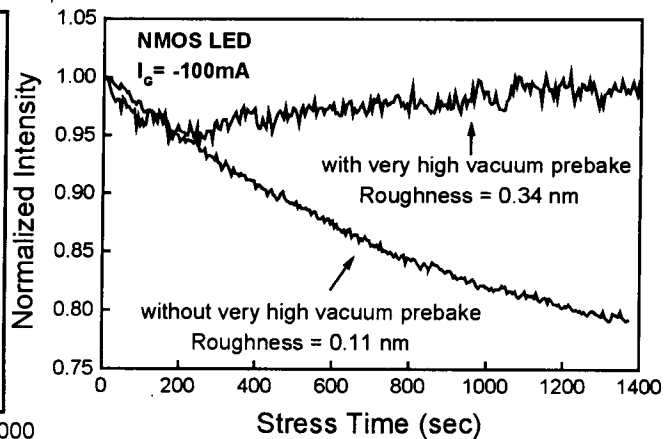


Fig. 11 NMOS LED 發光強度隨時間變化圖。由圖中可看出傳統表面無粗糙度的元件在約 1400 秒時，發光強度降低 20%，而表面有粗糙度(with very high vacuum prebake)的元件則維持差不多的水準。