

# 行政院國家科學委員會專題研究計畫 成果報告

## 總計劃

計畫類別：整合型計畫

計畫編號：NSC91-2215-E-002-042-

執行期間：91年08月01日至92年07月31日

執行單位：國立臺灣大學電子工程學研究所

計畫主持人：陳少傑

報告類型：精簡報告

報告附件：出席國際會議研究心得報告及發表論文

處理方式：本計畫可公開查詢

中 華 民 國 92 年 10 月 6 日

行政院國家科學委員會補助專題研究計畫成果  
報告

※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※

※※※

※

※ 數位相機晶片系統平台之研製 ※

※ Research on Digital Camera SOC Platform

※

※ ※

※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※※

※※

計畫類別：個別型計畫 整合型計畫(總計畫)

計畫編號：NSC91-2215-E002-042

執行期間：91年08月01日至92年07月31日

計畫主持人：陳少傑

本成果報告包括以下應繳交之附件：

- 赴國外出差或研習心得報告一份
- 赴大陸地區出差或研習心得報告一份
- 出席國際學術會議心得報告各一份
- 國際合作研究計畫國外研究報告書一份

執行單位：國立台灣大學電子工程研究所

中 華 民 國 九 十 二 年 七 月 卅 日

數位相機晶片系統平台之研製—總計畫

數位相機晶片系統平台之研製

Research on Digital Camera SOC Platform

計畫編號：NSC91-2215-E002-042

執行期限：91年08月01日至92年07月31日

主持人：陳少傑 國立台灣大學電子工程研究所

## 共同主持人：

蔡加春 臺北科技大學電子工程學系、

熊博安 國立中正大學資訊工程學系、

游竹 國立宜蘭技術學院電子工程技術系、

程仲勝 大葉大學電機工程學系

### 一、中文摘要

本總計畫涵蓋下列各項研究項目：子計畫一之晶片系統之正規驗證，子計畫四之 JPEG-2K 及介面，子計畫五之藍芽無線傳輸，子計畫六之晶片系統之連線分析與時脈樹合成，及子計畫七之晶片系統之平面規劃與繞線。

本計畫之主要的學術創新將著重於各相關之設計方法、藍芽、及 JPEG-2000 based 之無線數位相機晶片系統平台之實現。由於在此一晶片系統平台中，各工具間彼此依賴，環環相扣，唯有進行整合性研究，才能建立完善的設計平台環境與相關技術。而本計畫所完成的整體晶片系統設計平台，以及各子計畫所研發完成之軟體工具、含藍芽之數位相機 SOC 單晶片等，將可提供技術轉移給產業界，應用於其他快速離形設計及 Core-based 系統晶片之設計上。

### 二、結果與討論

#### 2.1 子計畫一

晶片系統之正規驗證  
SOC Formal Verification  
計畫編號：NSC 91-2215-E-194-008

主持人：熊博安 副教授  
國立中正大學資訊工程學系

#### 摘要

在這一年的計畫執行過程中我們共同達成了許多里程碑，成果比計畫之初預設的還豐碩。以數位相機晶片系統為對象，

我們發展並實作了一個「正規驗證平台」(Formal Verification Platform, FVP)，其主要可使使用者設定一個晶片系統、描述系統特性、整合一個使用者自己設計的矽智財以及在我們所提供的平台上驗證該智財。目前，FVP 支援兩種最熱門的晶片匯流排架構，亦即 ARM AMBA 及 IBM CoreConnect。平台中包含了典型的匯流排 master、典型的匯流排 slave、匯流排決策器以及匯流排橋(bridge)。平台的正規驗證是使用「狀態處理器」(SGM)工具。同時，FVP 提供使用者一個介面可以用來設定晶片系統並且完成自製智財之驗證。驗證過的智財亦可儲存於 FVP 以供日後重複使用。由經驗，我們發現 FVP 的確有助於智財的有效驗證。

#### 2.2 子計畫四

晶片系統平台之實現：JPEG-2K 及介面  
Implementation of an SOC Platform:

JPEG-2K and Interfaces

計畫編號：NSC 91-2215-E-197-001

主持人：游竹 助理教授

國立宜蘭技術學院電子系

#### 摘要

在計畫中我們針對新一代的靜態影像編碼標準 JPEG-2000 提出一個超大型積體電路單晶片系統架構的設計及週邊介面實現。在先前幾個年度計畫中，我們已成功開發出前端二維離散小波雙向轉換及後段的「本文算術編解碼器」的硬體架構設計，同時於今年度計畫裡，我們也完成了後段

的「嵌式方塊最佳截點編解碼器 (EBCOT)」的硬體架構設計及 RS-232 串列介面設計

## 2.3 子計畫五

晶片系統平台之實現：藍芽無線傳輸  
Implementation of an SOC Platform:  
Bluetooth Transceiver  
計畫編號：NSC91-2215-E002-039  
主持人：陳少傑 教授  
國立台灣大學電子工程研究所

### 摘要

本研究目標是設計一個CMOS藍芽系統的前端收發機。此計畫分為三個部分：前端接收器、鎖相迴路、前端傳送器。在前端接收器中我們採用中頻頻率在2MHz的低中頻架構，且採用一個複數帶通濾波器作為鏡像消除之用。在前端接收器中低雜訊放大器與混波器的設計，我們的低功率消耗電路已符合藍芽系統應用上的需求。在傳送器部份我們先介紹鎖相迴路之頻率合成器的電路架構和元件特性。此頻率合成器的整個電路佈局是使用台積電的0.25 微米製程，電路主要是利用 SpectreRF 做混合訊號的模擬。此晶片包含 79 個通道，可提供從 1260 MHz 至 1500 MHz 的頻率，可適用於藍芽系統的規格。另外我們的前端傳送器包含倍頻器、功率放大器、和多相位濾波器、所有的電路均採用台積電的0.25 微米製程。以上三個部分之晶片將被整合至一個單晶片。

## 2.4 子計畫六：

晶片系統之連線分析與時脈樹合成  
SOC Interconnect Analysis and  
Clock-Tree Synthesis  
計畫編號：NSC 91-2215-E-027-008

主持人：蔡加春 教授  
台北科技大學電子系

### 摘要

本研究在單晶片系統中利用灰關聯聚集的方法發展了一連串時脈繞線的方法，解決各種不同的時脈繞線的問題。這些方法利用插入適當的緩衝器後，進一步地縮短了時脈延遲時間與時脈傾斜誤差。實驗

結果證明在全域的時脈繞線上，我們提出的方法在時脈傾斜誤差，比 MMM 與 GMA 的方法，平均分別減少了 27.85% 與 15.67%。在單晶片系統上的細部時脈繞線，藉由插入緩衝器後，使得時脈傾斜誤差比率控制在 5% 以下。

## 2.5 子計畫七：

晶片系統之平面規劃與繞線  
SOC Floorplanning and Routing  
計畫編號：NSC 91-2215-E-212-005  
主持人：程仲勝 助理教授  
大葉大學電機工程學系

### 摘要

隨著製程技術日益進步，設計複雜度增加，晶片整合程度與線路密度的大幅提昇，於後端繞線階段前預先作繞線密度和擁擠程度的評估以及在電路繞線時考慮如何降低因相鄰連接線間寄生耦合現象所產生的串音(crosstalk)干擾，實為現今單晶片實體設計(physical design)最重要議題之一。

平面規劃(floorplanning)是 VLSI 實體設計初期相當重要的一環。以往平面規劃問題之研究常忽略降低繞線擁擠程度的考量，因而大大地增加繞線階段的失敗率。本計劃因此提出一個以繞線擁擠(routing congestion)程度為導向的後置平面規劃器(post-floorplanner)。而在電路繞線方面，我們亦提出一個能有效降低串音干擾的無格線(gridless)通道繞線器。此繞線器所產生之相鄰網列線段之間的距離是可變動的。

實驗結果證實所提出的平面規劃器及無格線通道繞線器分別在降低繞線擁擠程度及降低串音干擾有不錯的成果。

### 三、計畫成果自評

本計畫進行相當順利，原計畫書中所預計完成之各工作項目均已達成，過去一年來已有多篇論文發表 [1-78]。

### 四、參考文獻 (2002-8 – date)

- [15] Chu Yu, May 2003, "An Efficient Architecture for 2-D Biorthogonal Inverse Discrete Wavelet Transforms," IEEE Trans. on Consumer Electronics, vol. 49, no. 2, pp. 427-432. (SCI)

- [16] Chu Yu and Sao-Jie Chen, 2002, "Design of a Low-Cost VLSI Architecture for 2-D Biorthogonal Discrete Wavelet Transforms," Journal of I-Lan Institute of Technology, no. 9, pp. 11-18.
- [17] Chu Yu, Ying-Zhi Lin, and Viky Cheng, Aug. 2002 "VLSI architecture of a context-based arithmetic encoder for JPEG 2000," in Proc. The 2002 VLSI Design/CAD Symposium, pp. 464-467.
- [18] Tao-Wen Chung, Chu Yu, Guang-Huei Lin, and Sao-Jie Chen, Aug. 2002, "Design and implementation of 2-D discrete wavelet transform VLSI architecture for JPEG2000," in Proc. The 2002 VLSI Design/CAD Symposium, pp. 363-369.
- [19] Chu Yu, Dec. 2002, "Design of an area-efficient VLSI architecture for the arithmetic encoder," in Proc. The 2002 Workshop on Consumer Electronics, pp. 215-218.
- [20] 林增文、陳漢宗、程仲勝,"考慮電磁相容之通道繞線器" in Proceedings of the 2002 Taiwan EMC Conference, pp.155-160 , Oct. 2002.
- [21] Jong-Sheng Cherng"EMC-Driven River Routing," in Proceedings of the 2002 Taiwan EMC Conference, pp.167-171 , Oct. 2002.
- [22] 吳彬玄、程仲勝,"降低電磁干擾之後置平面規劃器" in Proceedings of the 2002 Taiwan EMC Conference, pp.172-175 , Oct. 2002.
- [23] Jong-Sheng Cherng and Sao-Jie Chen " An Efficient Multi-Level Partitioning Algorithm for VLSI Circuits," in Proceedings of the 16<sup>th</sup> International Conference on VLSI Design, Jan. 2003.
- [24] 程仲勝,"一個可減少危險區域的後置通道繞線處理器" in Proceedings of 二〇〇三年海峽兩岸科學學術研討會(CSCST 2003), May. 2003.
- [25] 陳漢宗、程仲勝,"考慮降低串音干擾的無格線通道繞線器" in Proceedings of 二〇〇三年海峽兩岸科學學術研討會(CSCST 2003), May. 2003.
- [26] P.-A. Hsiung and C.-Y. Lin, "Synthesis of Real-Time Embedded Software with Local and Global Deadlines," In Proceedings of the IEEE/ACM International Symposium on Hardware-Software Codesign and System Synthesis (CODES-ISSS 2003), ACM Press, California, USA, October 2003 (accepted for presentation).
- [27] W.-B. See, C.-W. Yang, P.-A. Hsiung, and S.-J. Chen, "Multiple-Protocol Mobile Data Terminal for Logistic Dispatching Applications," In Proceedings of the 2003 Annual Conference of the National Defense Integrated Logistic Support, October 2003 (accepted for presentation).
- [28] W.-S. Liao and P.-A. Hsiung, "FVP: A Formal Verification Platform for SoC," In Proceedings of the 16th IEEE International SoC Conference, Portland, Oregon, USA, September 2003 (accepted as regular paper).
- [29] W.-S. Liao and P.-A. Hsiung, "Modeling Hardware Systems with Complex Clock Synchronizations in the SGM Formal Verifier," In Proceedings of the VLSI Design / CAD Symposium (Hwalien, Taiwan), August 2003 (accepted for presentation).
- [30] W.-B. See, P.-A. Hsiung, and S.-J. Chen, "An Affordable Dispatching System for Logistic Applications," In Proceedings of the 6th Asia-Pacific Intelligent Transportation Systems Forum (Taipei, Taiwan), July 2003 (accepted for presentation).
- [31] W.-B. See, P.-A. Hsiung, and S.-J. Chen, "Framework Approach for System on Chip Software Development," In Proceedings of the International Symposium on VLSI Technology, Systems, and Applications (VLSI-TSA, Hsinchu, Taiwan), April 2003 (accepted for presentation).
- [32] P.-A. Hsiung, C.-Y. Lin, and T.-Y. Lee, "Quasi-Dynamic Scheduling for the Synthesis of Real-Time Embedded Software with Local and Global Deadlines," In Proceedings of the 9th International Conference on Real-Time and Embedded Computing Systems and Applications (RTCSA'2003, Tainan, Taiwan), February 2003 (LNCS post-conference proceedings to be published).
- [33] T.-Y. Lee, P.-A. Hsiung, I.-M. Wu, and F.-S. Su, "RESS: Real-Time Embedded Software Synthesis and Prototyping Methodology," In Proceedings of the 9th International Conference on Real-Time and Embedded Computing Systems and Applications (RTCSA'2003, Tainan, Taiwan), February 2003 (LNCS post-conference proceedings to be published).
- [34] W.-B. See, P.-A. Hsiung, S.-J. Chen, "Software Platform for Embedded Software Development," In Proceedings of the 9th International Conference on Real-Time and Embedded Computing Systems and Applications (RTCSA'2003, Tainan, Taiwan), February 2003 (LNCS post-conference proceedings to be published).
- [35] P.-A. Hsiung and S.-Y. Cheng, "Automating Formal Modular Verification of Asynchronous Real-Time Embedded Systems," In Proceedings of the 16th International Conference on VLSI Design, (VLSI'2003, New Delhi, India), pp. 249-254, January 2003.
- [36] P.-A. Hsiung and F.-S. Su, "Synthesis of

- Real-Time Embedded Software by Time-Extended Quasi-Static Scheduling,” In Proceedings of the 16th International Conference on VLSI Design, (VLSI'2003, New Delhi, India), pp. 579-584, January 2003.
- [37] P.-A. Hsiung and S.-Y. Cheng, “Automating Formal Modular Verification of Asynchronous Real-Time Embedded Systems,” In Proceedings of the International Computer Symposium, (ICS'2002, NDHU, Taiwan), pp. 173-179, December 2002.
- [38] T.-Y. Lee, P.-A. Hsiung, I-Mu Wu, and Feng-Shi Su, “ESSP: An Embedded Software Synthesis and Prototyping Methodology,” In Proceedings of the International Computer Symposium, (ICS'2002, NDHU, Taiwan), pp. 150-157, December 2002.
- [39] P.-A. Hsiung, T.-Y. Lee, and F.-S. Su, “Formal Synthesis and Code Generation of Real-Time Embedded Software using Time-Extended Quasi-Static Scheduling,” In Proceedings of the 9th Asia-Pacific Software Engineering Conference (APSEC'2002, Queensland, Australia), IEEE CS Press, pp. 395-404, December 2002.
- [40] T.-Y. Lee, P.-A. Hsiung, and S.-J. Chen, “TCN: Scalable Hierarchical Hypercubes,” In Proceedings of the 2002 International Conference on Parallel and Distributed Systems (ICPADS'2002, NCU, Taiwan), pp. 11-16, December 2002.
- [41] P.-A. Hsiung, W.-B. See, and T.-Y. Lee, “An Object-Oriented Application Framework for Verifiable Embedded Real-Time Software,” In Proceedings of the 13th Workshop on Object-Oriented Technology and Applications (OOTSIG'2002, Taichung, Taiwan), pp. 273-280, September 2002.
- [42] W.-B. See, P.-A. Hsiung, T.-Y. Lee, and S.-J. Chen, “Verification of Embedded Object-Oriented Software,” In Proceedings of the 13th Workshop on Object-Oriented Technology and Applications (OOTSIG'2002, Taichung, Taiwan), pp. 281-284, September 2002.
- [43] P.-A. Hsiung, S.-Y. Cheng, and T.-Y. Lee, “Compositional Verification of Synchronous Real-Time Embedded Systems,” In Proceedings of the 2002 VLSI Design / CAD Symposium (VLSI'02, Taitung, Taiwan), pp. 187-190, August 2002.
- [44] W.-B. See, P.-A. Hsiung, T.-Y. Lee, and S.-J. Chen, “Modular Mobile Dispatching System (MMDS) and Logistics,” In Proceedings of the 2002 Annual Conference on National Defense Integrated Logistics Support (ILS, Taipei, Taiwan), pp. 365-371, August 2002.
- [45] W.-B. See, P.-A. Hsiung, and S.-J. Chen, “Tunable Embedded System Development Platform,” In Proceedings of the 2002 VLSI Design / CAD Symposium (VLSI'02, Taitung, Taiwan), pp. 532-535, August 2002.
- [46] J. S. Chang, S. J. Chen, and T. D. Chiueh, “IETQ: An Incrementally Extensible Twisted Cube,” IEICE Trans. Fundamentals of Electronics, Communications, and Computer Sciences, Vol. E85-A, No. 5, pp. 1140-1151, May 2002.
- [47] P. A. Hsiung, T. Y. Lee, W. B. See, J. M. Fu, and S. J. Chen, “VERTAF: An Object-Oriented Application Framework for Embedded Real-Time Systems,” 2002 The 5th IEEE International Symposium on Object-Oriented Real-Time Distributed Computing, Crystal City, Virginia, USA, April-May, 2002 (Proc. pp. 322-329).
- [48] M. F. Hsiao, M. Marek-Sadowska, and S. J. Chen, “Crosstalk Minimization for Multiple Clock Tree Routing,” 2002 The 45<sup>th</sup> IEEE International Midwest Symposium on Circuits and Systems, Tulsa, Oklahoma, USA, August 4-7, 2002 (Proc. pp. 152-155).
- [49] T. Y. Lee, P. A. Hsiung, and S. J. Chen, “TCN: Scalable Hierarchical Hypercubes,” 2002 International Conference on Parallel and Distributed Systems, NCU, Taiwan, ROC, December 17-20, 2002 (Proc. pp. 11-16).
- [50] W. B. See, P. A. Hsiung, T. Y. Lee, and S. J. Chen, “Modular Mobile Dispatching System (MMDS) and Logistics,” 2002 Annual Conference on National Defense Integrated Logistics Support, Taipei, Taiwan, August 2002 (Proc. pp. 365-371).
- [51] M. F. Hsiao, M. Marek-Sadowska, and S. J. Chen, “A Crosstalk Aware Special Net Router,” 2002 VLSI Design/CAD Symposium, TaiTung, Taiwan, ROC, August 2002, (Proc. pp. 100-103).
- [52] M. H. Yen, S. J. Chen, and S. H. Lan, “A Three-Sided Rearrangeable Polygonal Switching Network for FPGA,” 2002 VLSI Design/CAD Symposium, TaiTung, Taiwan, ROC, August 2002, (Proc. pp. 207-210).
- [53] T. W. Chung, C. Yu, G. H. Lin, and S. J. Chen, “Design and Implementation of 2-D Discrete Wavelet Transform VLSI Architecture for JPEG2000,” 2002 VLSI Design/CAD Symposium, TaiTung, Taiwan, ROC, August 2002, (Proc. pp.363-366).
- [54] F. M. Shyu, T. Y. Ho and S. J. Chen, “Web-Based Distributed Routing Applications Using UML and Web Start,” 2002 VLSI Design/CAD Symposium, TaiTung, Taiwan, ROC, August 2002, (Proc. pp. 528-531).

- [55] W. B. See, P. A. Hsiung, and S. J. Chen, "Tunable Embedded System Development Platform," 2002 VLSI Design/CAD Symposium, TaiTung, Taiwan, ROC, August 2002, (Proc. pp. 532-535).
- [56] W. B. See, P. A. Hsiung, T. Y. Lee, J. M. Fu, and S. J. Chen, "Verification of Embedded Object-Oriented Software," 2002 The 13th Workshop on Object-Oriented Technology and Applications, Taichung, Taiwan, ROC, September 2002, (Proc. pp. 281-284).
- [57] P. H. Cheng, F. M. Shyu, J. S. Lai, S. J. Chen, S. C. Fan, "e-Hospital on Demand: Medical Application Services Architecture (MASA)," 2002 Medical Informatics Symposium in Taiwan, Taipei, Taiwan, ROC, October 2002, (Proc. pp. 45-50).
- [58] W. B. See, P. A. Hsiung, and S. J. Chen, "Software Platform for Embedded Software Development," 2003 The 9<sup>th</sup> International Conference on Real-Time and Embedded Computing Systems and Applications (RTCSA), Tainan, Taiwan, ROC, February 2003 (Proc. pp. 265-277).
- [59] M. F. Hsiao, M. Marek-Sadowska, and S. J. Chen, "Minimizing Inter-Clock Coupling Jitter," 2003 IEEE International Symposium on Quality Electronic Design, San Jose, USA, March 2003 (Proc. pp. 333-338).
- [60] J. P. Fang, Y. S. Tong, and S. J. Chen, "Simultaneous Routing and Buffering in Floorplan Design," 2003 International Symposium on VLSI Technology, Systems, and Applications, HsinChu, Taiwan, ROC, April 2003 (Proc. pp. ). (Postponed)
- [61] W. B. See, P. A. Hsiung, and S. J. Chen, "Framework Approach for System on Chip Software Development," 2003 International Symposium on VLSI Technology, Systems, and Applications, HsinChu, Taiwan, ROC, April 2003 (Proc. pp. ). (Postponed)
- [62] F. M. Shyu, J. J. Luh, J. S. Lai, S. J. Chen, and H. S. Chen, "Development of Problem-based e-Learning Systems on a Virtual Medical School," 2003 International Medical Informatics Association Working Group on Education Conference, Portland, Oregon, USA, April, 2003. (Proc. Paper Number 38)
- [63] M. F. Hsiao, M. Marek-Sadowska, and S. J. Chen, "A Crosstalk Aware Two-pin Net Router," 2003 International Symposium on Circuits and Systems, Bangkok, Thailand, May 2003 (Proc. pp. V-485 - V-488).
- [64] M. F. Hsiao, M. Marek-Sadowska, and S. J. Chen, "Minimizing Coupling Jitter by Buffer Resizing for Coupled Clock Networks," 2003 International Symposium on Circuits and Systems, Bangkok, Thailand, May 2003 (Proc. pp. V-509 - V-512).
- [65] J. P. Fang and S. J. Chen, "Tile-Graph Based Power Planning," 2003 International Symposium on Circuits and Systems, Bangkok, Thailand, May 2003 (Proc. pp. V-501-V-504).
- [66] P. H. Cheng, J. S. Lai, F. M. Shyu, H. S. Chen, J. J. Luh, and S. J. Chen, "Laboratory Data Exchange Using HL7-IE at NTUH," 2003 The 2nd Asia-Pacific and Cross-Strait HL7 Conference on Healthcare Information Standards, Taipei, Taiwan, ROC, August 2003 (Proc. pp. ).
- [67] J. P. Fang and S. J. Chen, "Tile-Graph-Based Power Planning," 2003 The 16th Annual IEEE International SOC Conference, Portland, Oregon, USA, September, 2003 (Proc. pp. ).
- [68] T. Y. Ho, Y. W. Chang, S. J. Chen, and D. T. Lee, "A Fast Crosstalk- and Performance-Driven Multilevel Routing System" 2003 International Conference on Computer-Aided Design, Santa Clara, California, USA, September, 2003 (Proc. pp. ).
- [69] W. B. See and S. J. Chen, "An Affordable Dispatching System," 2003 The 6<sup>th</sup> Asia-Pacific ITS Forum, Taipei, Taiwan, ROC, October 2003 (Proc. pp. ).
- [70] P. H. Cheng, F. M. Shyu, H. S. Chen, J. J. Luh, S. J. Chen, J. S. Lai, "Development of a Healthcare Information Exchange Infrastructure," 2003 Health Informatics Asia 2003, Singapore, November 2003 (Proc. pp. ).
- [71] F. M. Shyu, P. H. Cheng and S. J. Chen, "DSAM: A Distributed Simulated Annealing Model for Physical Design," 2003 VLSI Design/CAD Symposium, HuaLien, Taiwan, ROC, August 2003, (Accepted).
- [72] Chia-Chun Tsai, Yen-Chun Lu, Jan-Ou Wu, Wen-Ta Lee, and Trong-Yen Lee, "Clock Routing Methodology Based on Grey Relation Clustering," *Submit to. The 14th VLSI Design/CAD Symposium*, August 2003, ROC.
- [73] Chia-Chun Tsai, Po-Kuan Tien, Sheng-Bin Dai, and Wen-Ta Lee, "Power and Data Transfer Techniques Apply for RFID System," *Submit to. The 14th VLSI Design/CAD Symposium*, August 2003, ROC.
- [74] Pei-Yung Hsiao, Yu-Chun Hsu, Wen-Ta Lee, and Chia-Chun Tsai, "An Analog Design of Spatial Filter Embedded in the CMOS Image Sensor," *Submit to. The 14th VLSI Design/CAD Symposium*, August 2003, ROC.
- [75] Chia-Chun Tsai, Hsu-Heng Wu, and Wen-Ta Lee, "A Fractional Frequency Synthesizer Based on ADPLL," To appear in *2003 VLSI-TSA*, April



2003.

- [76] Wen-Ta Lee, Cherng-En Yeh, and Chia-Chun Tsai, “A Retargetable Viterbi Decoder IP Generator,” *2002 National Symposium on Telecommunication*, paper C-39, Dec. 2002, ROC.
- [77] Wen-Ta Lee, Ping-Hung Liu, Pei-Yung Hsiao, and Chia-Chun Tsai, “A Novel High-Performance VLSI Architecture for Motion Estimation Using Data Access Exchange,” *Proc. The 13th VLSI Design/CAD Symposium*, paper P-31, August 2002, ROC.
- [78] Wen-Ta Lee, Wen-Sheng Chiang, and Chia-Chun Tsai, “A Reversible VLSI Architecture for Analysis and Synthesis of Discrete Wavelet Transform,” *Proc. The 13th VLSI Design/CAD Symposium*, paper P-32, August 2002, ROC.

行政院國家科學委員會補助國內專家學者

出席國際學術會議報告

91年11月

6日

報告人姓名	陳少傑	服務機構 及職稱	國立台灣大學教授
時間 會議 地點	自91年11月1日至 91年11月2日 美國紐澤西普林斯頓大學	本會核定 補助文號	NSC-91-2215-E002-042
會議 名稱	(中文) 第二屆新興資訊技術會議 (英文) The 2 <sup>nd</sup> Annual Emerging Information Technology Conference (EITC 2002)		
發表論 文題目	(中文) 國立台灣大學之SOC研究活動 (英文) SOC Research Activities in National Taiwan University		

附件  
一

## 會議報告

撰寫人:陳少傑

91年11月6日

本人於10月31日(週四)下午5:25 pm 搭乘中華航空 CI012 班機,飛抵達紐約時已是當天下午七時多,即租車開往大會會議所在地,Princeton 大學附近之 Hyatt 旅館安頓妥當。第二天(11月1日週五)上午即前往 Princeton 大學之 Friend Center 參加研討會。會議議程上午 09:00-12:00 為共同參加之 Plenary Sessions I, II 安排學者報告有關 Nanotechnology/MEMS 之新知。下午 2:00-6:00 則安排有四組並行之議程,即 Nanaotechnology I, Nanotechnology II, System on Chip, 及 Bio-Informatics, 在不同之地點分別進行。我則選擇與自己研究興趣接近的 System on Chip 此一組別,聽取各專家學者在 System on Chip 方面的經驗,收獲良多。

第三天(11月2日週六)上午之 Plenary Sessions III, IV 安排專家學者報告有關 SOC 及 Bio-Informatics 之新知。本人應邀於 Plenary Session III 中介紹“國立台灣大學之 SOC 研究活動”獲得聽眾熱烈之迴響。下午 2:00-6:00 安排有四組並行之議程,即 MEMS I, MEMS II, System on Chip, 及 Bio-Informatics 等。我則參加 System on Chip 此一組別。

論文發表及會議結束後,本人即於11月3日下午9:25 搭乘中華航空 CI011 班機,經安克治,於11月5日上午六時多返抵國門。此次參與 EITC 2002 會議攜回之資料計有研討會議程簡介一冊,可供各界參考。

# 行政院國家科學委員會補助國內專家學者

## 出席國際學術會議報告

92 年 6 月

18 日

報告人姓名	陳少傑	服務機構 及職稱	國立台灣大學教授
時間 會議 地點	自 92 年 6 月 2 日至 92 年 6 月 6 日 美國加州 Anaheim	本會核定 補助文號	NSC-91-2215-E002-042
會議 名稱	(中文) 第 40 屆設計自動化會議 (英文) The 40 <sup>th</sup> Design Automation Conference, (DAC 2003)		
學生參 展題目	(中文) 多階繞線器 (英文) A Multi-Level Full-Chip Router		

附件二

## 會議報告

撰寫人:陳少傑

92年6月18日

本人於6月1日(週日)搭乘中華航空 CI008 下午 22:40 班機，飛抵達洛杉磯時已是當天下午七時多，即搭乘巴士前往大會所在地，Anaheim Convention Center 附近之 Crowne Plaza 旅館安頓妥當。

大會第一天(6月2日週一)上午即前往 Anaheim Convention Center 報到並參觀 University Booth 及廠商之展示會。台大這次參加 DAC 的 University Booth，展出的主題為 A Multi-Level Full-Chip Router，參展時間是 6/2~6/4 三天，由張耀文教授及本人所共同指導的博士生(何宗易)每天固定用一小時在所屬攤位用 Poster 及 Powerpoint 投影片做程式的解說，並向聽眾做一簡單的展示。平均一天有三到五個人對我們的研究感興趣，進而跟我們討論，藉由互相討論也讓我得到不少的收穫。有關之網頁為：<http://www1.acm.org/sigs/sigda/programs/UniversityBooth/Ubooth2003/>。

第二天(6月3日週二)的會議議程上午 09:30-10:00 為共同參加之 Opening Session 安排 ARM 公司之總裁 Sir Robin Saxby 報告“100nm: A giant Leap for Mankind”。10:30-6:30 則安排有五組並行之議程，在不同之地點分別進行。我則選擇與自己研究興趣接近的 Special Session 或 Embedded System 此一組別，聽取各專家學者在該方面的經驗，收穫良多。晚上 6:30-9:00pm 則參加 PhD Forum。

第三天(6月4日週三)白天所參加之會議議程與前一天相同。晚上 7:00-10:00pm 坐巴士前往狄斯奈樂園的 California Adventure Park 參加 Wednesday Night Party 晚會。第四天(6月5日週四)之活動與前一天大致相同，晚上則無活動。

第五天(6月6日週五)參加一整天的 Tutorial 課程，由 University of Bologna 的 Luca Benini 教授，Stanford University 的 Giovanni De Micheli 教授，Philips Research Labs 的 Kees Goossens 研究員及 Eonic Systems 的 Eric Verhulst 研究員等人就“Assembly an SOC: Communication, Architectures and Protocol,”此一主題做完整之介紹。課程結束後，本人即於當天搭乘巴士前往洛杉磯機場搭乘中華航空 6月7日 01:15 之 CI007 班機，於6月8日上午六時多返抵國門。此次參與 DAC 2003 會議攜回之資料計有研討會議程簡介一冊，會議論文集 CD 可供各界參考。