

行政院國家科學委員會專題研究計畫 期中進度報告

以隨機有限元素與可靠度分析方法探討覆晶構裝件之疲勞
壽命分佈(1/2)

計畫類別：個別型計畫

計畫編號：NSC92-2212-E-002-073-

執行期間：92年08月01日至93年07月31日

執行單位：國立臺灣大學機械工程學系暨研究所

計畫主持人：吳文方

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 93 年 5 月 25 日

行政院國家科學委員會專題研究計畫進度報告

以隨機有限元素與可靠度分析方法探討覆晶構裝件之 疲勞壽命分佈(1/2)

Investigation of Fatigue Life Distribution of Flip Chip Packages through Stochastic Finite Element and Reliability Analysis (1/2)

計畫編號：NSC 92-2212-E-002-073 (第一年)

執行期限：92年8月1日至93年7月31日

主持人：吳文方 國立台灣大學機械工程學系

計畫參與人員：蔡宗翰、吳志賢 國立台灣大學機械工程學系

一、中文摘要

本研究沿用一般構裝設計者較熟悉之構裝力學及疲勞分析方法，針對電子構裝力學實測結果的離散性進行一些探討。在本年度的計畫中，我們首先比較數種覆晶構裝結構之優劣，進而深入探討其中兩種覆晶構裝於熱負載下之結構參數變異對熱應力與疲勞壽命的影響，並比較疲勞壽命對於幾何參數之敏感度。研究結果發現，於各項參數中，以錫鉛凸塊有關之參數變異對熱應力與疲勞壽命的影響較為顯著，而其他參數對於不同覆晶構裝結構也有某些程度的影響。以上結果將可作為本計畫後續以隨機程序、統計方法等探討電子構裝可靠度分析的參考基礎。

關鍵詞：覆晶構裝、參數敏感度分析、隨機程序、統計方法

Abstract

To study the fatigue life scatter of the electronic packages, traditional mechanics analysis is adopted in the present study. In particular, a finite element analysis is employed to find the maximum stress and strain of a certain type of flip-chip package subjected to thermal-cyclic loading. The fatigue life of the package is then determined based on a modified

Coffin-Manson relation. Parameter sensitivity study is then carried out. It is found that, among different studied parameters, the geometric shape of the solder bump affects the fatigue life of the package the most. Other parameters also affect the package reliability in certain degrees. The result provides us a basis for the future study of electronic package reliability through the employment of stochastic process or statistical method in the second phase of the present study.

Keywords: flip-chip package, parameter sensitivity study, stochastic process, statistical method

二、前言

覆晶構裝是晶片藉由接點與錫鉛凸塊(solder bump)直接與基板對面接合，由於在高溫製程中，晶片與基板熱膨脹係數的差異，造成接點與錫鉛凸塊間產生應力與應變。若以環氧底膠填充其間，可使接點與焊錫凸塊受到束縛，有效分散與降低應力與應變所造成的影響，避免晶片角邊焊錫凸塊接點產生應力集中造成破壞。但環氧底膠的填充，卻造成了晶片彎曲(die bending)的情形，加上晶片表面常因製程的不完美產生缺陷裂縫，使得在缺陷附近產生應力集中而發生晶片斷裂

(die crack)現象[1]。此外，倘若電子構裝本體各層間之剪應力過大，則會發生所謂的脫層(delaminate)現象。

由上述可知，電子構裝產品除了電路設計複雜外，其力學行為亦相當複雜，尤其在覆晶構裝中，結構的精密與材料的複雜都大大的提高力學分析或一般強度、結構測試的困難，若是以實驗測試的方法更是要耗費大量的時間，因此如能以有限元素分析模擬覆晶構裝之力學行為，可節省時間與降低實驗困難，達到有效了解整體覆晶構裝力學行為之目的。

依據以上現象及說明，並考量本研究探討覆晶構裝件壽命分佈之最終目的，在本年度之計畫工作中，我們首先探討覆晶構裝結構中 solder bump 和各層 (如 die 或 substrate) 間之熱應力及與塑性應變分佈。

三、文獻探討

隨著電子構裝技術日漸成熟，其連接材料的錫鉛共熔合金的可靠度問題也日益受到重視[2]，許多學者致力於此方面的研究，其中 Tien 等人曾以實驗方法探討潛變對錫球造成的疲勞破壞[3]；Pardar 等人曾應用有限元素法分析 LCC 構裝的可靠度問題，探討不同升降溫曲線對錫鉛共熔合金內部應力之影響[4]；Guo 等人曾以實驗配合 Coffin-Manson 關係式預測錫球之疲勞壽命，發現與時間和溫度有關之非彈性應變是造成錫球破壞之主因[5]。

近年來對於溫度循環作用下疲勞壽命分析應用於覆晶構裝的相關研究很多，如 Yeh 等人即曾對覆晶式組裝結構，使用參數化的有限元素分析來驗證設計及製程參數對於可靠度之影響，並且說明使用二維及三維有限元素模型兩者的結果趨勢十分接近[6]；Lau 等人曾探討有無液狀底部封膠之可靠度，發現有液狀底部封膠之可靠度較無液狀底部封

膠為佳[7]；Wang 等人曾分析底部封膠及錫球潛變行為對翹曲量之影響[8]；Madenci 等人曾指出疲勞破壞的位置發生於幾何及材料不連續處，也就是錫球與晶片及電路板連接處，而有底部封膠者，其應力集中現象較無底部封膠者不明顯[9]；Goh 等人曾在溫度循環負載下，以二維模型及彈塑性材料之錫球來分析、探討晶片大小、錫球高度、錫球間距、錫球直徑、電路板厚度及底部封膠材料對錫球可靠度的影響[10]；Teo 曾探討錫球材料、晶片大小、黏著墊種類及底部封膠材料在溫度循環、功率循環、穩態溫溼度測試及高溫測試下的表現[11]；Pan 等人曾使用電腦模擬配合不同的壽命預估模式探討覆晶之錫球壽命[12]；Yao 等人曾使用有限元素模型比較二維和三維覆晶構裝體的熱應力分析[13]；Darbha 等人曾使用有限元素法探討有無封膠對覆晶結構錫球的影響[14, 15]；Tsai 等人曾針對 CSP 之 SOC (substrate on chip) 產品進行多種 on board 可靠度實驗，透過觀察錫球之破壞情形求出產品之壽命可靠度，討論其破壞機制，並提出改善之方法[16]。

此外，國內學界近年來在覆晶構裝方面的研究結果也不少，其中包括袁俊誠曾探討凸塊形狀、大小及排列之改變對覆晶構裝體強度和翹曲的影響[17]；陳碩鴻曾探討溫度循環數、溫度範圍及溫變率三種參數對於電子元件、小型電子電路模組及表面黏著式 SOP IC 焊接點的影響[18]；慈復明曾經模擬覆晶 CSP 電子構裝接點，探討於晶片功率發熱下，其自然對流與強制對流之散熱效益，及其對維持晶片操作最大極限溫度之關係，並論及底膠充填有無之影響[19]；劉景玉曾以三維條狀 MLBGA 構裝模型探討錫球結構與負載形式之變異(variation)對 MLBGA 構裝可靠度之影響[20]；朱志豪曾研究不同形狀之凸塊與焊墊對覆晶構裝平面度、熱傳及疲勞壽命之影響[21]；陳守龍曾應用陰影紋法影處理，

配合有限元素分析，對覆晶構裝結構做最佳分析[1]；陳育儒曾針對 CSP、stacked CSP 和 triple-chip stacked CSP 三種封裝模型，模擬不同封裝體經熱循環後 chip thickness、substrate thickness、substrate material 和 die attach thickness 等因素對其晶片所承受之應力和封裝體疲勞壽命之影響[22]；葉裕德曾針對 MLBGA 構裝體在環境溫度循環負載下，探討不同錫球材質、錫球間距及錫球尺寸等因子對錫球結構黏塑性變形及對構裝可靠度之影響[23]；江國寧教授等人曾提出無底部填膠覆晶構裝於基板下貼一束縛層(constraint layer)之參數可靠性分析[24]。

四、研究方法

經多方考量及篩選後，本研究建構如圖一及圖二所示之兩種覆晶構裝模型，分別表示含底膠覆晶構裝模型及附加限制層之無底膠覆晶構裝模型[24]，其尺寸標示於表一，而材料性質如表二與表三所示。於本年度之研究中，我們特別著重探討參數變異對於此兩種覆晶結構的影響，並主要模擬以下兩種製程狀況。

第一種狀況，在覆晶構裝之錫鉛凸塊接合過程中，需經過高溫製程。其中，接合製程簡述如下：各晶片上之錫鉛凸塊上沾附助焊劑，然後將晶片的焊錫凸塊對準位置放置於基板的銅墊上，經過高溫迴焊完成晶片和基板的連接。研究中考慮高溫製程於封裝完成降至室溫的應力殘留問題，當殘留應力大於各層材料間的介面強度時，容易造成脫層的現象，或者晶片表面常因製程不完美產生裂縫，當殘留應力過大時，容易造成裂縫降近產生應力集中而導致晶片斷裂現象，因此本研究試著模擬應力分佈的情況，希望對於各參數變異之影響有所探討。模擬中以晶片與基板間之接合溫度 150°C 為 stress free 狀態[1]，針對覆晶構裝結構進行 $150^{\circ}\text{C}\sim 25^{\circ}\text{C}$ 降溫

負載之參數設計，觀察各參數微量變異下對於覆晶構裝結構應力分佈之影響。

第二種狀況，當一電子構裝體成型之後，常以加速溫度循環對其進行長期可靠度測試，研究中參考電子構裝界常用之 JEDEC 標準 JESD 22-A105-B 中之定義，對一構裝體施以 $-40^{\circ}\text{C}\sim 125^{\circ}\text{C}$ 之加速熱循環實驗進行模擬，如圖三所示，訂定初始溫度室溫 25°C 為 stress free 狀態，對覆晶結構進行熱循環負載之參數變異分析。根據 Sarihan 的研究所述，等溫階段(dwelling time)對於等效塑性應變並無貢獻，由於研究中只觀察等效塑性應變對於覆晶結構之影響，因此為了節省模擬分析之時間，本研究在模擬時將溫度循環負載之等溫階段予以省略。由於錫鉛材料性質為彈性塑材料，故一般在預測疲勞壽命之模擬至少要六次循環以後之數據，較具可信度，所以本研究擷取每個模型之第六次熱循環等效塑性範圍估算壽命，以觀察各參數微量變異下對於覆晶構裝結構疲勞壽命之影響。

參考過去文獻，本研究中所分析之兩種覆晶結構各有其優缺點，但是以參數變異對兩種覆晶構裝結構熱應力與疲勞壽命敏感度之影響而言，仍有許多討論之空間，因此我們首先針對前面所述第一種狀況下之覆晶結構進行殘留熱應力分析，並特別探討各參數變異對分析結果之敏感度及其變化趨勢。

由於高溫製程後之應力殘留現象，對於構裝體操作初期各層材料介面之破壞情況有一定的影響，因此製程上常以 burn-in test 作為檢驗可靠度的依據，殘留應力愈大，構裝體脫層破壞之機率愈大，其可靠度愈低，因此本研究以殘留應力作為構裝體之可靠度指標，探討其與各參數間之關係。以下我們試著針對兩種覆晶構裝之結構參數分別採正負 10% 之變異進行有限元素模擬，並將其結果與未採變異前之分析結果相互比較。我們所探討的參數包括晶片厚度、基板厚度，以及鉅

錫凸塊之球心間距、高度、直徑。藉由觀察各參數變異對於熱殘留應力之影響程度，除能尋求覆晶構裝之最佳結構，提供製程上考量之依據外，亦可作為本計畫下一年度隨機有限元素建模分析之基礎。

五、結果與討論

本研究利用有限元素分析模擬來自文獻的兩種覆晶構裝結構，用以探討兩種不同製程狀況下，各參數變異對覆晶構裝結構可靠度之影響程度，計畫執行迄今之研究成果總結如下：

1. 研究中第一個主題主要是觀察附加限制層無底膠能否取代製程上耗時較久、但傳統上較常見之含底膠覆晶構裝，或是附加限制層與填充底膠於覆晶結構是否能大幅增進覆晶構裝結構之可靠度。依據表四所顯示之綜合分析結果顯示，填充底膠與附加限制層，皆能有效減少覆晶結構之應力殘留現象及等效塑性應變的累積，提升覆晶結構之可靠度，但兩者同時附加時，卻使得應力殘留現象與塑性變形增加，反而降低構裝體之可靠度，在應力殘留方面，甚至較兩者皆不附加之無底膠覆晶結構來得嚴重，因此我們推論限制層與底膠同時存在時，並無法有效發揮個別的作用。
2. 本年度研究之第二個主題是探討覆晶構裝製程上可能產生之殘留應力集中現象，同時並探討反應構裝成品長期可靠度之疲勞壽命，並特別強調前述之參數變異研究。我們由表五至表八所顯示之分析結果可推論，兩種覆晶模型在同一的邊界條件下，分析結果隨各參數變異之變化趨勢與敏感度皆不盡相同。在殘留應力方面，含底膠覆晶構裝之晶片厚度變異影響最大，但對於附加限制層無底膠覆晶構裝而言，晶片厚度變異之影

響則最小。綜合而言，對於殘留應力，兩種覆晶模型之各結構參數中，以錫鉛凸塊之相關參數變異影響普遍顯著，而基板厚度之影響明顯較小，如表五及表六所示。在疲勞壽命方面，錫鉛凸塊相關參數變異之影響依然強勢，其它結構參數之影響，則視結構不同而有所改變，如表七及表八所示。

3. 整體而言，含底膠覆晶結構之熱殘留應力集中現象與熱疲勞壽命皆優於附加限制層之無底膠覆晶結構，然而，附加限制層之無底膠覆晶構裝除了具有傳統含底膠覆晶構裝的種種優點之外，更具有含底膠覆晶構裝所沒有的優點，亦即製程時間較短並且可重工，對於構裝設計者提供了一個新的選擇，此外更可藉由參數最佳化使後者之效果接近前者。

六、參考文獻

- [1] 陳守龍，晶片強度覆晶構裝結構模擬與分析，國立台灣大學應用力學研究所碩士論文，2001。
- [2] J.H. Lau, Solder Joint Reliability, Van Nostrand Reinhold, 1991.
- [3] J.K. Tein, B.C. Hendrix, and A.I. Attarwala, "Creep-Fatigue Interactions in Solders," IEEE Transactions on Components, Hybrids, and Manufacturing Technology, Vol. 12, No. 4, pp.502-505, 1989.
- [4] N. Paydar, Y. Tong, and H.U. Akay, "A Finite Element Study of Factors Affecting Fatigue Life of Solder Joints," Transactions of the ASME, J. of Electronic Packaging, Vol. 116, pp.265-273, 1994.
- [5] Q. Guo, E.C. Cutiongco, L. M. Keer, and M.E. Fine, "Thermomechanical Fatigue

- Life Prediction of 63Sn/37Pb Solder,” Transactions of the ASME, J. of Electronic Packaging, Vol. 114, pp. 145-151, 1992.
- [6] C. P. Yeh, W. X. Zhou, and K. Wyatt, “Parametric Finite Element Analysis of Flip Chip Reliability,” The International Society for Hybrid Microelectronics, Vol. 19, No. 2, pp.120-127, 1996.
- [7] J. H. Lau, and Y.H. Pao, Solder Joint Reliability of BGA, CSP, Flip Chip, and Fine Pitch SMT Assemblies, McGraw-Hill Book Companies, Inc., New York, 1997.
- [8] J. Wang, Z. Qian, D. Zou, and S. Liu, “Creep Behavior of a Flip-Chip Package by Both FEM Modeling and Real Time Moiré Interferometry,” Transactions of the ASME, Journal of Electronic Packaging, Vol. 120, pp.179-185, 1998.
- [9] E. Madenci, S. Shkarayev, and R. Mahajan, “Potential Failure Sites in a Flip-Chip Package With and Without Underfill,” Transactions of the ASME, Journal of Electronic Packaging, Vol. 120, pp.336-341, 1998.
- [10] K. Goh, and T. Joo, “Parametric Finite Element Analysis of Solder Joint Reliability of Flip Chip On Board,” IEEE/CPMT Electronics Packaging Technology Conference, pp. 57-62, 1998.
- [11] K.H. Teo, “Reliability Assessment of Flip Chip on Board Connection,” IEEE/CPMT Electronics Packaging Technology Conference, pp. 269-273, 1998.
- [12] J.H. Pang, T.I. Tan, and S.K. Sitaraman, “Thermo-mechanical Analysis of Solder Joint Fatigue in a Flip Chip on Board Package Subjected to Temperature Cycling Loading,” Electronics Components and Technology Conference, pp. 878-883, 1998.
- [13] Q. Yao, and J. Qu, “Three-Dimension Versus Two-Dimension Finite Element Modeling of Flip-Chip Packages,” Transactions of the ASME, Journal of Electronic Packaging, Vol. 121, pp.196-201, 1999.
- [14] K. Darbha, J. H. Okura, S. Shetty, and A. Dasgupta, “Thermomechanical Durability Analysis of Flip Chip Solder Interconnects: Part 1-Without Underfill,” Transactions of the ASME, Journal of Electronic Packaging, Vol. 121, pp. 231-236, 1999.
- [15] K. Darbha, J. H. Okura, S. Shetty, and A. Dasgupta, “Thermomechanical Durability Analysis of Flip Chip Solder Interconnects: Part 2-With Underfill,” Transactions of the ASME, Journal of Electronic Packaging, Vol. 121, pp. 237-241, 1999.
- [16] D.Y. Tsai, G.S. Shen, and S.K. Chen, “On-Bard Reliability of SOC-BGA Package,” SEMICON China 2000 Technical Symposium, 1999.
- [17] 袁俊誠，覆晶構裝改變凸塊氣狀、大小及排列對強度及翹曲的影響，國立台灣大學機械工程研究所碩士論文，2000。
- [18] 陳碩鴻，溫度循環對於電子產品之破壞效應評估，國立中央大學機械工程研究所碩士論文，2000。
- [19] 慈復明，覆晶CSP焊錫隆點之可靠度分析，國立成功大學工程科學研究所碩士論文，2000。
- [20] 劉景玉，溫度循環作用下黏塑性錫球結構與負載形式對MLBGA構裝可靠度分析之探討，國立成功大學工程科學研究所碩士論文，2001。

- [21] 朱志豪，不同型態凸佈局對覆晶構裝平面度、熱傳及疲勞壽命之影響，國立台灣大學機械工程研究所碩士論文，2001。
- [22] 陳育儒，三維晶方尺寸構裝之尺寸效應的數值探討，國立成功大學工程科學研究所碩士論文，2001。
- [23] 葉裕德，溫度循環作用下黏塑性材料參數與有限元素網格切割對MLBGA構裝可靠度分析之影響，國立成功大學工程科學研究所碩士論文，2001。
- [24] K.N Chiang, Z.N. Liu, and C.T. Peng, "Parametric Reliability Analysis of No-Underfill Flip Chip Package," IEEE Transactions on Components and Packaging Technologies, Vol. 24, No. 4, pp. 635-640, 2001.

七、計畫成果自評

本計畫執行迄今，針對第一年所著重的有限元素力學分析，除了已收集到的國內、外文獻可供參考外，我們已建構數種覆晶構裝模型，並改變結構分析參數，比較其對力學分析結果及疲勞壽命估算的影響，找出影響疲勞壽命較明顯的參數。第一年所得之結果將作為後續以隨機有限元素、統計等探討電子構裝可靠度分析的參考基礎。

而本研究對於參數變異之研究方法亦可適用於多種不同型態之構裝結構，當然也有許多方面仍有改進並作深入探討之空間，我們提議未來研究可以朝下述方向努力：

1. 在進行升溫或降溫負載及熱循環負載時，若能在熱應力與疲勞壽命分析中加入潛變效應之影響，並進行三維有限元素模擬，可使模擬值更為接近實際值，而參數變異分析所得之趨勢與敏感度亦更為準確、更具可信度。
2. 本文中對於選定參數之變異範圍固定於正負10%，若能對於各參數實際製程中各

參數之可能變異範圍加以收集，則分析所得之結果可更符合製程上之需求。

3. 本文之研究構想起源於吾等發覺一般的電子構裝可靠度模擬系針對某一構裝體應用有限元素力學分析求得為一個定值的結果，而實驗或實測所得的結果卻往往有相當離散性，所以思及應用隨機有限元素法、統計及可靠度等原理對於電子構裝可靠度進行相關研究。本研究已經初步針對兩種覆晶結構其疲勞破壞結構參數變異之探討，未來方向將更強調參數之隨機性，以及隨機有限元素方法可靠度分析方法的應用。未來進行之研究方向將針對第一年所找出影響疲勞壽命較明顯的幾個參數，以可靠度的基本理論來定義，接下來便可應用以下方法進行各參數變異與焊錫凸塊疲勞壽命分佈之關係研究：

- (1) 模擬法(simulation method)：

以Monte Carlo模擬法為主導，依照隨機變數的機率分佈任意取樣，然後以這些取樣去計算結構反應，最後利用統計方法，計算結構反應或疲勞壽命的平均值(mean)、變異數(variance)及其機率分佈等。

- (2) 擾動法(perturbation method)：

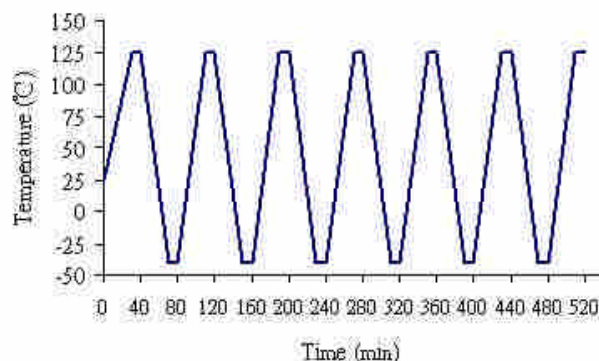
將結構平衡方程式中的各個項目，對隨機變數的平均值作一階或二階的泰勒級數展開，以求得結構反應的平均值與標準差即可，其機率的分佈可以不給定。

- (3) 應力-強度干擾法(stress-strength interference method)

將結構的破壞模式以極限狀態函數表示，藉由此函數定義出結構安全與破壞的區域，再用一階或二階的可靠度分析方法(first-order reliability method，簡稱 FORM 及 second-order

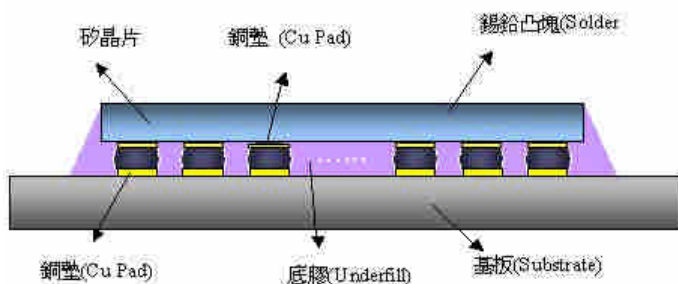
reliability method，簡稱 SORM)來估計破壞機率的大小。

以上之分析工作將以機率、統計、(數理)可靠度的觀點，配合隨機有限元素法，對覆晶系統進行相關的分析，以瞭解並進一步探討構裝件壽命分佈的各種可能情況。最後將所得的疲勞壽命變異結果，繪製於機率圖紙上，並以符合機率與統計的方法，探討構裝系統的壽命分佈與相關的可靠度問題。

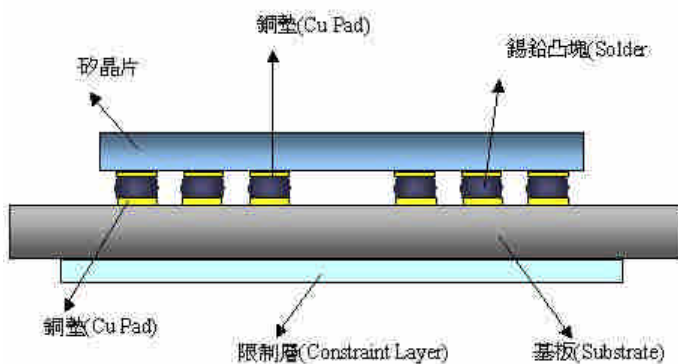


圖三 加速熱循環升降溫曲線圖

八、附圖



圖一 傳統含底膠覆晶構裝之模型側視圖



圖二 無底膠附加限制層覆晶構裝之模型側視圖

九、附表

表一 覆晶構裝結構之原始尺寸

Si 晶片尺寸	6 mm x 6 mm x 0.5 mm
錫鉛凸塊直徑	0.3 mm
錫鉛凸塊高度	0.12 mm
錫鉛凸塊球心間距	0.5 mm
銅墊片厚度	0.015 mm(上)、0.025 mm(下)
底膠	6 mm x 6 mm x 0.16 mm ; 斜角向外延伸 1 mm
基板尺寸	10 mm x 10 mm x 0.5 mm
限制層尺寸	8 mm x 8 mm x 0.2 mm

表二 覆晶構裝各材料特性

	Young's Modulus E (GPa)	Coefficient of Thermal Expansion, CTE (ppm/°C)	Poisson's Ratio ν
Silicon	130	2.62	0.28
Substrate	9.9	15	0.2
Solder Ball	Nonlinear (如表三)	25	0.35
Underfill	6.9	29	0.3
Cu Pad	117	17	0.31
Constrain Layer	130	2.62	0.28

表三 錫鉛共熔合金之材料特性

	Stress at T (-65°C)	Stress at T (-15°C)	Stress at T (25°C)	Stress at T (75°C)	Stress at T (125°C)
$\epsilon = 0.0025$	45.9	43.54	35.16	27.06	18.26
$\epsilon = 0.015$	69.76	53.24	42.32	31.52	22.21
$\epsilon = 0.037$	77.45	57.93	44.84	35.04	23.38
$\epsilon = 0.0495$	79.43	59.28	45.66	37.03	24.04
$\epsilon = 0.06$	80.7	60.41	46.36	38.71	24.6

Stress Unit : MPa

表四 四種覆晶結構最大等效應力比較表

	最大等效應力(MPa)	百分比 (%)	百分比差 (%)
含底膠覆晶構裝	261.396	100	—
無底膠覆晶構裝	285.419	109.2	9.2
附加限制層之含底膠覆晶構裝	288.297	110.3	10.3
附加限制層之無底膠覆晶構裝	284.9	109	9

表五 各參數變異對含底膠覆晶構裝等效應力之影響比較

參數種類	等效應力百分比差之絕對值平均(%)
晶片厚度	0.473
錫鉛凸塊半徑	0.296
錫鉛凸塊高度	0.333
錫鉛凸塊球心間距	0.432
基板厚度	0.044

表六 各參數變異對附加限制層無底膠覆晶構裝等效應力之影響比較

參數種類	等效應力百分比差之絕對值平均(%)
晶片厚度	0.095
錫鉛凸塊半徑	0.172
錫鉛凸塊高度	0.986
錫鉛凸塊球心間距	1.4
基板厚度	0.477

表七 各參數變異對含底膠覆晶構裝疲勞壽命之影響比較

參數種類	疲勞壽命之百分比差之絕對值平均(%)
晶片厚度	4.31
錫鉛凸塊半徑	5.45
錫鉛凸塊高度	3.338
錫鉛凸塊球心間距	4.204
基板厚度	0.211

表八 各參數變異對附加限制層無底膠覆晶構裝疲勞壽命之影響比較

參數種類	疲勞壽命之百分比差之絕對值平均(%)
晶片厚度	10.896
錫鉛凸塊半徑	9.179
錫鉛凸塊高度	4.776
錫鉛凸塊球心間距	7.463
基板厚度	9.105