附件：封面格式

行政院國家科學委員會補助專題研究計畫成果報告

※※※※※※※※※※※※※※※※※※※※※※※※※※
※　　　　　　　　　　　　　　　　　　　　　　　　※
※　　　　　　蝴蝶圖上之組合性質研究　　　　　　　※
※　　　　　　　　　　　　　　　　　　　　　　　　※
※※※※※※※※※※※※※※※※※※※※※※※※※※

計畫類別：☑個別型計畫　　□整合型計畫

計畫編號：NSC　89－2213－E－002－107

執行期間：89 年 8 月 1 日至 90 年 7 月 31 日

計畫主持人：陳健輝　　國立台灣大學資訊工程系教授

計畫參與人員：陳健輝　　國立台灣大學資訊工程系教授

顏在賢　　國立台灣大學資訊工程系博士班研究生

徐盛軒　　國立台灣大學資訊工程系博士班研究生

郭任鎧　　國立台灣大學資訊工程系博士班研究生

邱俊淵　　國立台灣大學資訊工程系博士班研究生

胡人華　　國立台灣大學資訊工程系碩士班研究生

余思杰　　國立台灣大學資訊工程系碩士班研究生

曾義憲　　國立台灣大學資訊工程系碩士班研究生

本成果報告包括以下應繳交之附件：

□赴國外出差或研習心得報告一份

□赴大陸地區出差或研習心得報告一份

□出席國際學術會議心得報告及發表之論文各一份

□國際合作研究計畫國外研究報告書一份

執行單位：國立台灣大學資訊工程學系

中　華　民　國九十年　　九月　三十日

行政院國家科學委員會專題研究計畫成果報告

蝴蝶圖上之組合性質研究

Combinatorial Property on Butterfly Graphs

計畫編號：NSC 89-2213-E-002-107

執行期限：89 年 8 月 1 日至 90 年 7 月 31 日

主持人：陳健輝　國立台灣大學資訊工程系教授

計畫參與人員：陳健輝　國立台灣大學資訊工程系教授

顏在賢　國立台灣大學資訊工程系博士班研究生

徐盛軒　國立台灣大學資訊工程系博士班研究生

郭任鎧　國立台灣大學資訊工程系博士班研究生

邱俊淵　國立台灣大學資訊工程系博士班研究生

胡人華　國立台灣大學資訊工程系碩士班研究生

余思杰　國立台灣大學資訊工程系碩士班研究生

曾義憲　國立台灣大學資訊工程系碩士班研究生

一、中文摘要

在大型計算機系統(massively parallel computer system)中，決定連結網路(interconnection network)(簡稱網路)的拓樸(topology)結構為一相當重要的步驟，因為整個系統的效能受到網路拓樸結構影響非常大。

對稱性(symmetry)、常數度數(constant degree)、低直徑(lower diameter)、與擴充性(scalability)等皆是網路拓樸性質的優良性質。其中、常數度數使得平行計算機系統中，不管系統的大小為何，每個處理器的 I/O 埠(I/O port)數目固定。這可大大降低硬體的複雜度(hardware complexity)。尤其當系統所包含的處理器數目非常龐大時，此項優點更加突顯。立方連結環路(cube-connected cycles)以及蝴蝶圖(butterfly graph)為二個比較重要的常數度數網路。

在本計劃中，我們研究出了蝴蝶圖上幾個重要的組合性質。第一個是多環路性質(pancycles)，也就是決定最多個不同長度的環路(cycle)。更進一步，對任意一個正整數 n，我們能夠決定是否存在長度為 n 的環路。環路在網路上有許多應用，包括標註(indexing)、嵌入線性陣列及環(embedding linear arrays and rings)、計算 fast Fourier transform 等等。

假設 $G=(V, E)$為一個圖且$\{V_1, V_2, \ldots, V_s\}$為 V 上的一個分割(partition)。若 G 上的每一個在 V_i 上的誘導子圖(induced subgraph)皆包含長度為$|V_i|$的環路，則稱$\{V_1, V_2, \ldots, V_s\}$形成 G 的一個環路分割(cycle partition)，其中 $1\le i\le s$。若該環路滿足$|V_1|=|V_2|=\ldots=|V_s|=\lambda$，則稱為λ-規則環路分割。此外，若對任何 $1\le m\le \frac{|V|}{\lambda}$ 且 $m \mid \frac{|V|}{\lambda}$，$G$ 皆包含 $m\lambda$-規則環路分割，則稱 G 具有λ-完全規則環路分割(λ-complete regular cycle partition)。亦即，G 包含所有可能λ倍數之規則環路分割。在此計劃中，我們在蝴蝶圖上建構出了各種不同之環路分割及完全環路分割。

因為網路上無可避免的會有錯誤發生，考慮有錯誤的網路(faulty network)上的問題也是很重要的。本計劃中，我們也在有錯誤的蝴蝶圖上解了嵌入環(ring embedding)的問題。綜合這些結果顯示了蝴蝶圖是非常適合嵌入環的。

關鍵詞：連結網路、蝴蝶圖、多環路性質、環路分割、容錯嵌入環

Abstract

The performance of massively parallel computer system is strongly affected by the topology property of interconnection network (network for short).

Symmetry, constant degree, lower diameter, and scalability are good topologic properties in network. Constant degree makes the number of I/O ports of each processor fixed regardless of the system's size, so that the hardware complexity will be greatly lowered. Cube-connected cycles and butterfly graphs are two important networks with constant degree.

In this project, we studied three combinatorial properties on butterfly graph. The first one is pancycles. That is, determine whether there exists a cycle of length n in butterfly graphs, where n is arbitrarily given. Cycles in networks are useful to many applications such as indexing, embedding linear arrays and rings, and computing fast Fourier transform.

Suppose that $G=(V, E)$ is a graph. A partition $\{V_1, V_2, \ldots, V_s\}$ of V is said to be a uniform cycle partition of G if $|V_1|=|V_2|=\ldots=|V_s|$ and each subgraph of G induced by V_i contains a cycle of length $|V_i|$, where $1\leq i\leq s$. We say that G has λ-complete uniform cycle partitions if G has uniform cycle partitions whose cycle lengths include all possible multiples of λ. In this project, our second problem is to construct complete uniform cycle partitions for the butterfly graphs.

Since faults may happen when a network is put in use, it is practically important to consider faulty network. Our third problem is to establish Hamiltonian cycles in faulty butterfly graphs. The results reveal that the butterfly graphs are superior in embedding rings.

Keywords: Interconnection network, butterfly graph, cycle partition, pancycle, and fault-tolerant ring embedding.

二、緣由與目的

計算機應用程式的規模日益增大，對於系統計算速度的需求也相對地增加。雖然近年來由於超大型積體電路(VLSI)技術以及內部結構的改進使得中央處理器(CPU)的速度大幅提昇，但單憑個別處理器(processor)的性能提昇仍不能滿足複雜的計算需求。利用平行處理的觀念來提昇系統整體計算速度的多處理器系統(multiprocessor system)乃成為必需，也勢必成為未來的趨勢，具有數千顆處理器的密集是多處理系統(massively parallel processor system)在最近的未來應可實現。例如 NCUBE/ten[10]、INTEL iPSC 系列的超立方體(hypercube)[11]是較具代表性且已製造出來作為商業用途的多處理器系統。這些系統甚至可連結數千或數百個多處理器。

一個多處理器系統乃是由許多處理器一起組成，各處理器有其自己的記憶體(memory)，以及通訊元件。這群處理器透過一個連結網路(interconnection network)(以下簡稱網路)連結起來，處理器與處理器之間彼此已訊息的傳送(message passing)來達成溝通的目的。而網路的拓樸結構(topology)往往是影響系統效能的重要因素。近年來許多不同的網路結構相繼被提出，例如超立方體(hypercube)[16]、星狀圖(star graph)[1, 2]、重排圖(arrangement graph)[7]、立方連結網路(cube-connected cycles)[14]以及蝴蝶圖(butterfly graph)[12]等等。其中超立方體為目前為止被發現用來處理平行計算最有效的網路結構之一。它很適用於處理一般目的或特別目的的工作，另外，它也可以有效地模擬相同大小的其他網路結構。由計算的觀點來看，雖然超立方體相當有效率，但受限於它的結構特性，每個節點的度數(degree)隨著網路中所包含的節點個數變大而成長。例如用來連結 N 個節點的超立方體處理器無法使用於 $2N$ 個節點的超立方體。此外，當節點個數增加，通訊部分的複雜度變得相當的高。例如在 2^{10} 個節點的超立方體中每個節點連接 10 個節點，而在 2^{20} 個節點的超立方體中每個節點連接 20 個節點。

為了克服超立方體度數的問題，許多超立方體之變型結構，包括蝴蝶圖、立方

連結網路、以及柏尼斯圖，相繼被提出。這些變形結構皆具有固定度數(fixed degree)，即每個節點連接的節點個數不因節點個數變多而變大。此外，固定度數的網路結構非常是用於超大型積體電路之實作。

本計劃探討了蝴蝶圖上一系列的組合性質(combinatorial properties)。為了方便說明，我們定義 $BF(k, r)$為 k-元 r-維蝴蝶圖(k-ary r-dimensional butterfly graph)

如何將一個客圖(guest graph)嵌入(embed)到一另一個主圖(host graph)為一個相當重要的問題[3]。這允許設計於客圖上的演算法可以在主圖上模擬(emulation)。在[4, 5, 6, 9, 15, 17]中有一些已蝴蝶圖為主圖的嵌入結果。由於環路(cycle)在網路結構中有許多應用，包括索引(indexing)、嵌入線性陣列(linear array)及環(ring)[13]，所以嵌入環路也是一個很重要的問題。目前文獻上[8, 15]已有再蝴蝶圖上嵌入環路之相關結果。在[8]中 Germa, Heydemann 及 Sotteau 已經證明立方連結環路包含各種不同長度的環路。因為立方連結環路為 $BF(2, r)$之子圖(subgraph)[8]，所以這些長度的環路也是 $BF(2, r)$之環路。另外，在[15]中 Rosenberg 證明 $BF(2, r)$包含某些長度的環路。雖然如此，他們的結果未能完全找出 $BF(2, r)$上所有可能長度的環路。例如，當 r=9 時，長度 6, 10, 11, 13, 9×29, 9×2^9-5, 9×2^9-3, 9×2^9-2 及 9×2^9-1 之環路皆無法由他們的建構方法中得到。我們在此計劃中提出了另一套方法來建構 $BF(2, r)$上所有可能的環路。同時，也證明了出哪些長度的環路是不可能被嵌入的。

其次，我們研究了蝴蝶圖上環路分割(cycle partition)的問題。假定 $G=(V, E)$為一個圖，$\{V_1, V_2, \ldots, V_s\}$為 V 的一個分割(partition)。若 G 在每個 V_i 誘導子圖(induced subgraph)為一長度 $|V_i|$ 的環路，其中 $1\le I\le s$，則我們稱$\{V_1, V_2, \ldots, V_s\}$形成 G 的一個環路分割。若$\{V_1, V_2, \ldots, V_s\}$為 G 的一個環路分割且 $|V_1|=|V_2|=\ldots=|V_s|=\lambda$，則我們稱$\{V_1, V_2, \ldots, V_s\}$為 G 的一個λ-規則環路分割(λ-regular cycle partition)。若 G 具有所有可能λ倍數的規則環路分割，則我們稱 G 具有λ-完全規則環路分割(λ-complete regular cycle partition)。在本計劃中，我們求出了 $BF(2, r)$上有 r-完全環路分割，而在 $BF(k, r)$有 kr-完全環路分割。

最後，我們研究了蝴蝶圖上容錯嵌入環路(fault-tolerant ring embedding)的問題。因為 $BF(2, r)$的是度數 4 的規則圖(regular graph)，它最多在 2 個邊發生錯誤時還能建構出漢米爾頓環路(Hamilton cycle)。在本計劃中，我們成功的在 $BF(2, r)$上有兩個邊錯誤時，求出了漢米爾頓環路。綜合這些結果，我們證明了蝴蝶圖是非常適合嵌入環的。

三、結果與討論

在本計劃中，我們完成了下列結果：

1. 在 $BF(2, r)$上找出所有可能長度的環路，並對於不可能存在的環路證明其不存在。
2. 證明出 $BF(2, r)$有 r-完全迴路分割。
3. 證明出 $BF(k, r)$有 kr-完全迴路分割。
4. 解出了 $BF(2, r)$上的容錯嵌入環問題。

四、計劃成果自評

在本計劃中，我們成功的在蝴蝶圖上求出了幾個性質，與原先之計劃相去不遠，此結果已經在國外學術期刊上發表。

五、參考文獻

[1]. S. B. Akers, D. Harel, and B. Krishnamurthy, "The star graph: an attractive alternative to the *n*-cube," *Proceeding of the International Conference on Parallel Processing*, 1987, pp. 393-400.

[2]. S. B. Akers, B. Krishnamurthy, "A group theoretic model for symmetric interconnection networks," *IEEE Transactions on Computers*, vol. 38, no. 4, pp. 555-566, 1989.

[3]. F. Berman and L. Snyder, "On mapping parallel algorithms into parallel architectures," Journal of Parallel and Distributive Computing, vol. 4, pp. 439-458, 1987.

[4]. D. Barth and A. Raspaud, "Two edge

disjoint Hamiltonian cycles in the butterfly graph," *Information Processing Letters*, vol. 51, pp. 175-179, 1994.

[5]. J. -C. Bermond, E. Darrot, O. Delmas, and S. Perennes, "Hamilton circuits in the directed wrapped butterfly network," *Discreted Applied Math*, vol. 84, pp. 21-42, 1998.

[6]. J. –C. Bermond, E. Darrot, O. Delmas, and S. Perennes, "Hamilton cycle decomposition of the butterfly network," *Parallel Process Letter*, vol. 8, 371-385, 1998.

[7]. K. Day and A. Tripathi, "Arrangement graphs: a class of generalized star graphs," *Information Processing Letters*, vol. 42, no. 5, pp. 235-241, 1992.

[8]. R. Feldmann and W. Unger, "The cube-connected cycles network is a subgraph of the butterfly network," *Parallel Process Letter*, vol. 2, pp 13-19, 1992.

[9]. D. S. Greenberg, L. S. Heath, and A. L. Rosenberg, "Optimal embeddings of butterfly-like graphs in the hypercube," *Math Syst Theory* 23, pp. 61-77, 1990.

[10]. K. Ghose and K. R. Desai, "Hierarchical cube networks," *IEEE Transactions on Parallel and Distributed Systems*, vol. 6, no. 4, pp. 427-435, 1995.

[11]. W. J. Hsu, "Fibonacci cubes: a new interconnection topology," *IEEE Transactions on Parallel and Distributes Systems*, vol. 6, no. 4, pp. 427-435, 1995.

[12]. F. T. Leighton, "Introduction to Parallel Algorithms and Architecture: Arrays-Trees-Hypercubes," Morgan Kaufman, San Mateo, CA, 1992.

[13]. S. Lakshmivarahan, J. S. Jwo, and S. K. Dhall, "Embedding of cycles and grids in star graphs," J Circuits Syst Computl, pp. 43-74, 1991.

[14]. F. P. Preparata and J. Vuillemin, "The cube-connected cycle: a versatile network for parallel computation," *Communications of the ACM*, vol. 24, no. 5, pp. 300-309, 1981.

[15]. A. L. Rosenberg, "Cycles in networks", Technical Report UM-CS-1991-020, Department of Computer and Information Science, University of Massachusetts, Amherst, MA, May 14, 1993.

[16]. Y. Saad and M. H. Schultz, Topological properties of hypercubes, *IEEE Transactions on Computer*, vol. 37,no. 7, 1998.

[17]. S. A. Wong, "Hamilton cycles and paths in butterfly graphs," *Networks*, vol. 26, pp. 145-150, 1995.