

行政院國家科學委員會專題研究計畫 期中進度報告

子計畫三：多載波 CDMA 收發機基頻模組之製作(2/3)

計畫類別：整合型計畫

計畫編號：NSC91-2219-E-002-025-

執行期間：91 年 08 月 01 日至 92 年 07 月 31 日

執行單位：國立臺灣大學電機工程學系暨研究所

計畫主持人：闕志達

計畫參與人員：蔡佩芸 康欣祐

報告類型：精簡報告

處理方式：本計畫可公開查詢

中 華 民 國 92 年 5 月 30 日

行政院國家科學委員會專題研究計畫成果報告
下世代無線網際網路用的多載波碼域多工收發機之研製—
子計畫三：多載波 CDMA 收發機基頻模組之製作(2/3)

計畫編號: NSC 91-2219-E-002-025

執行期限: 91年 8月 1日 至 92年 7月 31日

主持人: 闕志達 教授 國立台灣大學電機工程學研究所

計畫參與人員: 蔡佩芸 國立台灣大學電機工程學研究所

康欣祐 國立台灣大學電子工程學研究所

摘要

在本年度中, 我們提出了用加權最小方差的演算法來用於多載波碼域多工 (MC-CDMA) 基頻接收機中的聯合估測載波頻率偏移與取樣時脈偏移。加入適當的加權則可使估測的均方根誤差最小, 並使得次載波間的干擾可以降低。除此之外, 我們亦完成了基頻接收機的硬體架構設計並成功的以 FPGA 驗證此設計的正确性。在第三年度中, 我們將致力予以 IC 的形式實現此基頻接收機。

ABSTRACT

In the second year, we have proposed a joint carrier frequency offset and timing frequency offset estimation algorithm for MC-CDMA system. The proposed algorithm is based on a weighted least square method on the phases of pilot subcarriers. In addition, the architecture design and detail fixed-point arithmetic simulation of the MC-CDMA baseband receiver have been completed. The designed circuit is being verified using FPGA emulation. The task of the third year will be mainly on the IC design and fabrication of such MC-CDMA baseband receiver incorporating the aforementioned estimation algorithm and a novel frequency domain equalization scheme.

一、前言

在第一年度(90/8 ~ 91/7)的進度中, 已達成下列幾項工作內容

- (1) MC-CDMA 調變各項重要參數之決定
- (2) 基頻接收機架構之設計
- (3) 基頻接收機中符元同步演算法之設計與模擬
- (4) 基頻接收機中載波同步演算法之設計與模擬
- (5) 基頻接收機中時脈同步演算法之設計與模擬

本年度接續之前的進展, 首先針對載波與時脈同步之演算法提出改善, 論文"應用加權最小方差於正交分頻多工系統在衰減通道中之載波頻率偏移與取樣時脈偏移之聯合估測" (Joint Weighted Least Square Estimation of Frequency and Timing offset for OFDM systems over Fading channel) 並發表於 "The 57th IEEE semiannual Vehicular Technology Conference", 接著是將目前所設計的架構轉換以硬體描述語言(verilog)實

現，並以可程式化邏輯閘陣列(FPGA)來驗證。本報告分為三節分別報告同步演算法改善，系統架構設計與硬體實現三個課題。

二、演算法之改善

1. 簡介

在目前採用多載波的系統中，像是 DVB-T, VDSL 或是 IEEE 802.11a，都安插有特定的領航子載波(pilot subcarrier)來做同步(synchronization)使用，而我們的多載波碼域多工系統(MC-CDMA)當初在設計時也預留了 4% 的子載波來作為領航子載波，就如同廣知的，多載波系統若未加以妥善處理同步問題則所招致的子載波間干擾(inter-carrier interference)將相當嚴重的影響系統表現。

在文獻上可以查到關於多載波系統的同步也相當的多，以安插領航符元來獲取同步資訊的相關論文來看，大多數都是利用在頻域上所解出來的領航符元之旋轉角度來獲取同步偏移的資訊。

當有載波頻率偏移時，接收端經過傅立葉轉換後在頻域上的資料會遭受相同的相位旋轉，同時也有 ICI 的存在，Classen[1], Kapoor[2]以及 Moose[3]利用了此一效應，Classen和 Kapoor 利用了相鄰符元在領航子載波的相位差，將不同的領航子載波取平均，或是針對不同的符元取平均，而 Moose 是根據最大可能估測(maximum likelihood estimation)，來推導出結果，除了相位，領航符元的強度大小也一並考慮在平均之內，然而當同時存在有載波頻率偏移與取樣時脈偏移時，只估測載波頻率偏移將造成估測結果的偏離(bias)。

取樣時脈偏移的效應也會造成頻域上的資料相位的旋轉，相位旋轉量隨著子載波編號成正比，也與時間的增長成正比，常見到的估測方式也就是利用此一特性，在相位旋轉相對於子載波編號的 X-Y 平面上估算斜率，Kim[4]是將一段一段的斜率取平均，Ryu[5]在計算斜率時除了相位之外也考慮了領航符元的強度，Yoo[6]和 Coulson[7]則是利用了線性迴歸(linear regression)的方式來找出最佳的斜率值，然而這些方法都只考慮單一個符元內的相位，而此一相位值會受到衰減通道的影響使得估測出來的結果並不正確。

在文獻上也可以找到聯合估測(joint estimation)的例子：在 Hwang[8]所提出的方法中是利用最小方差直線來找出斜率和截距，但是只考慮了高斯雜訊通道模型，Simoens[9]是利用最大可能估測來推導結果，並以一階的泰勒展開式來逼近，在他的方法中必須要先去除通道的效應，Sliskovic[10]則是利用兩步驟的做法，先求出一段一段的斜率並加權平均，求出取樣時脈偏移之後，再將此一增加量從相鄰兩符元的相位差值中去除，以除去取樣時脈偏移的影響，然後再求得兩相鄰符元相位差的加權平均，可得到載波頻率偏移，加權的觀念在

此被引入了，但是兩步驟的做法將使得載波頻率偏移的估測結果不只受到雜訊的影響，也會受到所估測的取樣時脈偏移值的影響，Liu[11]則提出考慮兩相鄰符元間的相位差，利用最小方差直線找出斜率和截距。

我們則是提出利用加權最小方差的方法(weighted least squares),以領航符元為基礎來聯合估測載波頻率與取樣時脈的偏移值，並找出最適權重使得估測的誤差最小。

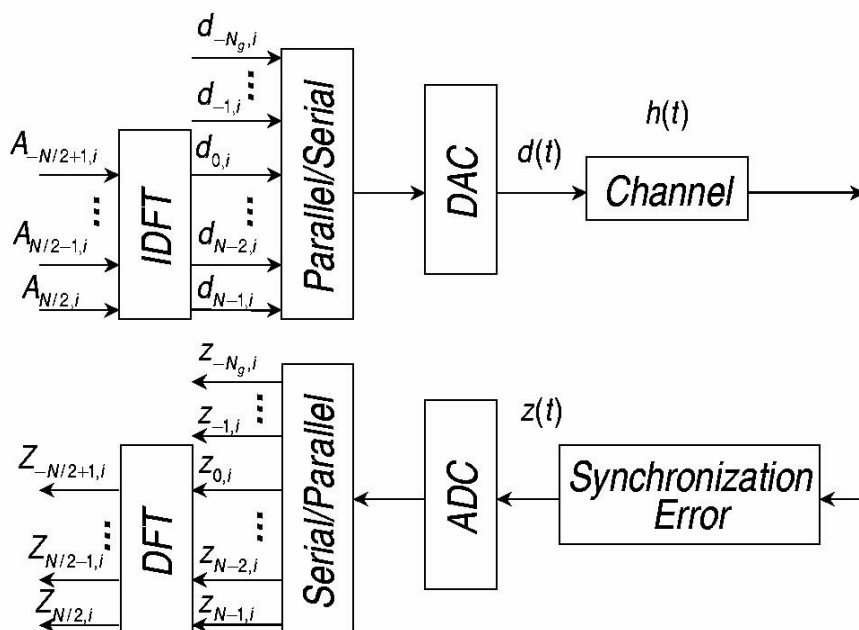
2. 系統描述

由於我們的多載波碼域分工系統有安插領航符元，利用領航符元達成的同步可推廣至一般的正交分頻多工系統，因此在這兒的描述以較廣義的正交分頻多工系統視之。

假設正交分頻多工系統有 N 個子載波，間隔為 $1/T$ ，第 k 個子載波上所傳送的資料以 $A_{k,i}$ 來表示， i 表示符元的編號，則時域上所傳送的第 n 個取樣點可表示為

$$d_{n,i} = \frac{1}{N} \sum_{k=-N/2+1}^{N/2} A_{k,i} e^{j2\pi mk/N} \quad n = -N_g, \dots, N-1, \quad (1)$$

為了要除去符元間的干擾(inter-symbol interference, ISI)，前置的重複訊號共 N_g 個亦加入其中，整個完整的系統方塊圖如圖一所示。



圖一 系統方塊圖

假設經過的通道模型為一多路徑通道, 具有如下的時域通道脈衝響應(channel impulse response),

$$h(t) = \sum_r h_r(t) \delta(t - \tau_r(t)), \quad (2)$$

第 r 條路徑波包(envelop)的影響以 $h_r(t)$ 來表示, 時間延遲則以 $\tau_r(t)$ 表示, 收到的訊號因此可表示為

$$z(t) = \sum_r h_r(t) \cdot \delta(t - \tau_r(t)) + n(t) \quad (3)$$

由於接收端與發送端的震盪器可能存在頻率的誤差, 或是接收端與發送端的相對運動產生都卜勒效應(Doppler effect), 造成接收的訊號與傳送的訊號間存在著載波頻率偏移, $\Delta f = \varepsilon/T$ 與取樣頻率偏移 $1/(\delta T_s)$, T_s 表示取樣的週期, 因此第 l 個符元的第 m 個取樣點可表示成

$$z_{m,l} = z(t) \cdot e^{j2\pi\Delta f t} \Big|_{t=ln_T(1+\delta)T_s+N_g(1+\delta)T_s+m(1+\delta)T_s}, \quad m=0,1,\dots,N-1, \quad (4)$$

其中, N_T 是 N 與 N_g 的總和。

將接收到的訊號經過 N 點的離散傅立葉轉換(discrete Fourier transform, DFT), 則在頻域第 k 個子載波上的訊號 $Z_{k,l}$ 可表示為訊號項, 子載波間干擾項與雜訊項的總和。

$$Z_{k,l} = S_{k,l} + I_{k,l} + V_{k,l} \quad (5)$$

若以 H_k 來表示第 k 個子載波上的複數通道增益, 則訊號項可表示為

$$S_{k,l} = A_{k,l} H_k e^{j2\pi\frac{1}{N}(lN_T+N_g)\phi_{kk}} e^{j\pi\phi_{kk}(1-\frac{1}{N})} s(\pi\phi_{kk}), \quad (6)$$

其中

$$\phi_{pk} = (1+\delta)(\varepsilon + p) - k \quad (7)$$

且

$$s(\pi\phi_{pk}) = \frac{\sin(\pi\phi_{pk})}{N \sin(\pi\phi_{pk}/N)}, \quad (8)$$

ϕ_{kk} 與 $s(\pi\phi_{kk})$ 表示了在第 k 個子載波上相位與振幅的旋轉量與衰減量。而子載波間干擾項可表示成

$$I_{k,l} = \sum_{p=-N/2+1}^{N/2} A_{p,l} H_p e^{j2\pi\frac{1}{N}(lN_T+N_g)\phi_{pp}} e^{j\pi\phi_{pk}(1-\frac{1}{N})} s(\pi\phi_{pk}) \quad (9)$$

假設在追蹤模式(tracking mode), 載波頻率偏移與取樣時脈偏移都不大的情形

下, $s(\pi\phi_{kk})$ 會趨近於 1 而 $s(\pi\phi_{pk})$ 會趨近於 0, 因此可忽略子載波干擾項的影響, 故當有載波頻率偏移時, 所收到的領航子載波上的資料會被旋轉

$$2\pi \frac{\varepsilon}{N} (lN_T + N_g) + \pi\varepsilon(1 - \frac{1}{N}), \quad (10)$$

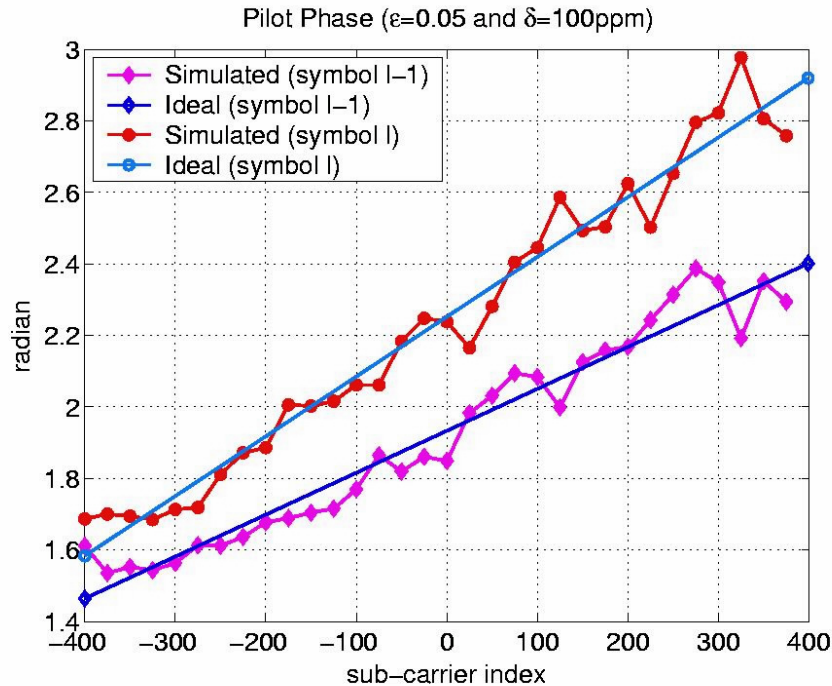
且為每一個子載波都旋轉相同的量值 當有取樣時脈偏移時, 所收到的領航子載波上的資料會被旋轉

$$2\pi \frac{\delta}{N} (lN_T + N_g) + \pi\delta(1 - \frac{1}{N}), \quad (11)$$

此時, 旋轉量與子載波編號成正比。

3. 聯合估測方法

圖二顯示了只有高斯雜訊下, 領航符元受到載波頻率偏移($\varepsilon=0.05$)與取樣時脈偏移($\delta=100$ p.p.m.)時的影響, 因為收到的訊號包含有雜訊和子載波間干擾, 因此偏離理想的兩條直線 在這種情形下, 只要簡單的最小方差(least squares)演算法即可求得所要直線的斜率與截距, 兩者分別與取樣時脈偏移以及載波頻率偏移有關。



圖二 在受到載波頻率偏移與取樣時脈偏移時, 頻域上資料的相位旋轉

當在多路徑衰減(multipath fading)的通道時, 頻域的通道增益 H_k 會影響所收到訊號的相位與振幅, 此外, 當子載波受到嚴重的衰減時, 其所接收的訊號也較不可靠, 因此, 每個子載波給予不同的權重, 通道增益較大的給予較高

的權重，被嚴重衰減的子載波給予較小的權重，顯然可以降低估測的誤差值，再者，利用兩相鄰符元的相位差可以去除通道相位的共同影響最後，線性迴歸的方法，提供了滿足最小誤差的解，並可同時找出斜率與截距，基於以上三點原因，我們提出利用加權最小方差(weighted least squares, WLS)的演算法來聯合估測載波頻率偏移與取樣時脈偏移，並尋找最佳的權重，使得估測的誤差最小。

令 $\mathbf{y} = [y_0 \ y_1 \ \dots \ y_{J-1}]^T$ 表示 J 個領航子載波在相鄰兩個符元的相位差，亦

即 $y_j = \arg(Z_{x_j,l} Z_{x_j,l-1}^*)$ ， $\arg(\cdot)$ 是取其相位的函數， x_j 是第 j 個領航符元的子載波編號，假設 $\mathbf{b} = [m \ d]^T$ 是在相位旋轉對應子載波編號的平面上所得到最佳直線的斜率 m 與截距 d ，故寫為

$$\mathbf{X} = \begin{bmatrix} x_0 & x_1 & \dots & x_{J-1} \\ 1 & 1 & 1 & 1 \end{bmatrix}^T \quad (12)$$

相位誤差 $\mathbf{n} = [e_0 \ e_1 \ \dots \ e_{J-1}]^T$ 則是由子載波干擾與高斯雜訊所造成，

$$e_j = y_j - \arg(S_{x_j,l} S_{x_j,l-1}^*) \quad (13)$$

能得到最小變異數(variance)的加權最小方差解[12]為，

$$\hat{\mathbf{b}} = (\mathbf{X}^T \mathbf{W} \mathbf{X})^{-1} \mathbf{X}^T \mathbf{W} \mathbf{Y} \quad (14)$$

且 $\mathbf{W} = E\{\mathbf{nn}^T\}^{-1}$ 。

假設子載波間干擾在追蹤模式下可以忽略，因此在 $E\{\mathbf{nn}^T\}$ 中的非對角線項為 0，故反矩陣的運算可免除，而 $\mathbf{W}$ 的第 j 個對角線項為即為

$$w_j = \sigma_{e_j}^{-2} \quad (15)$$

且 $\sigma_{e_j}^2$ 即為 e_j 的變異數。

若通道響應在兩個符元的時間內可看做是準靜態(quasi-static)，則 y_i 可近似為

$$\begin{aligned} y_j &= \arg(Z_{x_j,l} Z_{x_j,l-1}^*) \\ &\cong \arg(S_{x_j,l} S_{x_j,l-1}^* + S_{x_j,l} V_{x_j,l-1}^* + V_{x_j,l} S_{x_j,l-1}^* + V_{x_j,l} V_{x_j,l-1}^*) \\ &= \arg(E_s |H_{x_j}|^2 e^{j2\pi \frac{N_T}{N} \phi_{x_j x_j}} s^2(\pi \phi_{x_j x_j}) + S_{x_j,l} V_{x_j,l-1}^* + V_{x_j,l} S_{x_j,l-1}^* + V_{x_j,l} V_{x_j,l-1}^*) \end{aligned}$$

(16)

其中，第一項在 $\phi_{x_j x_j}$ 中含有與載波頻率偏移 ε 與取樣頻率偏移 δ 有關的相位資訊，其能量為所收到頻域訊號的平方，而相位誤差 e_j 主要是由訊號雜訊乘積項所貢獻，其能量與 $E_s |H_{x_j}|^2 \sigma_v^2$ 成正比，因此若 SNR 足夠高時， w_j 可近似為 [13]

$$w_j \cong \frac{E_s |H_{x_j}|^2}{\sigma_v^{-2}} \quad (17)$$

當在高斯雜訊通道時， w_j 與雜訊的變異數成反比，當在多路徑通道時， w_j 與雜訊的變異數成反比但與通道增益的平方 $|H_{x_j}|^2$ 成正比，而根據式(14)，再加上 $\mathbf{W}$ 為一對角矩陣，我們可以推導出載波頻率偏移與取樣時脈偏移的式子為

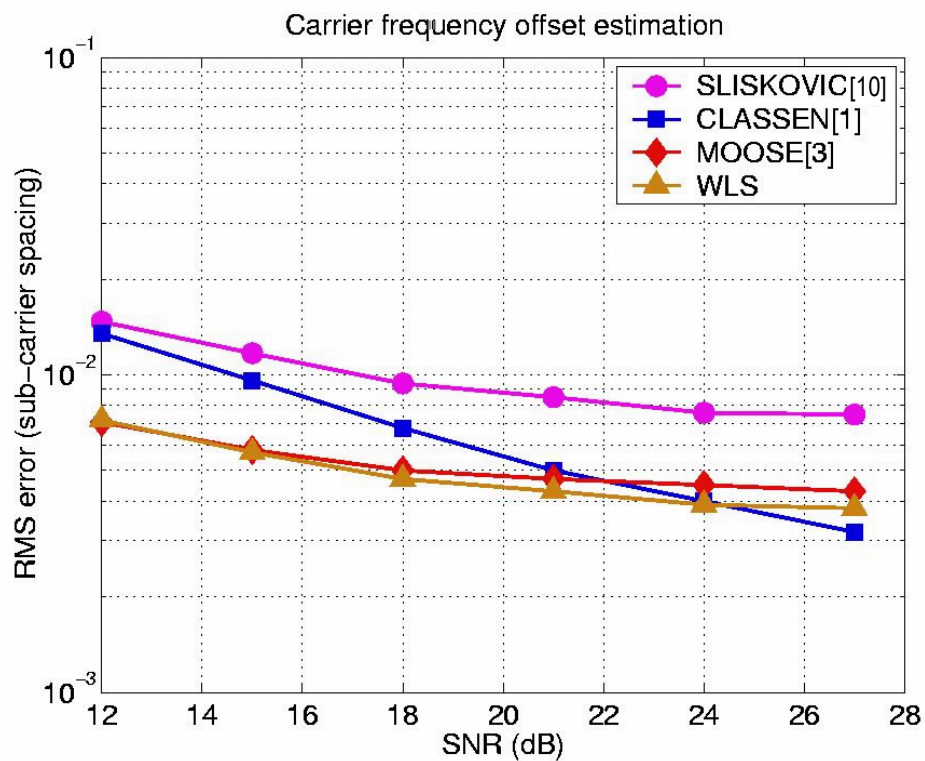
$$\varepsilon = \frac{\left(\sum_{j=0}^{J-1} w_j x_j^2 \right) \left(\sum_{j=0}^{J-1} w_j y_j \right) - \left(\sum_{j=0}^{J-1} w_j x_j \right) \left(\sum_{j=0}^{J-1} w_j y_j x_j \right)}{2\pi \frac{N_T}{N} \left[\left(\sum_{j=0}^{J-1} w_j \right) \left(\sum_{j=0}^{J-1} w_j x_j^2 \right) - \left(\sum_{j=0}^{J-1} w_j x_j \right)^2 \right]} \quad (18)$$

與

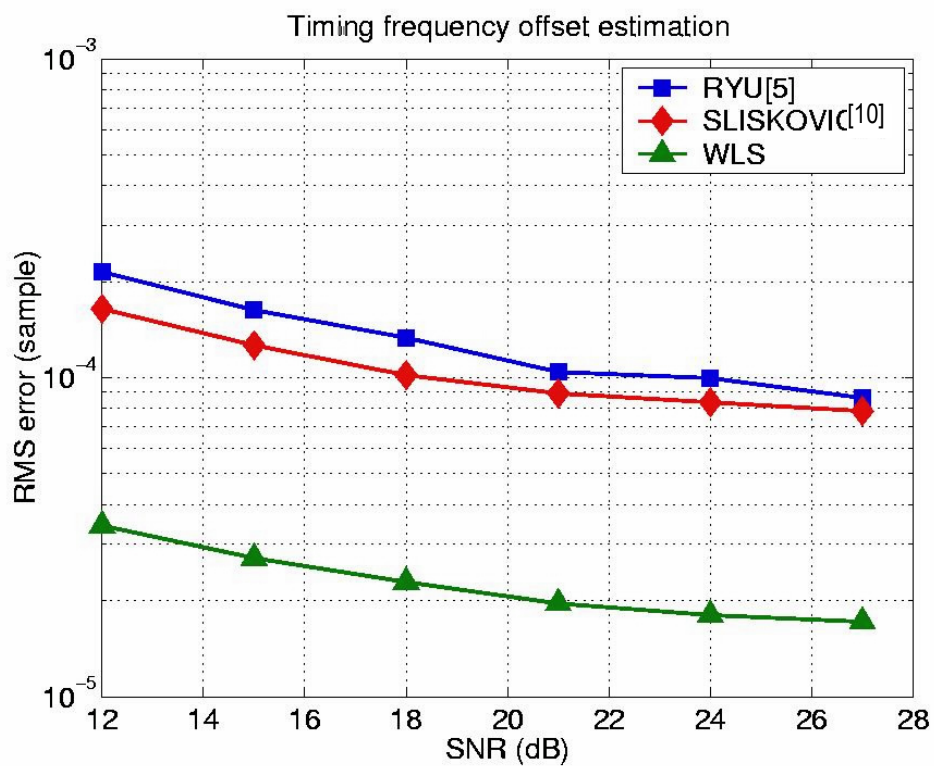
$$\delta = \frac{\left(\sum_{j=0}^{J-1} w_j \right) \left(\sum_{j=0}^{J-1} w_j y_j x_j \right) - \left(\sum_{j=0}^{J-1} w_j x_j \right) \left(\sum_{j=0}^{J-1} w_j y_j \right)}{2\pi \frac{N_T}{N} \left[\left(\sum_{j=0}^{J-1} w_j \right) \left(\sum_{j=0}^{J-1} w_j x_j^2 \right) - \left(\sum_{j=0}^{J-1} w_j x_j \right)^2 \right]} \quad (19)$$

4. 模擬結果與比較

假設載波頻率偏移與取樣時脈偏移同時存在於系統中，圖三與圖四顯示了不同的演算法在多路徑通道下估測的均方根誤差(root mean square error, RMSE)，所加入的載波頻率偏移量為 $\varepsilon = 0.05$ 與取樣時脈偏移 $\delta = 20 \text{ p.p.m.}$ ，從這兩張圖可以看出在大多數的情況下加權最小方差可以得到最佳的估測結果。



圖三 載波頻率偏移的估測結果



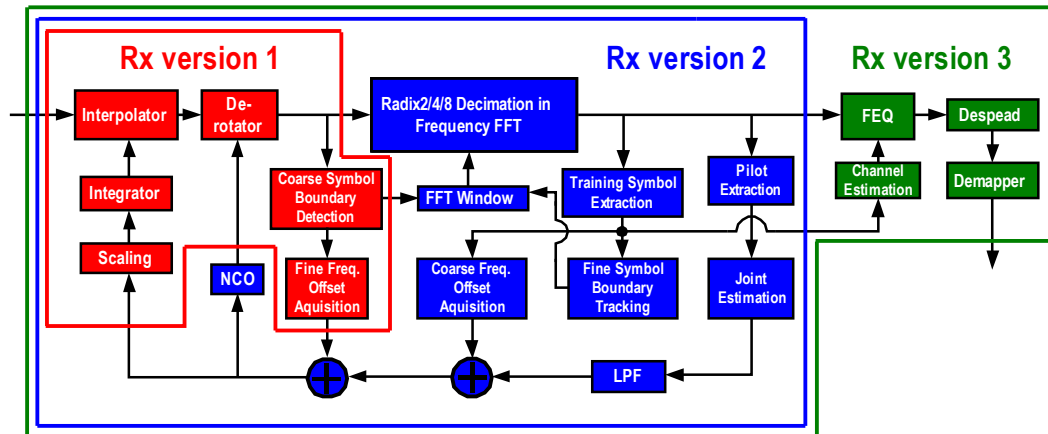
圖四 取樣時脈偏移的估測結果

5. 結論

在此節中，我們提出了用加權最小方差的演算法來聯合估測載波頻率偏移與取樣時脈偏移，加入適當的加權，則可使估測的均方根誤差最小，因此我們相信此一演算法可大幅提昇正交分頻多工系統的同步基礎，使得來自子載波間的干擾可以降低。

三、系統之架構

本計劃接收機之架構雖已在去年的年度報告制定，但考量有部分修改來提高系統效能的情況，因此首先再次敘述接收機的架構；並且針對有作修改的部分做較多的著墨。接收機系統的功能方塊如圖五所述。



圖五 接收機功能方塊圖

為方便描述起見，系統大致可分為三個部分，第一部份(Rx version 1)主要處理時域相關的信號處理，例如內插器(interpolator)是用來補償時脈頻率誤差(timing frequency offset, TFO) 反轉器(derotator)被用做補償解調載波頻率誤差(carrier frequency offset, CFO)。此外，由於 MC-CDMA 系統與 OFDM 系統類似，都必須用 FFT 來對以整個 1024 點長的符元(symbol)做解調之用，因此需要偵測符元邊界的機制，本計劃中我們先利用 training symbol 來粗估接收信號的符元邊界，此任務相對應於圖五的"coarse symbol boundary detection"。第二部分(Rx version 2)包括時域轉頻域的轉換，由 FFT 完成。並且還有部分頻域相關的信號處理，包括偵測整數部分的 CFO(以子載波間距為單位)，如同上年度計劃報告，這部分是利用 training symbol 完成。新版本的接收機多增加細估符元邊界的機制，對應於圖五的"fine symbol boundary detection"。與去年度的接收機最大不同的部分為 TFO 與 CFO 的追蹤迴路，詳細架構會在下一節描述。最後一部份 (Rx version 3)則牽涉通道響應評估，頻域等化器等機制把多路徑通道對信號的效應做還原。最後是解展頻以及 QAM demapping 的動作。

以下各節闡述圖一架構各方塊的演算法以及硬體架構。

1. 符元邊界之粗略估計

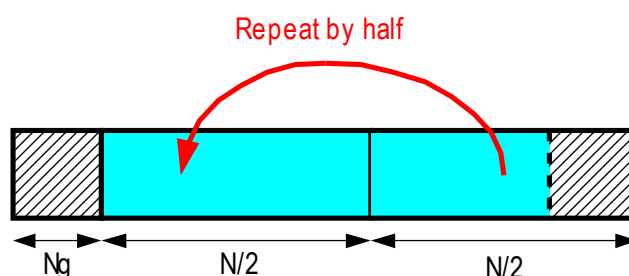
首先解釋 training symbol 的特性，為了能比較準確得到邊界位置，我們利用 training symbol 點數較多的統計優勢來減低通道雜訊或多路徑所造成的影響，

因此我們設計 training symbol 在時間上有重複的特性；也就是它被傳送時，前 512 點與後 512 點的值是相同的，最後再加上 guard interval，如圖六所示。因此接收端所要做的就是利用長度 512 的 delayline 來做 correlation，理論上會在 training symbol 結束的地方會得到峰值。Correlation 的數學式可寫成：

$$\Lambda(d) = \sum_{m=0}^{N/2-1} \left(r_m^2 \right)^* d^{*1} \left(m - \frac{N}{2} \right) d + \left(m \right) \left| \sum_{m=0}^{N/2-1} \right|^2 \quad (20)$$

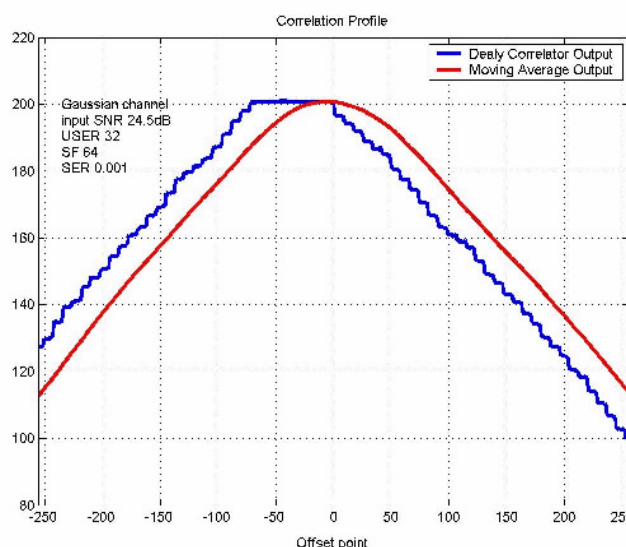
+

其中 ε 代表載波頻率誤差(CFO)，可見 correlation 會受到 CFO 角度旋轉的影響，因此實際上我們取 correlator 輸出值時應該要取大小，去除相位變化的效應。

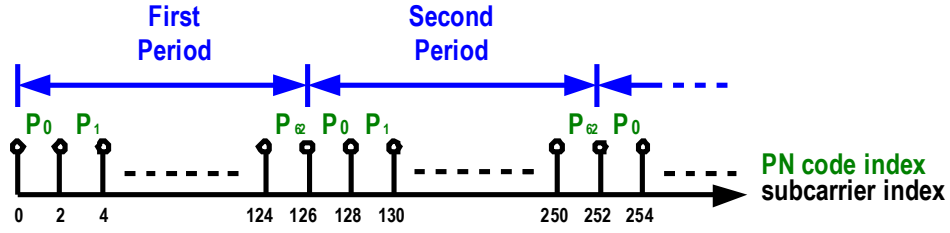


圖六 Training symbol載時域的特性[14]

然而由於 512 點內具有週期的特性以及受到 guard interval 的影響，correlator 的輸出值會有多處平台出現，如圖七。其中週期性的原因是由於我們設計 training symbol 載頻域上由數個相同的長度 63 之 PN sequence(pseudo noise sequence)相連，圖八所示。

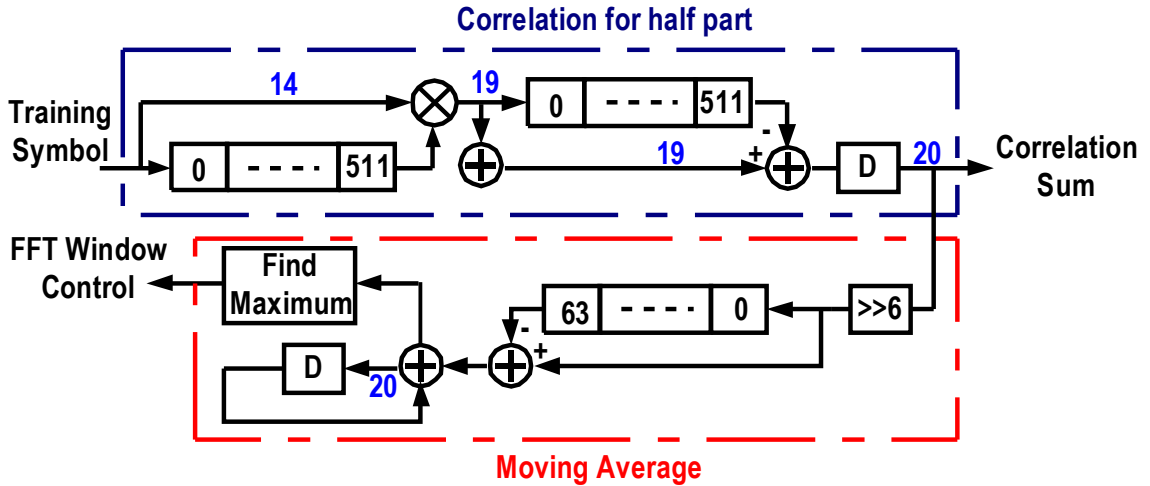


圖七 Correlabr 輸出



圖八 Training symbol 頻域特性

尤其中間平台的部分會造成邊界位置的錯估，因此實際上我們在 correlator 後面再加上 moving average 使曲線平滑(紅線)，其方法是在每一點都拿之前 63 點，來得到 64 點的平均。其中上面數學式所表達的 correlator 實際在硬體上會造成很大的浪費，因為每次都只需要更新一點，丟掉最舊的一點即可，所以實際上仍是用 moving average 使硬體實現較有效率，如下圖所示。



圖九 粗估邊界偵測器的硬體架構

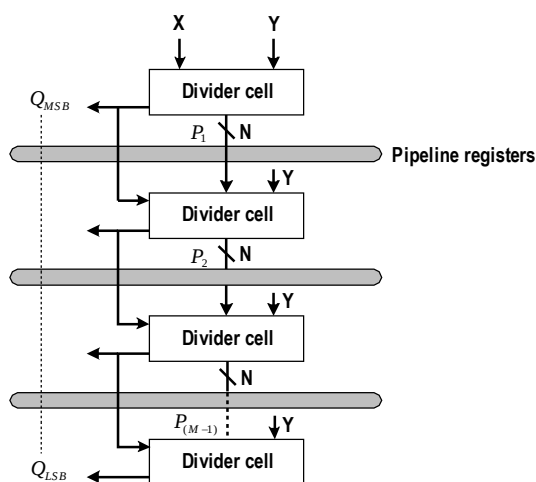
2. 小數部分載波頻率誤差

由前一節的 correlator 數學表示式可知 correlator 的相位隱含了 CFO 的資訊,然而只有小數部分能被解析出，關於頻率誤差的最大可能估測公式：

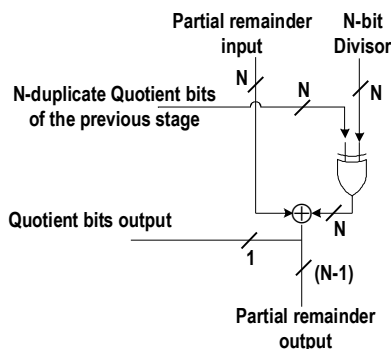
$$\Delta \hat{f} = \frac{1}{\pi T} \angle \left\{ \frac{\sum_{m=0}^{L-1} \text{Im}\{r_{d+m}^* r_{d+m+L}\}}{\sum_{m=0}^{L-1} \text{Re}\{r_{d+m}^* r_{d+m+L}\}} \right\} \quad (21)$$

主要包含兩個運算，correlator 輸出值虛部與實部的除法器以及反正切器。硬體上，前者由 sequential non-restore divider 完成，視商數輸出位元長度的需要，會消耗不同時脈來完成，如圖十，其中每個 divider cell 代表算出商數某一個位

元所需的運算。後者則由反正切器唯讀記憶體完成，為了節省記憶體所消耗的硬體資源而考量反正切函數的對稱性，在輸入位址上先經過處理。



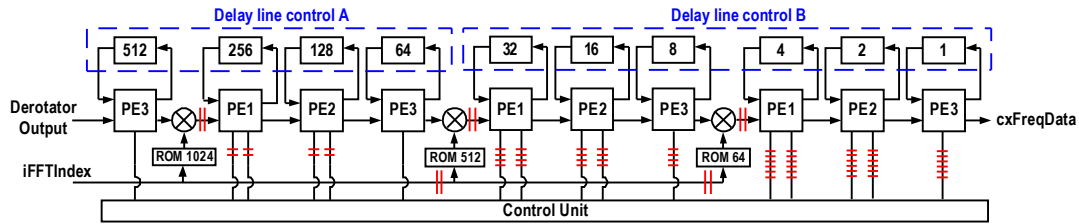
圖十 Nonrestore divider



圖十一. Divide cell

3. 解調

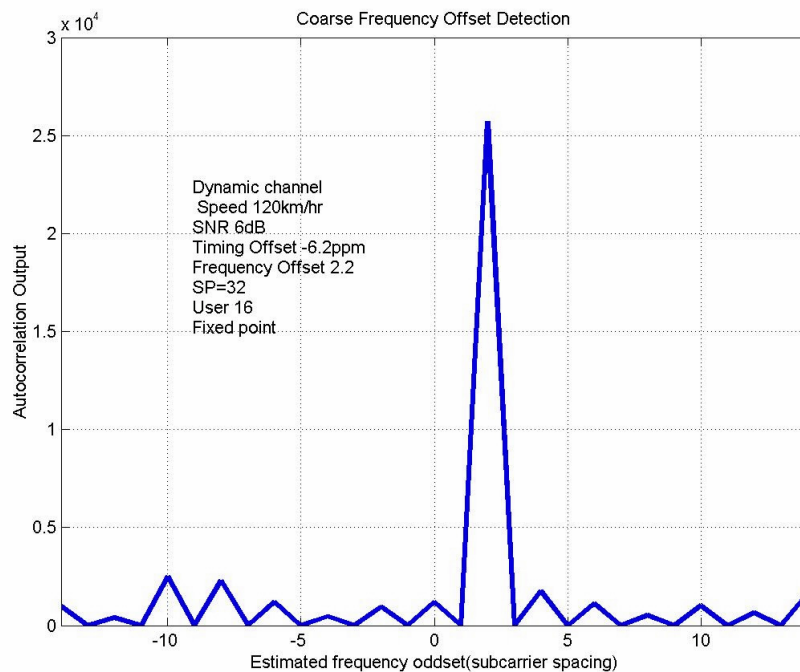
由於 MC-CDMA 系統亦屬於多載波調變的傳輸系統，調變與解調變數學上分別是反離散傅立葉轉換(inverse discrete Fourier transform, IDFT)與離散傅立葉轉換(discrete Fourier transform)。硬體實現則是利用快速傅立葉轉換(fast Fourier transform, FFT)。然而在多種 FFT 架構中，我們選擇 radix 2/4/8 single path delay feedback[15]的架構來做硬體實現。其特色是 single path delay feedback(SPDF)具有重複利用原本 FFT 演算法 butterfly 的特性，因此硬體使用效率高。而 radix 2/4/8 則具有節省乘法器的功效，相較於傳統 radix 2 每一級處理單元對應一個乘法器，radix 2/4/8 則是每三級對應一個，因此硬體消耗可大幅降低，硬體架構簡述如下圖。



圖十二 快速傅立葉轉換架構

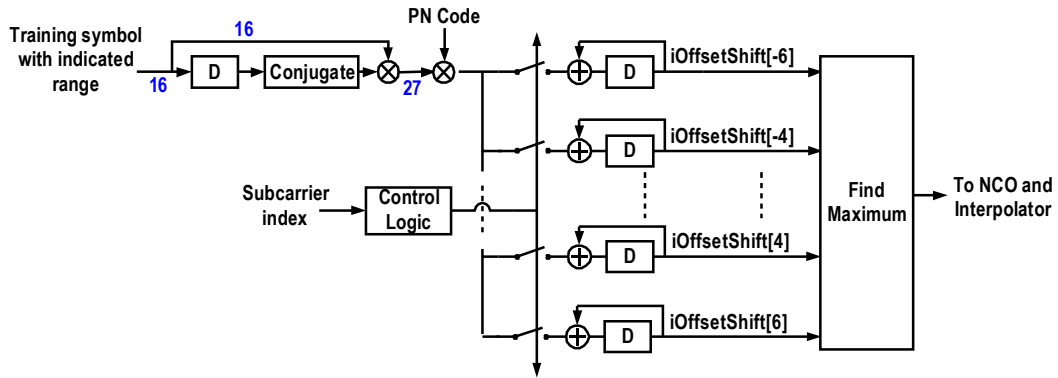
4. 整數部分載波頻率誤差

如第一節所述，training symbol 在頻域呈 PN sequence 的特性，因此我們可預期其 autocorrelation function 在延遲為零會有最大值。例如若假設 CFO 為 2.2 個子載波間距，則整數部分 2 可導致下圖的結果。



圖十三 整數部分之頻率誤差估測

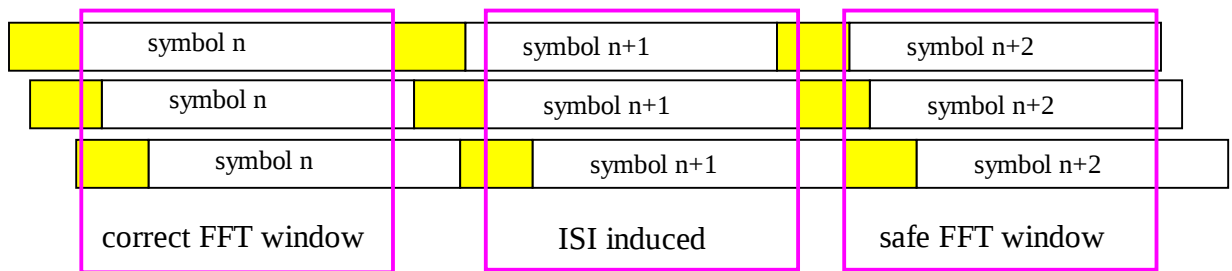
由於整數部分的誤差無法在找邊界所使用的 correlation 峰值像未解析出來，而且它會改變到頻域子載波編號的時序，因此整數部分的頻率誤差偵測的演算法必須對通道干擾具有相當的抵抗力，以上圖的例子而言，是針對時速 120km/hr，SNR 6dB 的劣質通道環境所模擬。其硬體架構如圖十四。



圖十四 整數部分頻率誤差估測器之硬體架構

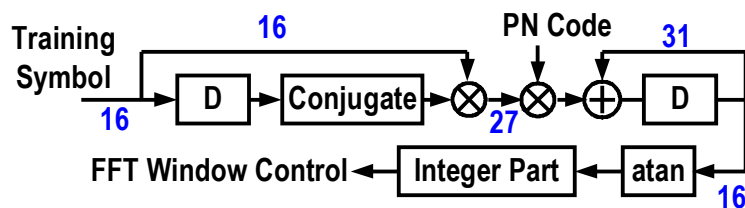
5. 符元邊界之詳細估計

有鑑於第一節所提的邊界估測僅是粗略估計，因此符元邊界只適用於後續同步，若要使資料解碼更準確，則必須考慮不能使符元邊界落於 guard interval 之後，否則即會受到下一個符元的干擾，其概念如圖十五。

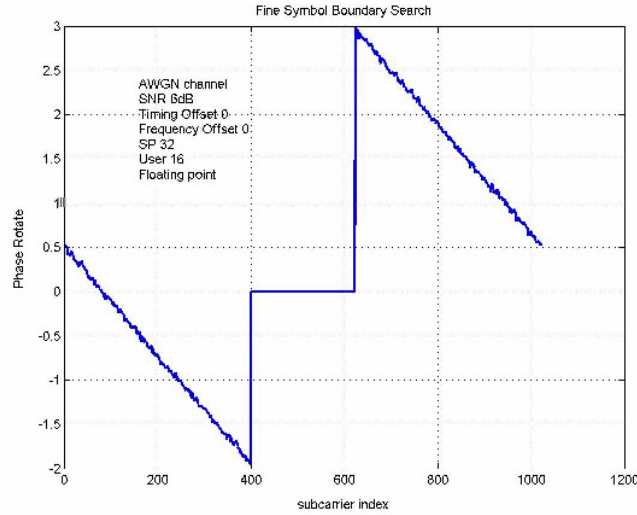


圖十五 FFT邊框之效應

因此在真正開始解資料前必須先確保邊界在 guard interval 內。我們採取的方法是基於時間延遲相對於頻率上相位旋轉，解此從相位增長的斜率來判斷邊界點誤差的點數並且藉此改變 FFT 邊框的時序，其原理如下圖。



圖十六. 符元邊界偵測器之架構



圖十七. 細估符元邊界

6. 追蹤迴路

考量接收端移動時所造成的 Doppler 效應，必須要有追蹤的機制以補償時變的 CFO 以及 TFO。傳統的解決方法是個別處理 CFO 與 TFO，並且從角度旋轉量求得頻率誤差，這樣的方式非常容易受到多路徑通道的影響。然而根據[6]的假設，接收端系統只有一個震盪器，拿來用作解調的載波以及降頻後輸入類比數位轉換器(A/D converter) 當作取樣時脈。因此 CFO 與 TFO 兩者應該有一定的關係，再機頻接收端偵測此兩者誤差時應該一起考慮，由[16]的推導，TFO 對應到頻域上對信號的影響是相位的旋轉，選轉亮隨時間與子載波編號增加而遞增，CFO 在頻域上的影響則是使信號的相位隨時間而增加，卻不隨子載波編號而改變。藉由最小誤差平方(least square error)的方法來求直線的概念，我們可以同時(joint)估測得到 CFO 與 TFO，彼此只相差一個增益；至於通道所產生的相位則藉由前後符元相位相減消去。此外考量有的子載波會受到嚴重衰減，所以除了普通的最小平發誤差數學條件，我們又針對不同子載波所得到的旋轉差量給予不同大小的權重，視對應到該子載波的通道頻率響應大小而定，如此整合起來的演算法稱 Joint least square error estimation。

$$\mathbf{b} = (\mathbf{X}^T \mathbf{W} \mathbf{X})^{-1} \mathbf{X}^T \mathbf{y} \quad (22)$$

其中， $\mathbf{y} = [y_0 \quad y_1 \quad \dots \quad y_{J-1}]^T$ ， y_j 代表前後符元的第 j 個 pilot tone 相位差。

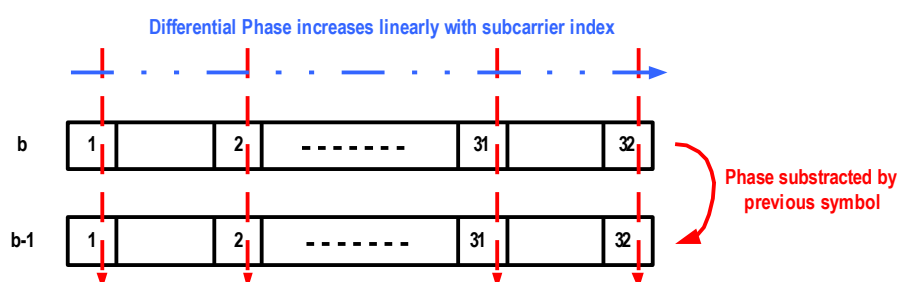
$\mathbf{b} = [m \quad d]^T$ ， m 與 d 代表斜率與截距，分別帶有 TFO 與 CFO 的資訊。

$\mathbf{X} = \begin{bmatrix} x_0 & x_1 & \dots & x_{J-1} \\ 1 & 1 & \dots & 1 \end{bmatrix}^T$ 則是 $\hat{\mathbf{y}} = \mathbf{X} \mathbf{b} + \mathbf{n}$ 的線性轉換矩陣， $\mathbf{n}$ 裡的成分表示第 j

個 pilot tone 相位上所受到的干擾，包括 AWGN 雜訊以及子載波間干擾(inter carrier interference, ICI)。 $\mathbf{W} = \mathbf{E} \{ \mathbf{n} \mathbf{n}^T \}^{-1}$ ，為了簡化起見，假設透過追蹤的機制可使同步誤差縮小，以至於 ICI 的干擾量也很小，使 $\mathbf{W}$ 成為對角矩陣的形式。

根據[16]的模擬結果，這樣演算法的估測表現比傳統方式佳。以 TFO 為例，我們用三種頻率估測器來比較：

a. 相鄰符元相位相減的傳統方法[17]，如圖十八。



圖十八 Conventional method: differential-differential

b. 未考慮權重分配的最小誤差平方(LSE) [18]

c. 有考慮權重分配的最小誤差平方(WLSE) [16]

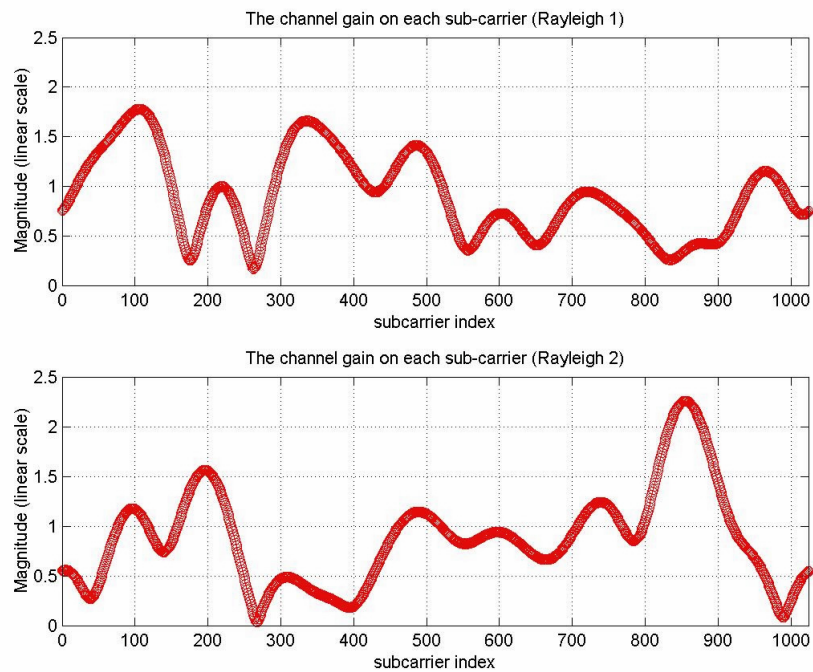
此三種估測器的表現如下表所示，此處我們考慮平均平方誤差(mean square error, MSE)，各別在三種通道情況。AWGN 只考慮通道雜訊，沒有多路徑效應；Rayleigh1 與 Rayleigh2 都是多路徑通道，前者的 deep fading 較少，後者較多。

表一. 估測器的平均平方誤差(input SNR =16dB,300 symbols simulated, TFO=-20ppm)

	AWGN	Rayleigh1	Raylei2
Conventional D-D type	17e-10	31e-10	202e-10
LSE	2.8e-10	8.52e-10	19.5e-10
WLSE	2.85e-10	4.81e-10	5.86e-10

表二. 估測器的平均平方誤差(input SNR =26dB,300 symbols simulated, TFO=-20ppm)

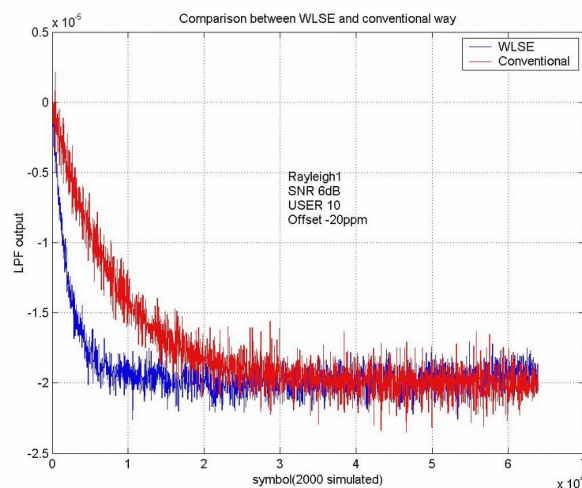
	AWGN	Rayleigh1	Raylei2
Conventional D-D type	18.4e-11	31.4e-11	147.7e-11
LSE	3.07e-11	8.46e-11	15.52e-11
WLSE	3.13e-11	5.13e-11	5.73e-11



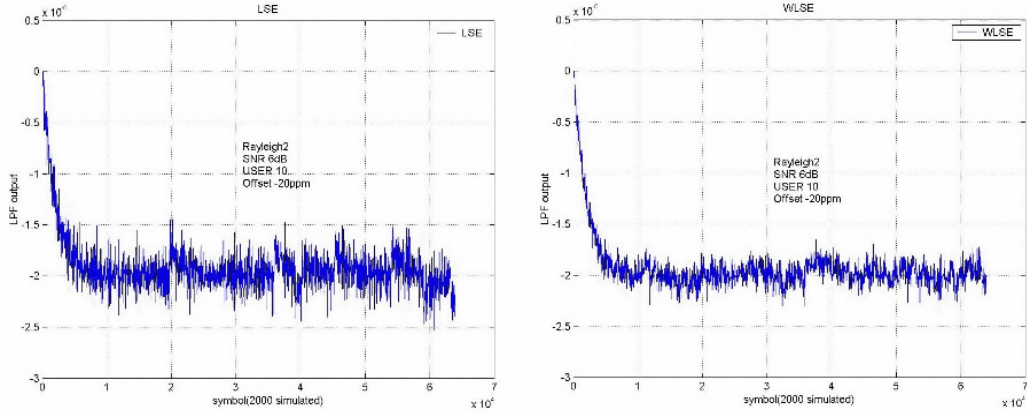
圖十九 兩種模擬通道

很明顯,藉由導入權重的概念,當處於 Rayleigh2 這種衰減嚴重的 channel,WSLE 較 LSE 有更顯著的改進。

對於 TFO 而言,追蹤迴圈由頻率估測器、低通濾波器、時域上的內插器所組成。藉由設計適當的低通濾波器參數,我們可以在追蹤速度與受雜動干擾程度兩者間取得平衡。TFO 的迴圈表現如下各圖:



圖二十 追蹤迴路的比較: WLSE 與 Differential-Differential

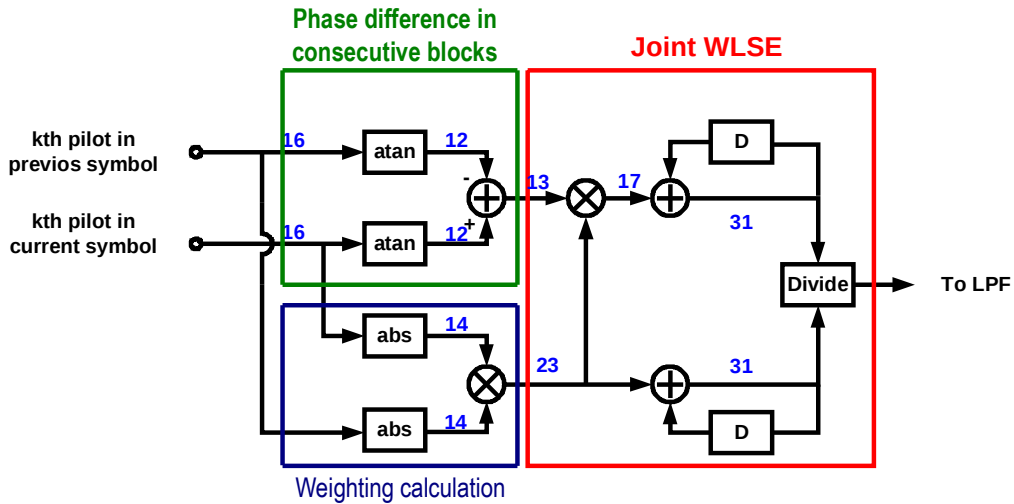


圖二十一 追蹤迴路之比較: WLSE 與 LSE

雖然 JWLSE 同時對 CFO 與 TFO 作估測得到本端振盪器的偏差量，然而實際上對於本系統的規格參數而言，CFO 的現象遠較 TFO 顯著，因此在硬體實現上省略演算法中 TFO 所造成的影響，也就是只看截距的部分，斜率則忽略不計。如此估計振盪器之偏差的演算法可以簡化成：

$$\delta = \frac{1}{K_2} \frac{\sum_k w_k y_k}{\sum_k w_k^2} \quad (23)$$

最後 JWLSE 的硬體架構如圖二十二所表示。



圖二十二 振盪器偏差之估測

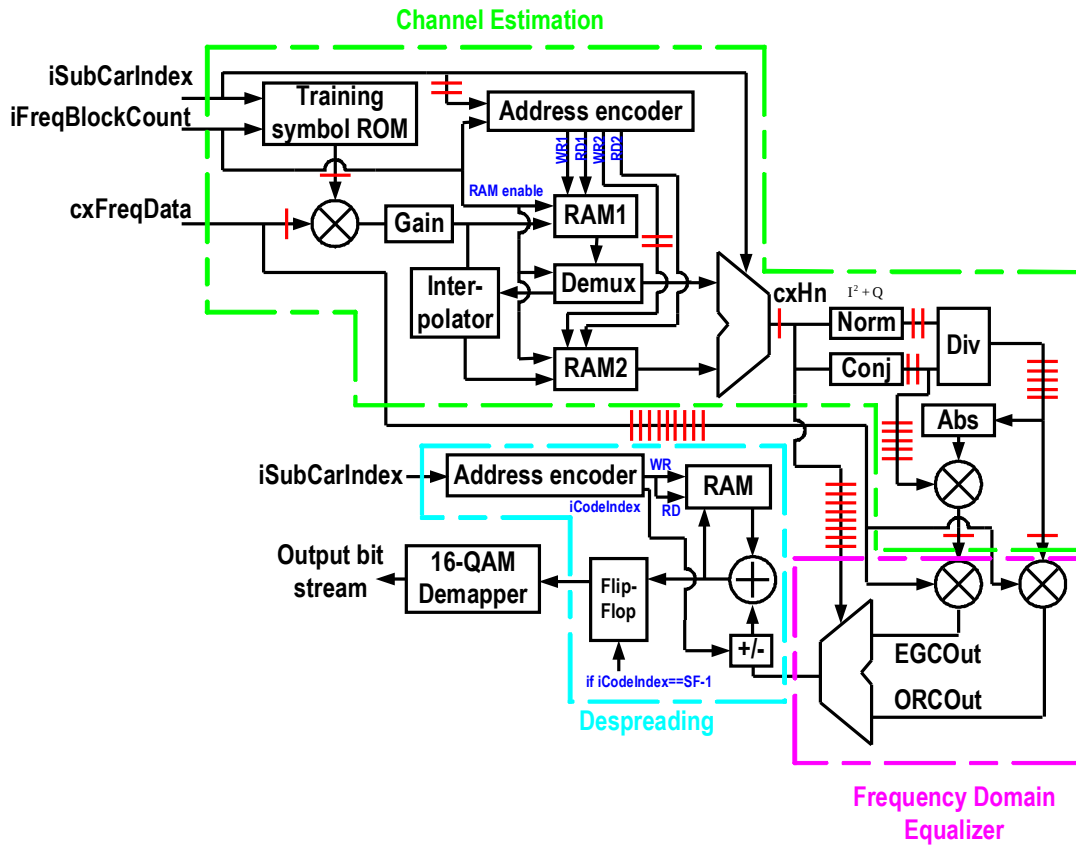
7. 通道估測、頻域等化器、解展頻與 QAM demapping

通道估測試利用時間軸上周期出現的 training symbol，取得每個子載波通道響應的倒數。頻域等化器與解展頻合起來則採用 TORC(threshold orthogonal restoring combining)，根據參考文獻[19]，TORC 最能逼近最小平均平方差(minimum mean

square error combining, MMSEC的偵測方式。TORC 在每一個子載波乘上一個增益 G_k ,

$$G_k = \begin{cases} \frac{1}{H_k} & \text{if } |H_k| \geq \text{thres}ho \\ \frac{H_k^*}{|H_k|} & \text{if } |H_k| < \text{thres}ho \end{cases} \quad (24)$$

其中 H_k 代表由 training symbol 所估測得到第 k 個子載波的通道響應。根據上式可知，TORC 結合兩種偵測方式：當子載波上的通道響應強度夠大時，我們採用 ORC(orthogonal restoring combining)，可以回復使用者之間原本被通道破壞的正交性。然而，當子載波所對應到的通道響應強度太弱，為了避免通蹈雜訊被放大，我們改採 EGC(equal gain combining)，只回復子載波的相位。架構如圖二十三。



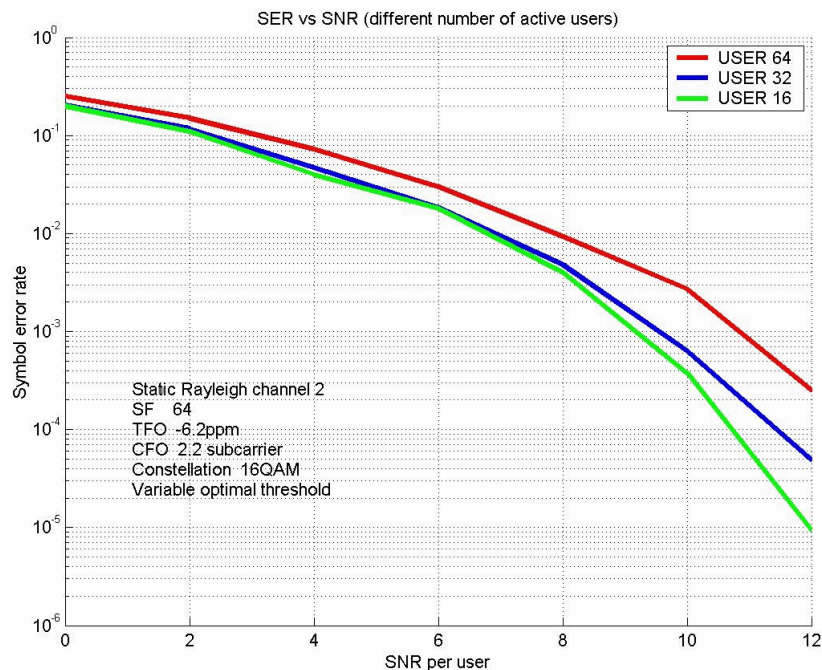
圖二十三 頻域等化，通道估測，與解展頻之架構

8. 接收機系統模擬

根據上述各節所組成的接收基架構如圖五，我們根據某一個典型例子來做 C 程式語言模擬，模擬的參數如下列：

- a. 子載波頻率誤差(CFO)：2.2 子載波間距
- b. 取樣頻率誤差(TFO)：-6.2ppm
- c. 展頻碼長度(SF)：64
- d. 星狀圖結構：16-QAM
- e. 假設 TORC 之 threshold 可隨通道訊噪比調整
- f. 模擬通道環境是採用第二種 Rayleigh 的靜態通道

針對上面所列的模擬參數，我們對三種不同的人數個別分析，如圖二十四所表示。雖然根據[19]的推導，指出多工干擾(MAI)大致會隨人數成長，但是此效應在人數少時卻容易被 ORC 所造成的雜訊放大所稀釋。



圖二十四 接收機系統表現

四、硬體之實作

1. 定點數分析

由於須把 C 程式所表現的硬體架構寫成硬體描述語言，進而實現在 FPGA 上，硬體設計的第一步是決定運算每一個節點的位元數。為了節省設計時間，各模組內節點的位元數我們採用輸出訊噪比來當做決定的準則，最後再對整個定點數系統作傳輸錯誤率(symbol error rate ,SER) 視結果是否符合我們的需求。由於系統有一追蹤迴路，因此首先假設 sin/cos 對照表的輸出為 8bits。首先定義輸出訊噪比, output SNR：

$$\text{output SNR} = \frac{1}{L_{con}} \sum_{l=1}^{L_{con}} \text{SNR}_l$$

$$\text{SNR}_l = 10 \log_{10} \frac{\mu_l^2}{2\sigma_l^2} \quad (25)$$

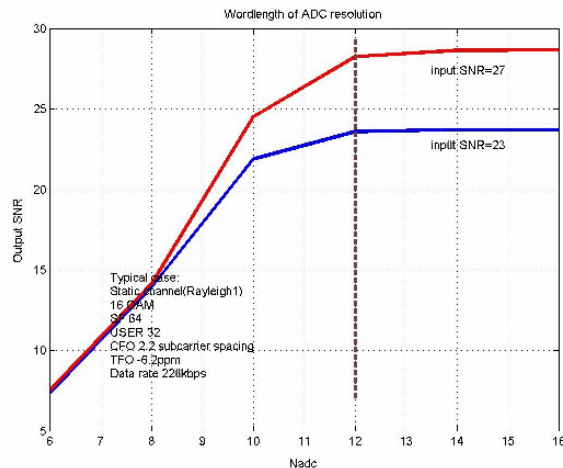
$$\mu_l = \frac{1}{n_l} \sum_{k \in l} |I_k|$$

$$\sigma_l^2 = \frac{1}{n_l - 1} \sum_{k \in l} |I_k|^2 - \mu_l^2$$

其中 I_k 代表落在星狀圖第 k 個符元範圍內的頻域等化器輸出，可見 SNR_l 即是落在第 l 個星座點附近的符元所散開的程度，output SNR 則是 L_{con} 大小的星狀圖去平均以後的結果。隨著位元數的增加，輸出訊噪比也會增加並且漸漸飽和，此時所對應到的位元數即是我們的最低需求。以下列出重要的信號節點所做的模擬：

a. 類比/數位轉換器(ADC)：12bits

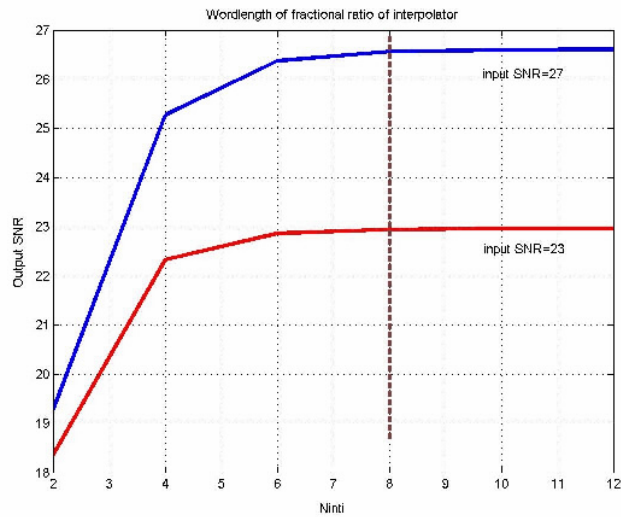
接收機將用 FPGA 實現，因此受限於 FPGA 板上 12 bit 的 ADC，根據定點數模擬，12bit 有在 saturation 的範圍裡。



圖二十五 ADC解析度

b. 內插器之小數偏差更新值：8bits

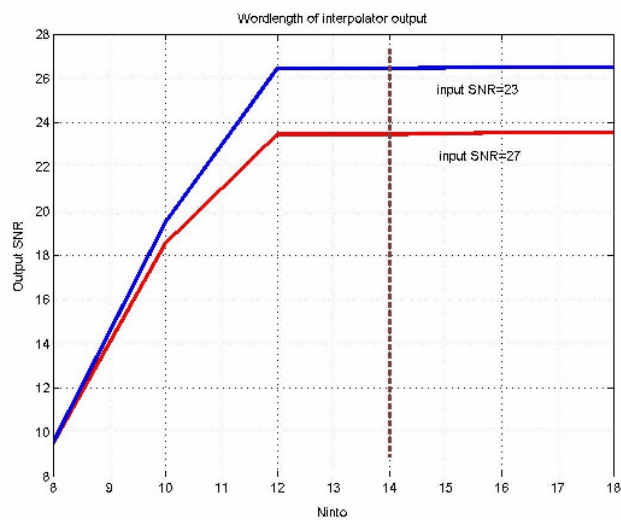
Fractional ratio 的解析度太低會使 interpolator 內插更新過慢，因此使 timing recovery loop 有較大的震盪。



圖二十六. 內插器之小數偏差解析度

c. 內插器輸出：14bits

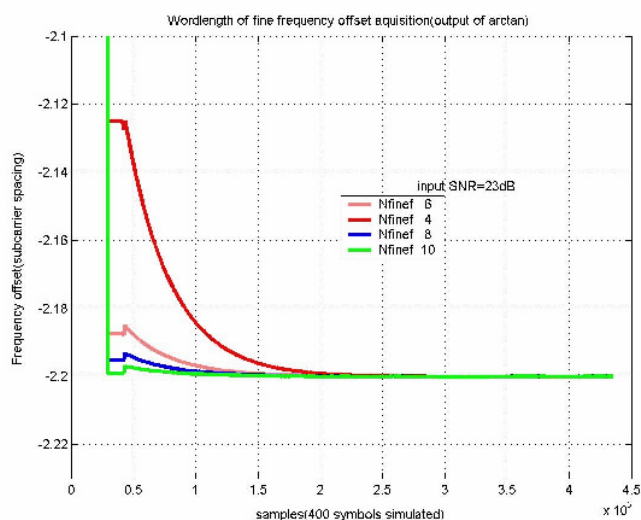
有效的內插器輸出解析度可降低內插器本身的電路複雜度，又不至於導致表現劣化。



圖二十七 內插器輸出之解析度

d. 小數部分載波頻率偏差：8bits

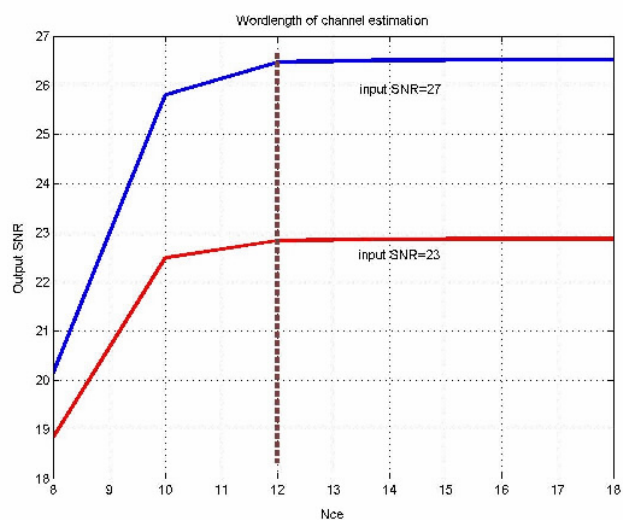
如“接收機架構”一章所解釋，偵測符元邊界時，可藉由 correlation 峰值的相位初步得到效數部分的載波頻率偏差，這個步驟可以有效減少追蹤迴路達到收斂狀態所需的耗時。



圖二十八 小數部分的載波頻率偏差之解析度

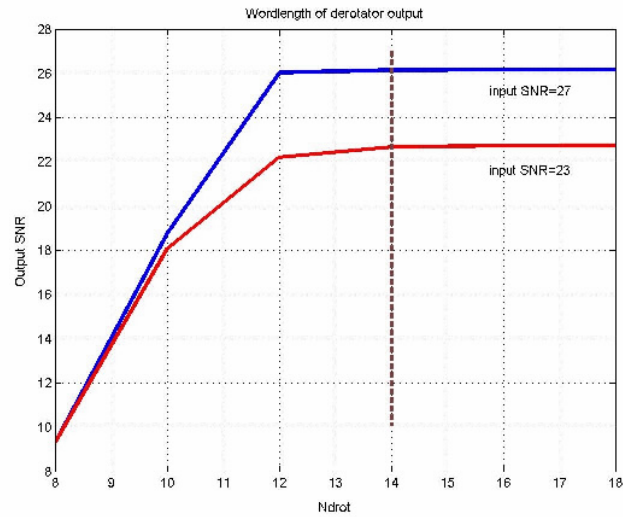
e. 通道估測器之輸出：12bits

多路徑衰減環境下，通道響應在不同的子載波上會有很大的變異，因此為了使 QAM 解調時有較好的結果，通道估測必須有相當程度的解析度。



圖二十九 通道估測知解析度

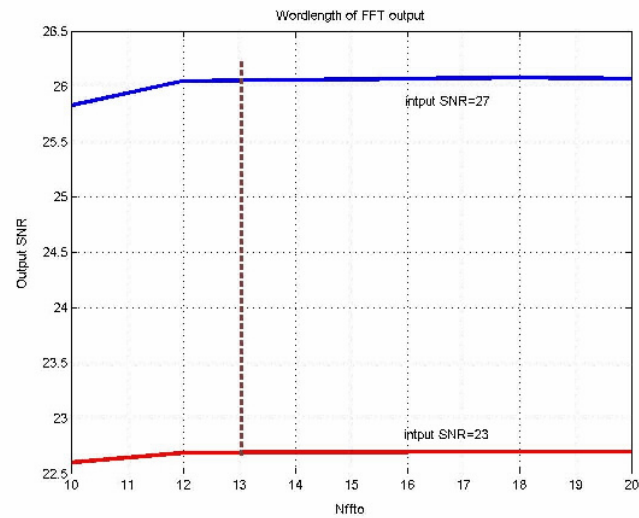
f. 反轉器之輸出：14bits



圖三十 反轉器之解析度

g. 快速傅立葉轉換器之輸出：16bits

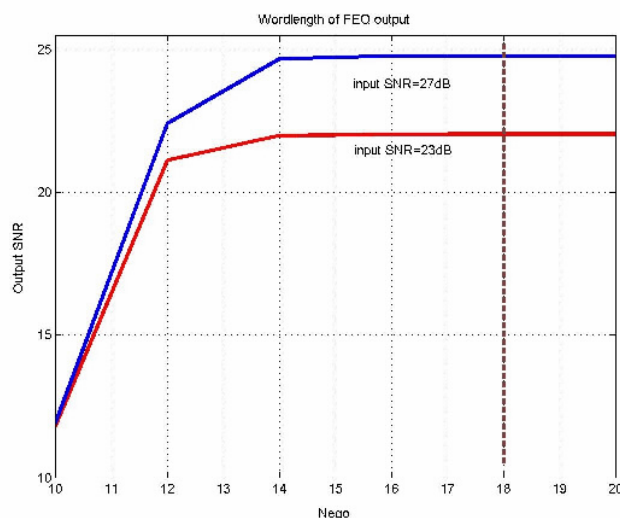
雖然從模擬圖可看出不需要用到 16 bits，大約 12~14 bits 即可，但是仍須考慮不是典型的時候，必須留一些彈性空間給更有更大信號變異時的情況，例如使用 64 QAM 的星座圖做傳輸。因此最後採用 16 bits。



圖三十一 快速傅立葉轉換器之輸出解析度

h. 頻域等化器之輸出：18bits

由圖得知解析度只需要 16 bits 即可，但是有鑑於這只是對於典型例子的模擬，此外，反通道響應也可能過大，因此多留了 2bit 的彈性空間給 FEQ。



圖三十二 頻與等化器輸出之解析度

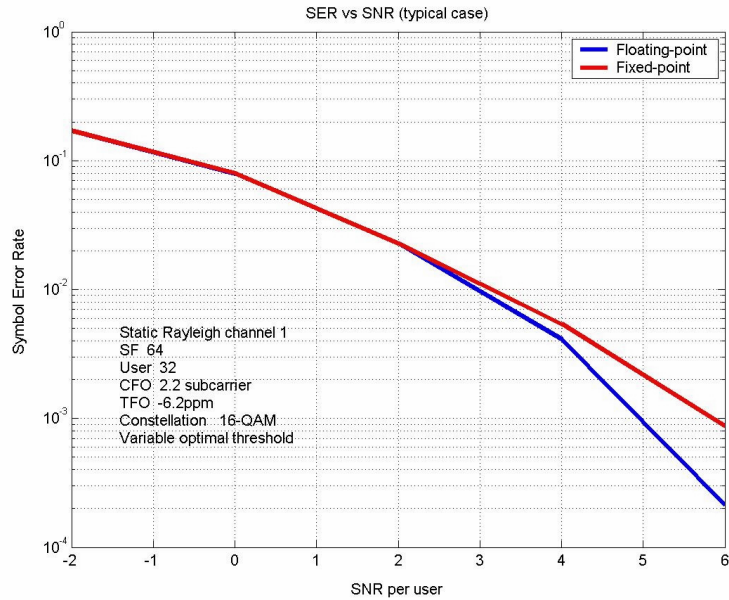
i. 列表與模擬

其他重要節點基本上也是按照上述的輸出訊噪比當作判斷的準則，以下把一些重要的模組輸出輸入列成表三。

表三. 各節點位元數列表

節點名稱	所需位元數
ADC輸出	12
內插器更新輸入	8
內插器輸出	14
sin/cos對照表輸出	8
反轉器輸出	14
通道估測	12
FFT輸出	16
追蹤迴路之Y/X除法輸入	14
追蹤迴路之Y/X除法輸出	8
頻域等化器之輸出	18

最後針對定點數版本與原來浮點數版本的結果做比較，如下圖

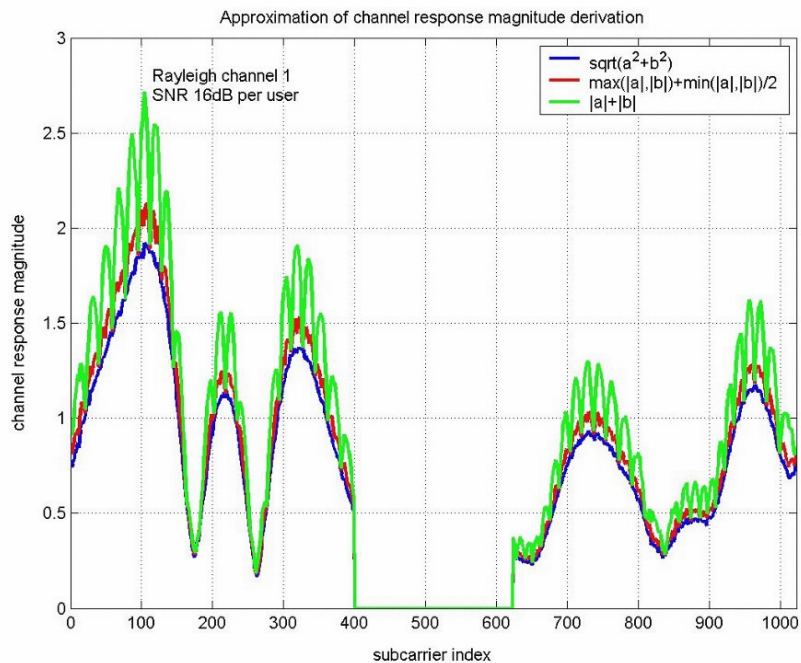


圖三十三 定點數系統之表現

2. 硬體簡化

取複數大小量值-本系統有多處要取複數的量值，然而平方合開根號過於複雜，也無法在一個時脈內計算出結果，因此我們考量下列兩種簡化:

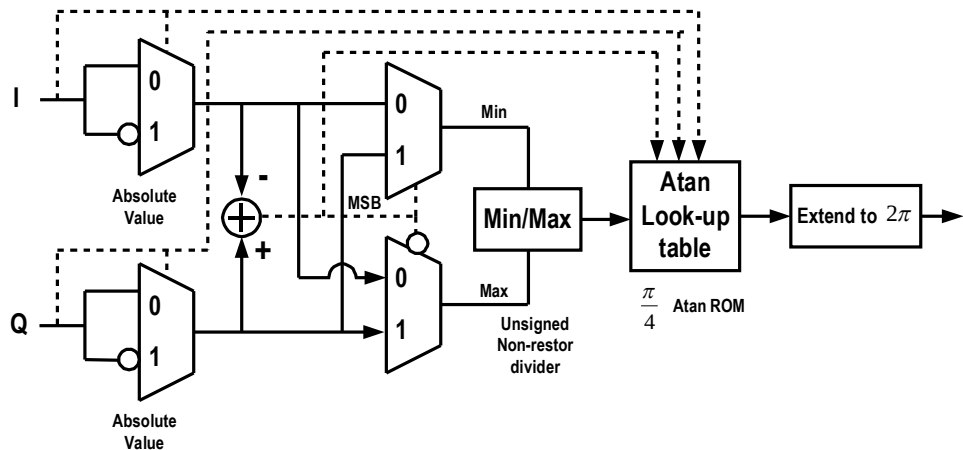
- 實部量值+虛部量值
- $\max(\text{實部量值}, \text{虛部量值}) + \min(\text{實部量值}, \text{虛部量值})/2$



圖三十四 複數大小之近似

由上圖可觀察到第二種近似法已經很逼近真正的複數大小，相較餘地一種近似法卻也耗掉較多的硬體。因此再訊號變化很大的部分我們採納第一種近似，例如偵測符元邊界以及整數部分載波頻率誤差；然而當信號變化細微時我們改採第二種近似，例如追蹤迴路偵測器的權重以及頻率等化器所使用到的部分。

c. 反正切器唯讀記憶體之縮減：



圖三十五 反正切器唯讀記憶體之簡化

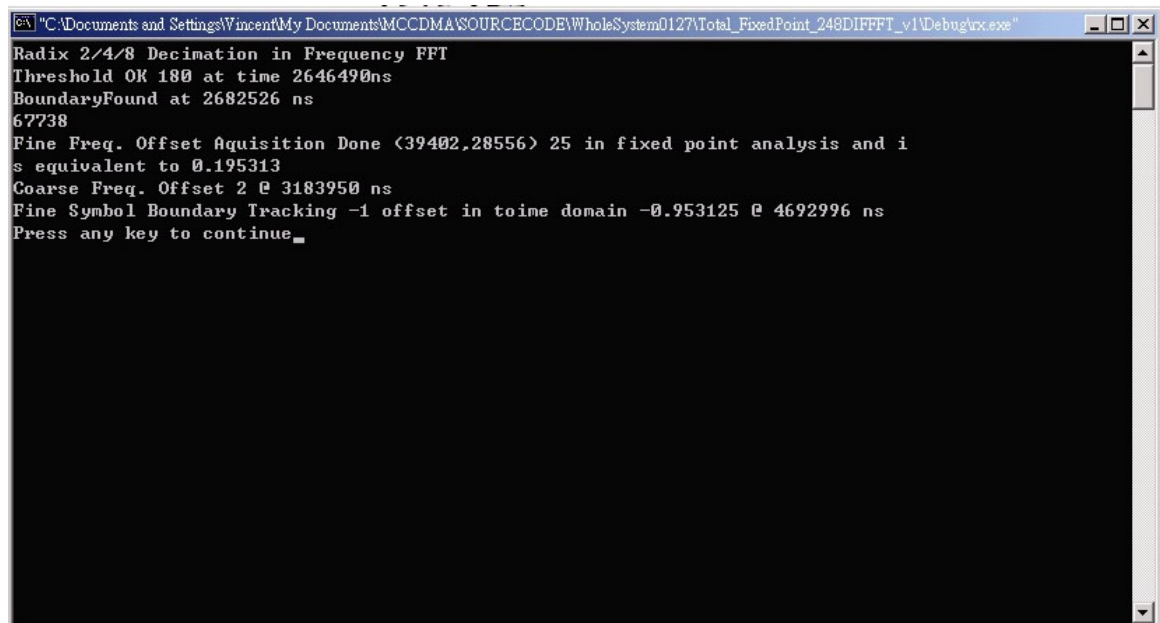
3. 硬體實現的進度，硬體資源使用與模擬結果

有關硬體實現的進度方面，目前已經把各功能方塊完成並且整合，處於整合後的硬體系統模擬與驗證的階段。硬體實現的方式是將 C 程式語言的原始碼改寫成 Verilog 硬體描述語言，最後用 Field Programmable Gate Array(FPGA)實現，型號為 ALTERA 公司的。硬體描述語言的編譯與模擬則利用 QUARTUS II 2.2 版，各功能方塊的硬體資源使用如下表：

表四. 硬體資源使用

	邏輯元件(%)	內建記憶體(%)
內插器	2	0
反轉器	1	0
粗略符元邊界偵測器	12	8
快速傅立葉轉換器	16	24
整數部分載波頻率誤差偵測器	7	1
細微符元邊界偵測器	4	2
追蹤迴路偏差估測器	7	1
追蹤迴路低通濾波器	1	0
數位控制頻率震盪器	1	1
通道響應估測器	10	9
頻域等化器	5	0
解展頻	2	3
Demapping	1	0
總計	69	49

利用 C 定點數模擬的狀態如圖三十六

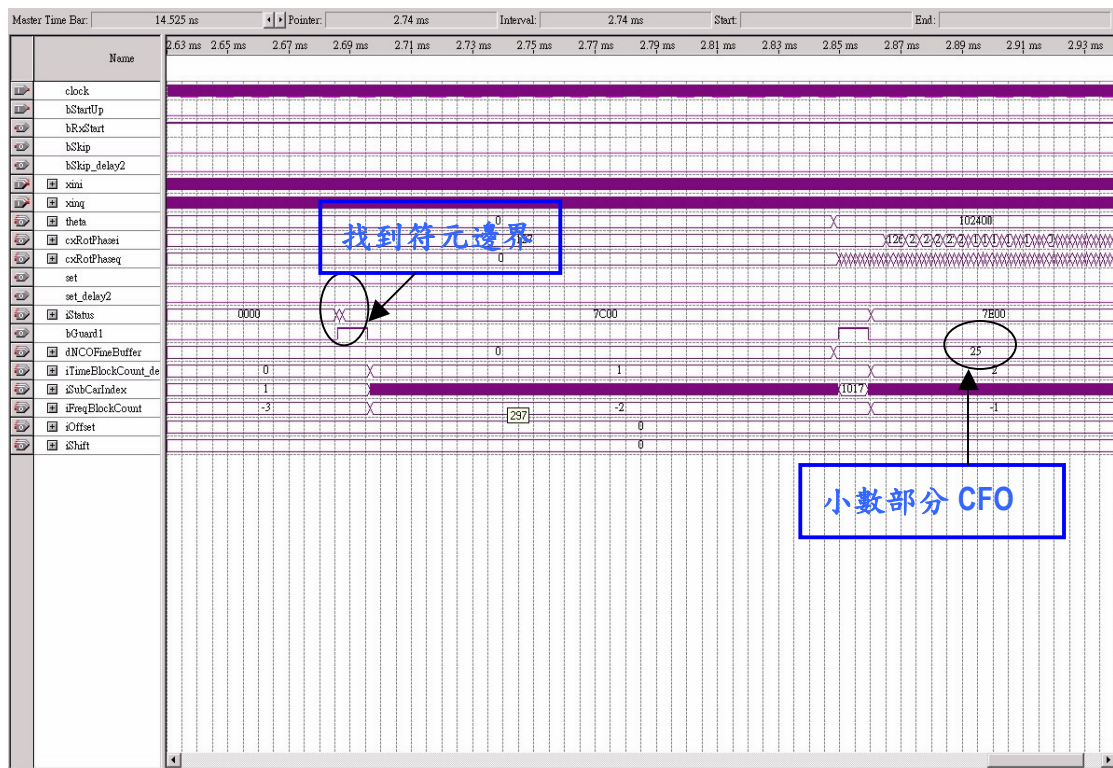


```
"C:\Documents and Settings\Vincent\My Documents\MCCDMA\SOURCECODE\WholeSystem0127\Total_FixedPoint_248DIFFFT_v1\Debug\vx.exe"

Radix 2/4/8 Decimation in Frequency FFT
Threshold OK 180 at time 2646490ns
BoundaryFound at 2682526 ns
67738
Fine Freq. Offset Acquisition Done <39402,28556> 25 in fixed point analysis and i
s equivalent to 0.195313
Coarse Freq. Offset 2 @ 3183950 ns
Fine Symbol Boundary Tracking -1 offset in toime domain -0.953125 @ 4692996 ns
Press any key to continue_
```

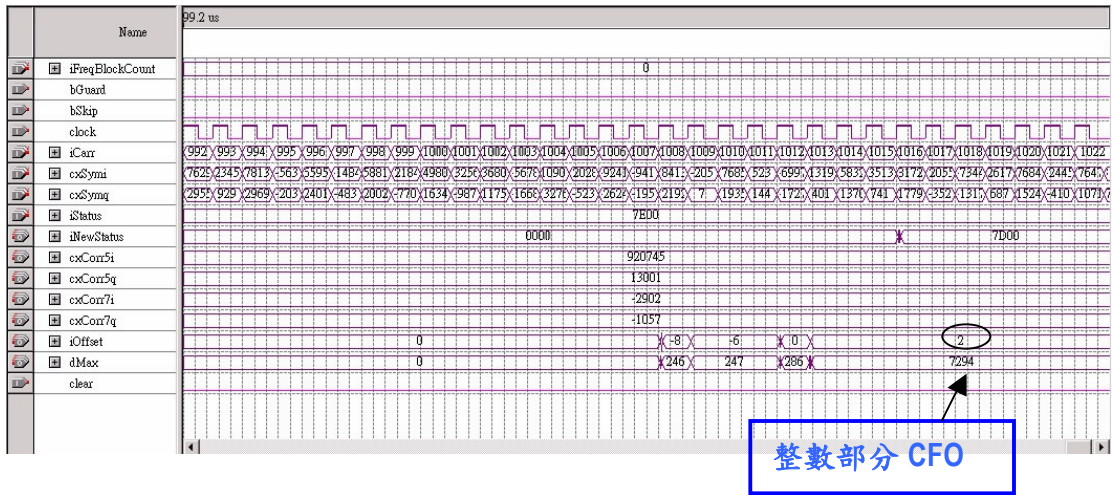
圖三十六 C 定點數模擬

對照 QUARTUS II 模擬的結果:

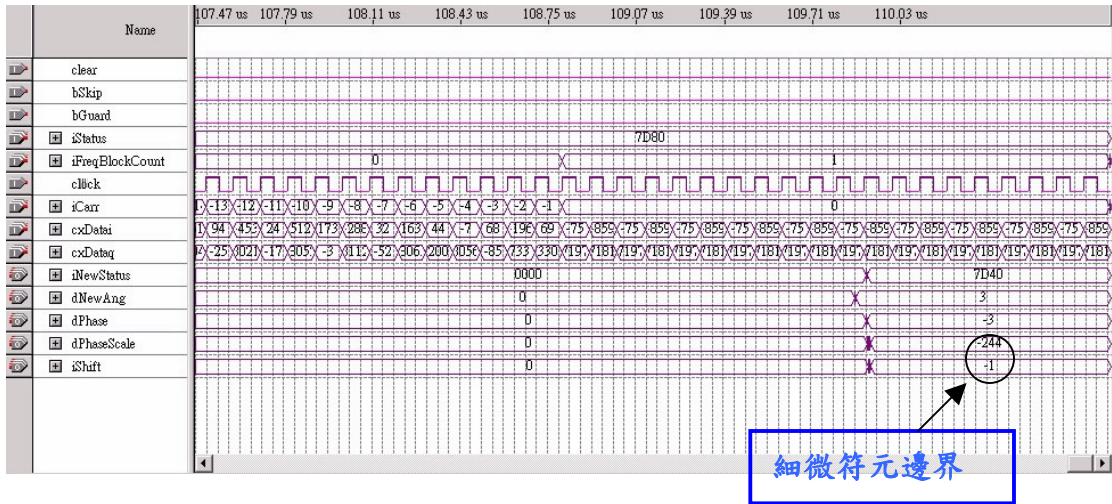


圖三十七 Quartus II模擬結果

為了方便觀察，整數部分 CFO 以及細微符元邊界偵測則個別用 functional block 的模擬結果來映證



圖三十八 整數部分 CFO 模擬結果



圖三十九 細微符元邊界模擬結果

五、 結語

本計劃完成研發適用於多載波碼域多工(MC-CDMA)基頻接收機之演算法及硬體架構。研究成果發表於國際性會議。硬體架構亦以 FPGA 形式驗證成功。下一年度主要目標為此多載波碼域多工(MC-CDMA)基頻接收機之設計、實作與量測。

參考資料:

- [1] F. Classen et al., "Frequency synchronization algorithms for OFDM systems suitable for communication over frequency selective fading channels," in Proc. of 1994 IEEE 44th Vehicular Technology Conference, vol.3, 1994, pp.1655--1659.
- [2] S. Kapoor et al., "Pilot assisted synchronization for wireless OFDM systems over fast time varying fading channels," in Proc. of 1998 IEEE 48th Vehicular Technology Conference, vol. 3, 1998, pp.2077--2080.
- [3] P. H. Moose, "A Technique for orthogonal frequency division multiplexing frequency offset correction," IEEE Trans. Commun., vol. 42, pp. 2908--2914, Oct. 1994.
- [4] D. K. Kim et al., "A new joint algorithm of symbol timing recovery and sampling clock adjustment for OFDM systems," IEEE Trans. Consumer Electronics, vol. 44, Aug. 1998, pp. 1142--1149.
- [5] Y. J. Ryu et al., "Timing phase estimator overcoming Rayleigh fading for OFDM systems," IEEE Trans. Consumer Electronics, vol. 47, Aug. 2001, pp. 370--377.
- [6] J. H. Yoo et al., "On synchronizing and detecting multicarrier CDMA signals," in Proc. IEEE Int. Conf. Universal Personal Communications, 1995, pp.512--516.
- [7] A. J. Coulson, "Maximum likelihood synchronization for OFDM using pilot: algorithms," IEEE J. Selected Areas in Communications, vol. 19, Dec. 2001, pp.2486--2494.
- [8] I. H. Hwang, H. S. Lee and K. W. Kang, "Frequency and timing period offset estimation technique for OFDM systems," in IEEE Electronics Letters, vol. 34, no. 6, Mar. 2001, pp. 520--521.
- [9] S. Simoens, V. Buzenac and M. D. Courville, "A new method for joint cancellation of clock and carrier frequency offsets in OFDM receivers over frequency selective channels," in Proc. of 2000 IEEE 51th Vehicular Technology Conference, vol. 1, 2000, pp. 390--394.
- [10] M. Sliskovic, "Carrier and Sampling frequency offset estimation and correction in multicarrier systems," in Proc. Globecom, vol. 1, 2001, pp. 285--289.
- [11] S. Y. Liu and J. W. Chong, "A study of joint tracking algorithms of carrier frequency offset and sampling clock offset for OFDM-based WLANs," in IEEE 2002 International Conference on Communications, Circuits and Systems and West Sino Expositions, vol. 1, 2002, pp.109--113.
- [12] Louis L. Scharf, Statistical Signal Processing, Detection, Estimation, and Time Series Analysis. Addison-Wesley, 1991.
- [13] A. J. Coulson, "Maximum likelihood synchronization for OFDM using pilot: algorithms," IEEE J. Selected Areas in Communications, vol. 19, Dec. 2001, pp. 2495--2503.
- [14] T.M. Schmidl and D.C. Cox, "Robust frequency and timing synchronization for OFDM," IEEE Transactions on Communications, Vol. 45, Issue: 12, Dec. 1997, pp. 1613--1621.
- [15] Y. T. Lin, P. Y. Tsai, T. D. Chiueh, "A low-power variable-length FFT processor VLSI," International Symposium of the 2002 Intelligent Signal Processing and Communication Systems.
- [16] P. Y. Tsai, H. Y. Kang and T. D. Chiueh, "Joint weighted least squares estimation of frequency and timing offset for OFDM systems over fading channels," in Proc. of 2003 IEEE

57th Vehicular Technology Conference.

[17] C. F. Hsu, Y. H. Huang and T. D. Chiueh, "Design of an OFDM receiver for high speed wireless LAN," The 2001 IEEE International Symposium on Circuits and Systems Vol. 4, 6-9 May 2001, pp. 558–561.

[18] J. H. Yoo and V. K. Wei, "On synchronizing and detecting multicarrier CDMA signals" 1995 Fourth IEEE International Conference on Universal Personal Communications, pp. 512–516.

[19] D. N. Kalofonos and J. G. Proakis, "Performance of the multi-stage detector for a MC-CDMA system in a Rayleigh fading channel," Global Telecommunications Conference, 1996. GLOBECOM '96., Vol. 3, 18-22 Nov. 1996, pp. 1784–1788.