

以獲利為績效指標評估晶圓廠的派工法則
The study of profit-based performance evaluation for
IC fabrication dispatching
NSC 90-22120E-002-210

90/08/01~91/07/31

主持人: 謝淑華 suhua@ccms.ntu.edu.tw

台灣大學機械系

一、中文摘要

晶圓自投料到產出的價格變化甚大，晶圓成本大多來自設備折舊等間接成本，每一在製品的庫存成本也隨著加工道次的增加而增加，製程長且影響製程的因素多，產品週期短，交期滿足度要求高，市場價格變化大，．．．，時見的派工法則常以生產週期(Cycle Time)的縮短，減少在製品量(WIP)，避免排程延誤(Schedule Delay)，提高良率(Yield Rate)，提高產能(Throughput)為績效指標。本研究將本著限制理論(TOC)與作業基礎成本制(ABC)和晶圓利潤，發展一種以獲利為績效指標的晶圓廠派工法則，提出 1.具有 TOC 與 ABC 觀念的成本分攤和評估方式，2. 如何評估在製品晶圓的價值，3. 強調高獲利的晶圓批的派工應有高優先度。最後，導出派工與獲利(Profit)的關係式，作為評估派工次序的績效指標。

英文摘要

The added values of Wafers from fabrication are tremendously large. The inventory cost is greatly increased as the fabrication process going. The manufacturing cost of wafers is mainly contributed by the depreciation of fabrication equipments. The production

cycle time is particularly long when compared to other manufacturing systems. The delivery time of wafers is very strict. The market prices of wafers changes from time to time. The job-dispatching rules currently used in IC plants are generally based on minimum cycle time, maximum yield rate, maximum productivity, and minimum schedule delay. The main purpose of this study is to purpose profit-based job-dispatching rules for IC fabrication according to Theory of Constrains (TOC), Activity Based Cost (ABC), and current market wafer profits. In this study, a cost estimation method based on TOC and ABC is developed. The estimation of work-in-process inventory cost is studied. Finally, dispatching rules are established based on maximum profit.

二、計劃緣由及目的

由於半導體晶圓製造有下列的特質:1.市場價格變化大，高成本的產品不一定是高利潤的產品。2.產品週期短、交期滿足度要求高。3.製造成本大多來自設備折舊等間接成本。4.晶圓自投料到產出的價格變化甚大。5.製程長且影響製程的因素多。6.成批加工和隨機的再進入(reentry)的現象使得半導體生產線不平衡(unbalanced)。使得系

統排程的困難度高。尤其在多產品混合生產的系統之中，因為派工法則不具備檢視產品售價或獲利的能力，所以高獲利能力的產品，仍與低獲利能力產品機台的派工極為相似，如此導致系統囤積成本居高不下，現金流動率、系統獲利也無法提昇。對生產系統來說，直接掌握在製品對系統獲利的影響，將可以更有效地提昇系統的獲利能力。因此建立晶圓獲利能力的評估方法，由獲利的角度來決定派工是有必要的。

高德拉特等人[1996] 提出限制理論，認為系統產能的受限於瓶頸機台的加工速度。在瓶頸產能一定的情況下，令瓶頸加工高獲利率的產品，是可以有效提昇系統的獲利績效，達到更高的營運目標。因此採用限制理論對物流最大化的作法，應以產值的最大化的金流概念。

針對在製品明確的價值的研究，Gunasekaran[1998]提出製造系統推行作業基礎成本制(Activities Based Costing, ABC)的資訊架構。Boons[1998]利用作業(Activity)為成本動因，考慮了因作業而產生的資源消耗，將資源成本追溯至各項作業後，經由作業將成本歸屬到產品或勞務。因此ABC制度可為高間接成本的製造系統，提供較佳的成本分析資訊。作業基礎成本制除了關注成本、利潤因素外，還強調作業對消費者的價值，認為獲利性的提昇，不能再是由控制成本而來，乃是必須創造價值並且將之傳送給顧客，而此價值必須大於企業為傳送該價值所投入的成本，如此方能於當今市場上獲利，並認為以作業基礎成本制所建立的績效指標，可以同時擁有

重視產品之品質及成本等競爭因素的能力。

本研究主要目的擬利用限制理論對瓶頸和系統資源的看法，利用ABC制度估計晶圓在製品成本和價值，同時作為在製品獲利能力估計的依據。建立以系統獲利為目標的限制理論基礎派工法則(Dispatching by theory of Constraints — DTC)，並實作於模擬半導體晶圓製造系統中，評估在製品獲利能力對系統獲利的影響以及資料上的需求，並建立不同獲利能力差異下的多產品混合-加工週期和產能消耗等模式，供操作人員選擇和建立派工法則時的參考，以期達到系統獲利最大化的目標。

三、研究方法

本研究可分為兩部分（見圖一）

1.進行晶圓在製品現階段價值的估計研究;2.建立DTC法則的優先權判準。首先藉著限制理論，估計在製品目前的系統資源消耗量，作為系統間接成本分攤的依據；接著再以系統資源消耗量和產品平均售價，進行晶圓在製品現階段價值的估計研究。由於間接成本佔總製造成本的大部分，所以取得間接成本和現階段價值的資訊後，便可計算在製品現階段的獲利能力，以及在不同派工情況下所發生的囤積成本，並以單位時間獲利最大化的觀念，建立DTC法則的優先權判準。最後，進行DTC法則混合產品生產的模擬實驗，研究價值不同但製程相同的兩項產品，於加工週期、囤積成本比例和在製品分布上的差異，並以MBS以及MCR派工法則進行對照實驗，觀察其他理論基礎的派工法則在獲利上的表現，以驗證DTC在實際運作時的

效益。

四、結論與成果

本研究提出的 DTC 派工法則，藉著限制理論提出的系統瓶頸觀點，提出了系統資源消耗量計算法、晶圓在製品的成本估計法、晶圓在製品現階段價值估計法以及晶圓在製品獲利能力估計的方法。並提出了 DTC 派工法則的優先權判準，使不同獲利強度的產品，經由不同獲利強度的給定，得以控制其加工週期等的表現。此外，從實驗中也可以發現，產品獲利強度的給定，對系統的表現影響甚大。因此進行獲利基礎的製造系統控制時，對產品獲利能力，包括收益、商機、技術等因素的總合考量缺一不可且影響深遠，值得實務操作上的深入探討。以半導體產業來說，此等觀念的應用將可適當決定系統資源對不同產品的分配和使用，也可以針對行銷和業務上的需求，經由改變成本和價值的計算參數，來達到修改系統特性的目的。

本研究以 MCR、MBS 法則為對照組，進行 DTC 法則在加工週期、囤積成本、系統資源消耗上的研究，並藉著模擬實驗結果建構產品混合比率、獲利強度的加工週期模型、囤積成本模型和系統資源消耗模型。DTC 法則在以上的績效表現均較 MCR、MBS 法則為佳，充分顯示以 DTC 法則和限制理論進行的生產控制，可以提供較佳的獲利表現。

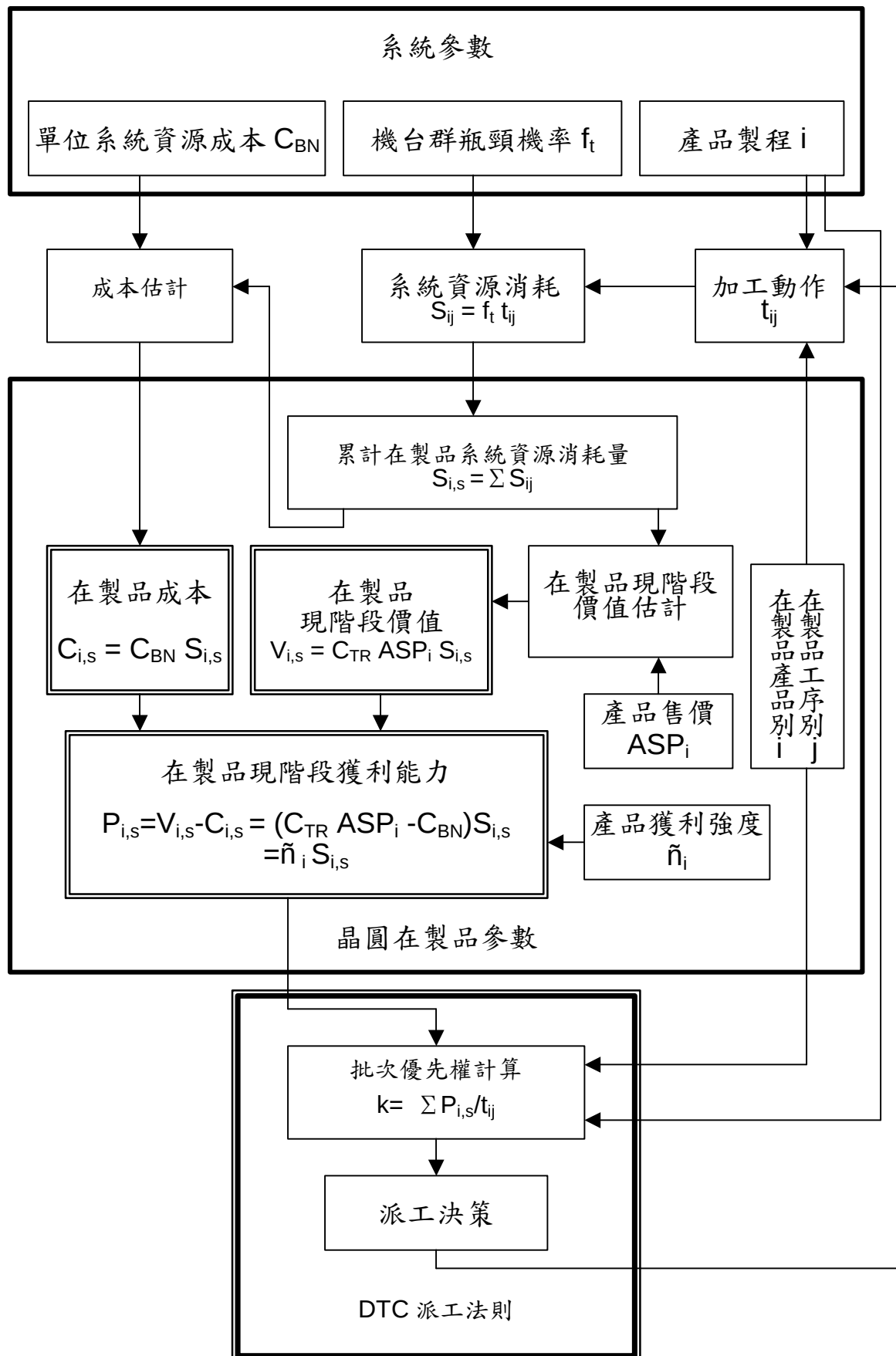
本研究不以細部的作業分析來進行晶圓成本給定，認為利用系統限制產能資源消耗情形，便可獲得管理目的所需的足夠資訊，這個方法不但明確而且計算容易、快速。DTC 的在製

品現階段獲利能力，考慮了成本和系統資源的因素，所以對系統內在製品的管制，可達到更有效率的掌控，並在模擬實驗中的加工時間分析一節中獲得映證。

五、參考文獻

- 1.高德拉特(Goldratt, Eliyahu M., 1948-) 科克斯(Jeff Cox), 齊若蘭譯, “目標—簡單而有效的常識管理”, 天下文化出版, 1996。
- 2.A. Gunasekaran, M. Sarhadi, “Implementation of activity-based costing in manufacturing” *International Journal of Production Economics*, 56-57, 231-242, 1998.
- 3.A. Lockamy III and M. S, Spencer “Performance measurement in a theory of constraints environment” *International Journal of Production Research*, Vol.36, No.8, 2045-2060, 1998.
- 4.Arnick N.A.M. Boons, “Product costing for complex manufacturing systems”, *International Journal of Production Economics*, 55, 241-255, 1998.
- 5.Blackstone, J. H., Phillips, D. T., and Hogg, G. L. A State-of-the-Art Survey of Dispatching Rules for Manufacturing Job Shop Operation. *Internation Journal of Production Reseach*, Vol. 20, No. 1, pp. 27-45, 1982.
- 5.Cambell, Robert J., “Steeling time with ABC or TOC”, *Management Accounting*(N.Y.) v.76(Jan.1995) p.31-6 ISSN:0025-1690.
- 6.Cooper, Robin. ;Slagmulder, Regine.

- “Integrating activity-based costing and economic value added.” *Management Accounting* (N.Y.) v.80, No.7, (Jan. 1999) p.16-17.
7. Ernest Glad, Hugh Becker, Activity-based costing and management, New York: J. Wiley, 1996.
8. Neal G. Pierce “Value-Based Dispatching for Semiconductor Wafer Fabrication – VBD”, IEEE/SEMI Advanced Semiconductor Manufacturing Conference, 2000.
9. R. Sivasubramanian, V. Selladurai and N. Rajamramasamy, “The effect of the drum-buffer-rope (DBR) approach on the performance of a synchronous manufacturing system (SMS).” *Production Planning & Control*, **Vol.11, No.8**, 820-824, 2000.
10. Robert Kee, Charles Schmidt, “A comparative analysis of utilizing activity-based costing and the theory of constraints for making product-mix decisions”, *International Journal of Production Economics*, 63, 1-17, 2000.
11. Ronald J. Lewis. Activity-based models for cost management systems, Westport, Conn.: Quorum Books, ISBN:0899309658 (alk. paper), 1995.
12. Uzsoy, R., Lee, C.Y., and Martin-Vega, L. A., A Review of production Planning and Scheduling Models in the Semiconductor Industry. Part I: System Characteristics, Performances Evaluation and Production Planning. *IIE Transactions*, **Vol. 24, No.4**, pp. 47-58. 1992.
13. Uzsoy, R., Lee, C. Y. and Louis, A., A Review of production and Scheduling Models in the Semiconductor Industry Part II : Shop-Floor Control. *IIE Transactions*, **Vol. 26, No. 5**, pp. 44-55, 1994.



圖一、 晶圓在製品知系統資源消耗量、成本及現階段價值估計與 DTC 派工法則流程示意圖